

IEEEESTEC

4th Student projects conference

Organized By:
EESTEC LC Niš
IEEE Student Branch Niš
Faculty of Electronic Engineering Niš

With the cooperation of:
IEEE Serbia and Montenegro section
IEEE Electron Devices/Solid-State Circuits Chapter
IEEE Microwave Theory and Techniques Chapter



ISBN: 978-86-6125-052-1

Publisher:

Faculty of Electronic Engineering, Niš
P.O.Box 73, 18000 Niš
<http://www.elfak.ni.ac.rs>

Chairman:

Danković Danijel

Vice Chairman:

Vučković Dušan
Todorović Darko

Editors of Proceedings:

Stojadinović Ninoslav
Milovanović Bratislav
Marković Vera
Đorđević S. Goran
Danković Danijel

Secretary:

Nešić Damir
Dević Saša
Ilijin Sandra
Vučić Nikola
Božić Miroslav

Technical Editor:

Ilijin Sandra

CIP - Каталогизacija y публикацији
Народна библиотека Србије, Београд

621.3(082)
004(082)

IEEESTEC Student Project Conference (4th ; 2011 ; Niš)

IEEESTEC 4th Student Project Conference,
[Niš, 2011] / organized by EESTEC LC, Niš ...[et al.] ;
editors Stojadin Ninoslav ... [et al.].

- Niš : Faculty of Electronic Engineering, 2011 (Niš : Unigraf).

- 148 str. : ilustr. ; 30 cm

Radovi na engl. i srp. jeziku. - Tekst štampan dvostubačno.

- Tiraž 100. - Bibliografija uz svaki rad.

ISBN 978-86-6125-052-1

1. Stojadinović, Ninoslav, 1950- [уредник]

2. Institut inženjera elektrotehnike i elektronike. Studentski ogranak (Niš)

a) Електротехника - Зборници b) Рачунарство - Зборници

COBISS.SR-ID 187656716

Printed by: "Unigraf", Niš

Circulation: 100 copies

Reviewers:

1. Vojkan Davidović
2. Sanja Aleksić
3. Nikola Nešić
4. Tatjana Nikolić
5. Mirjana Perić
6. Marko Dimitrijević
7. Vladimir Stanković
8. Goran Nikolić
9. Milica Rančić
10. Nenad Milošević
11. Zlatica Marinković
12. Bojana Nikolić
13. Goran Miljković
14. Aleksandra Panajotović
15. Srđan Đorđević
16. Bojan Jovanović
17. Nikola Davidović
18. Vojkan Kostić
19. Miodrag Stojanović
20. Boban Veselić
21. Dragana Živaljević
22. Marko Milojković
23. Branislav Ranđelović
24. Marija Milijić
25. Milica Jovanović
26. Valentina Nejković
27. Vladimir Ćirić
28. Vesna Paunović
29. Ana Vučković
30. Miona Andrejević-Stošović
31. Aleksandar Stanimirović
32. Aleksandar Dimitrijević
33. Darko Todorović
34. Dušan Vučković
35. Borisav Jovanović
36. Danijel Danković
37. Emilija Živanović

Secretary:

Damir Nešić
Saša Dević
Sandra Ilijin
Nikola Vučić
Miroslav Božić

Table of contents:

1.	Uređaj za kontrolu uličnog osvetljenja.....	1
2.	Analiza SPI komunikacionog protokola pomoću logičkog analizatora.....	5
3.	Uređaj za filtriranje signala kroz telefonsko kolo.....	11
4.	Uređaj za prikaz reda vožnje gradskog prevoza.....	15
5.	Usrednjeni dnevni dijagrami opterećenja u različitim mestima za trgovinu u kategoriji široka potrošnja.....	19
6.	Uređaj za detektovanje pisama u poštanskom sandučetu.....	23
7.	Comparative Analysis of Two Techniques for Measuring Low Level Photocurrents.....	29
8.	Stepenišni automat.....	33
9.	Analiza i praktična implementacija mikrotalasnih pojačavača snage klase inverzno F.....	37
10.	Upravljanje inverznim klatnom korišćenjem LQ i fazi regulatora.....	41
11.	Projektovanje i implementacija mrežnog protokola za komunikaciju medicinskih uređaja za fizikalnu terapiju.....	47
12.	Bežična komunikacija u industrijskim računarskim mrežama.....	51
13.	Primena opreme Schneider Electric u upravljanju cirkulacionim pumpama kod sistema daljinskog grejanja.....	57
14.	GreatWarriors – strateška multiplayer igra za bada OS.....	61
15.	Bežični (RF) senzorski mikrosistem sa mogućnošću skladištenja na SD kartici u realnom vremenu.....	67
16.	Realizacija elektronske brave za sef korišćenjem potencijometra i PIC mikrokontrolera.....	71
17.	Sistem za upravljanje prostorom za parkiranje.....	77
18.	Simulacija stanja kvantne tačke primenom numeričkih metoda.....	81
19.	Primena DSP razvojnog okruženja za realizaciju digitalnih audio efekata.....	85
20.	Proračun LPC koeficijenata korišćenjem procesora TMS320C5510.....	89
21.	Ispitivanje karakteristika TMS320C5510 procesora prilikom filtriranja signala u realnom vremenu.....	93
22.	Analiza tranzijentne stabilnosti jednomašinskog sistema.....	97
23.	An Introduction to Social Networking and Facebook Like Button.....	101
24.	LED Cube Display.....	105
25.	Jednostavna metoda identifikacije sistema drugog reda na osnovu odskočnog odziva.....	109
26.	Simulation of Triple-junction Solar Cells Based on III-V Compound Semiconductors.....	113
27.	Vizuelizacija potencijalne jame konačne dubine.....	117
28.	Smart semafor.....	121
29.	Nestabilnosti komercijalnih VDMOS tranzistora snage podvrgnutih NBT naprezanjima.....	125
30.	Primena sistema C2000 za upravljanje elektroenergetskim pretvaračima.....	129
31.	Primena razvojnog sistema TMDSENRGYKIT C2000 u obnovljivim izvorima energije.....	133
32.	Izrada makete semafora sa principskim rešavanjem prelazaka pešaka pozivom na taster.....	137
33.	Virtuelni stoni tenis.....	139
34.	Computing Per Pixel Filters on Graphic Processing Units Using OpenCL – Performance Study.....	143

Uređaj za kontrolu uličnog osvetljenja

M. Marjanović, D. Dimitrijević, S. Ilijin, V. Pantović, S. Ivković

Sadržaj – U radu je prikazan uređaj za kontrolu uličnog osvetljenja. Uređaj uključuje svetlo tek kada padne mrak i osvetljenost bude ispod određenog nivoa, a isključuje ga tek kada osvetljenost poraste iznad određenog nivoa. Cilj projektovanog uređaja je da obezbedi pouzdan rad ulične rasvete.

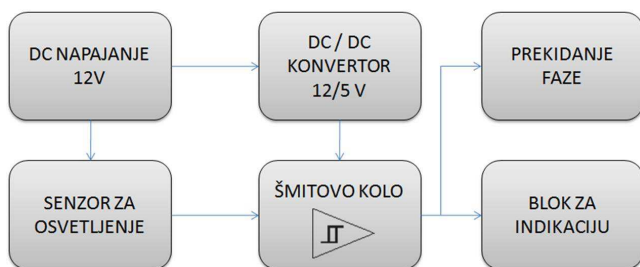
I. UVOD

Još u starim grčkim i rimskim civilizacijama ulice su bile osvetljene, a prvo električno ulično osvetljenje razvijeno je u Rusiji sredinom 19. veka. Danas, u vremenu kada se teži smanjenju potrošnje energije, potrebno je kontrolisati i ulično osvetljenje. Zato se javila potreba za razvojem uređaja koji će u zavisnosti od osvetljenja uključivati ili isključivati ulične svetiljke. Naime, uređaj uključuje svetlo tek kada padne mrak i osvetljenost bude ispod određenog nivoa, a isključuje ga tek kada osvetljenost poraste iznad određenog nivoa. Ovako isprojektovan uređaj doprinosi smanjenju potrošnje električne energije. U radu će biti prikazan jedan od načina za realizaciju uređaja za kontrolisanje uličnog osvetljenja.

II. RAZVOJ UREĐAJA

A. Princip rada

Uređaj meri osvetljenost. U zavisnosti od osvetljenosti svetlo se uključuje ili isključuje. Uređaj je projektovan tako da se svetlo uključuje kada je osvetljenost ispod 100 lx, a isključuje se prilikom povećanja osvetljenosti iznad 300 lx. Blok šema uređaja prikazana je slici 1.

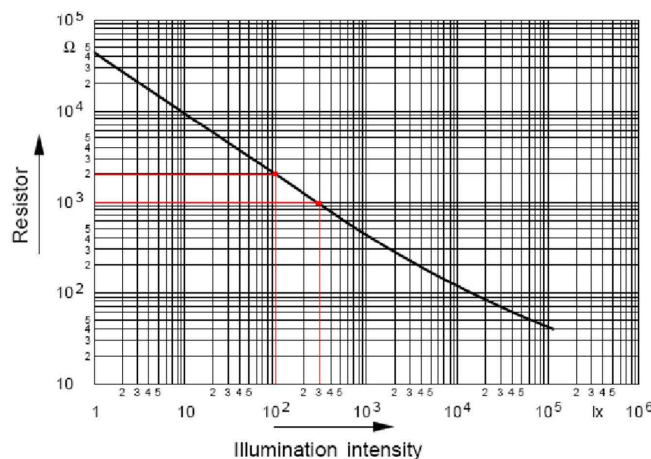


Slika 1. Blok šema uređaja

Blok za napajanje sadrži kontakte za eksterno napajanje, zaštitu od suprotne polarizacije i od prednapona. Uređaj se napaja sa 12 V DC, ovaj napon se vodi na kolo za detekciju osvetljenosti, Šmitovo kolo i kolo za indicaciju, dok se operacioni pojačavač napaja sa 5 V DC. Ovaj napon obezbeđuje DC/DC konvertor [1]. Praksa nalaže da se i na ulazu postavi filter kondenzator, u ovom slučaju je izabran aluminijski elektrolitski

kondenzator 220 μ F/ 16 V. Radi smanjenja signala visoke učestanosti i sprečavanja pojave oscilacija u kolu korišćeni su keramički kondenzatori od 100 nF.

Blok senzor za osvetljenje čini fotootpornik A9060 u razdelniku napona sa otpornikom od 360 Ω . U zavisnosti od trenutne vrednosti otpornosti fotootpornika dobija se određeni napon koji se vodi na invertujući ulaz operacionog pojačavača. Sa karakteristike fotootpornika [2], koja je prikazana na slici 2, vidi se da je za kritične vrednosti osvetljenosti 100 lx i 300 lx, otpornost fotootpornika 2 k Ω i 900 Ω , respektivno.

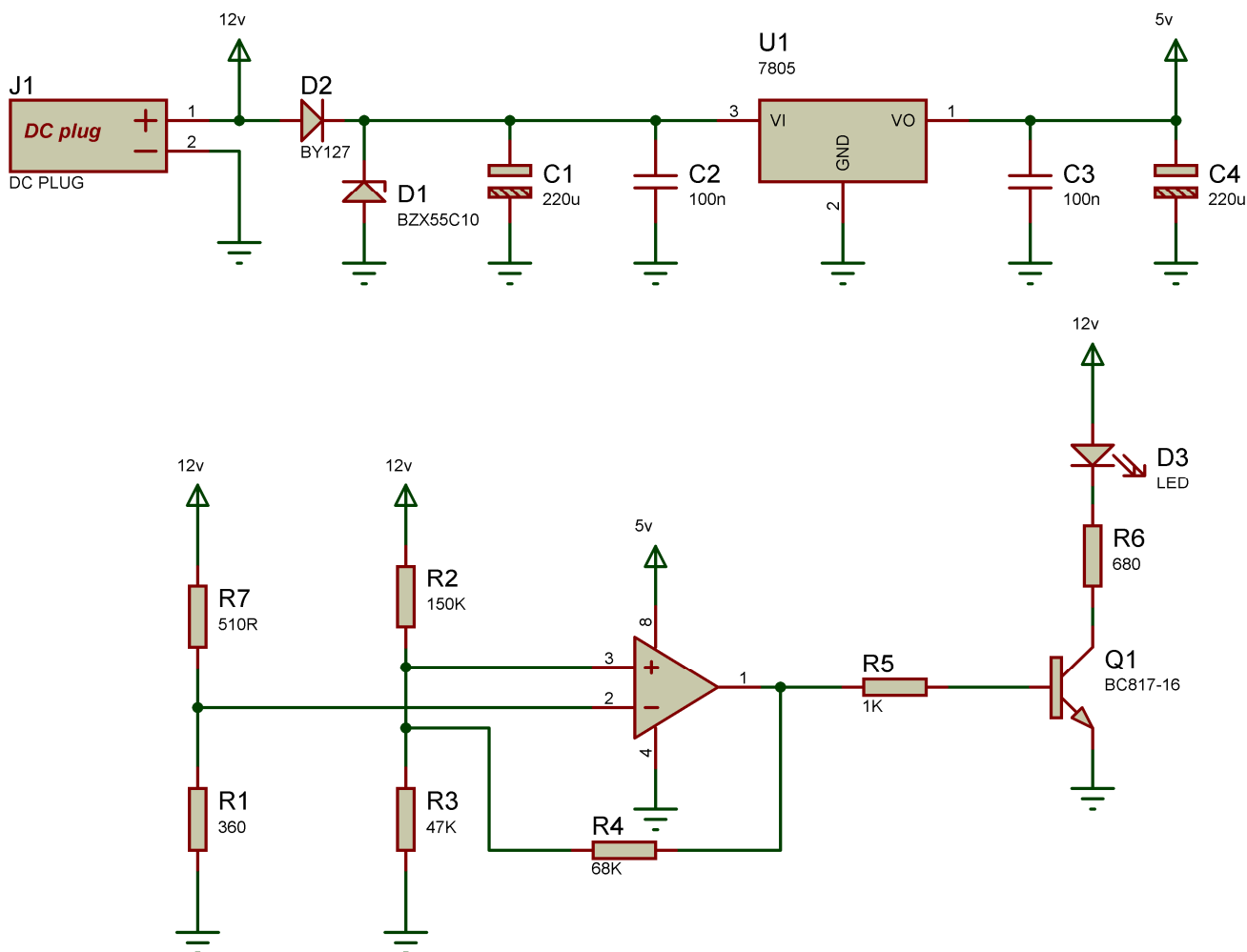


Slika 2. Zavisnost otpornosti fotootpornika od osvetljenosti.

Šmitovo kolo (Schmitt trigger) se koristi za pouzdano okidanje nekog drugog kola korišćenjem povratne sprege [3]. Izlaz zadržava svoju vrednost napona sve dok se ulazna vrednost ne promeni na definisanu, što pokreće promenu izlaznog stanja. Ovde je korišćeno Šmitovo kolo u invertujućoj konfiguraciji [3]. Naponi praga (V_{TL} i V_{TH}) kada će kolo okinuti su jasno razgraničeni, tako da obrazuju histerezis, a kolo radi kao bistabilni multivibrator. Osnovna uloga histerezisa je da spreči deaktiviranje sistema neposredno po uključanju sijalice. U zavisnosti od osvetljenosti, tj. napona na invertujućem ulazu, operacioni pojačavač će na izlazu dati napon približan nuli ili približan naponu napajanja, tada je operacioni pojačavač u zasićenju.

Blok za indicaciju se sastoji od bipolarnog tranzistora i LED diode. Kada je operacioni pojačavač u zasićenju onda je i bipolarni tranzistor u zasićenju, pa LED svetli; kada je na izlazu operacionog pojačavača 0 V, bipolarni tranzistor je zakočen i LED ne svetli. Ovako je realizovano kolo za verifikaciju rada sistema.

Električna šema realizovanog uređaja je prikazana na slici 3.



Slika 3. Električna šema uređaja.

B. Proračun elemenata

Poznavajući otpornost fotootpornika pri kritičnim vrednostima osvetljenosti (slika 2.), za napon na razdelniku (napon koji se vodi na invertujući ulaz operacionog pojačavača) se dobija:

- $V_{TL} = 1.83 \text{ V}$, za osvetljenost od 100 lx , otpornost fotootpornika $2 \text{ k}\Omega$
- $V_{TH} = 3.42 \text{ V}$, za osvetljenost od 300 lx , otpornost fotootpornika 900Ω .

Ove vrednosti se uzimaju kao naponi praga za koje Šmitovo kolo treba da okine, tj. da promeni stanje na izlazu. Ako je napon napajanja Šmitovog kola $V_{CC} = 12 \text{ V}$, a izlazni napon 4.95 V (V_{OH}) i 0.05 V (V_{OL}), primenom metoda potencijala čvorova dobija se:

$$\frac{V_{CC} - V_{TH}}{R_2} + \frac{V_{OH} - V_{TH}}{R_4} = \frac{V_{TH}}{R_3} \quad (1)$$

$$\frac{V_{CC} - V_{TL}}{R_2} = \frac{V_{TL}}{R_3} + \frac{V_{TL} - V_{OL}}{R_4} \quad (2)$$

fiksiranjem vrednosti otpornika, na primer $R_2 = 150 \text{ k}\Omega$, i rešavanjem sistema jednačina (1) i (2) dobijaju se vrednosti otpornika u Šmitovom kolu: $R_3 = 43.23 \text{ k}\Omega$, $R_4 = 69.87 \text{ k}\Omega$. U praksi se uzimaju otpornici iz standardnog niza $47 \text{ k}\Omega$ i $68 \text{ k}\Omega$, respektivno.

Korišćenjem podataka iz datasheet-a NPN bipolarnog tranzistora (pojačanje, bazno – emitorski napon, saturacioni napon između kolektora i emitora) [4] i uslova da LED vodi na 2 V , rešavanjem jednačina (3) i (4) koje opisuju osnovno tranzistorsko kolo:

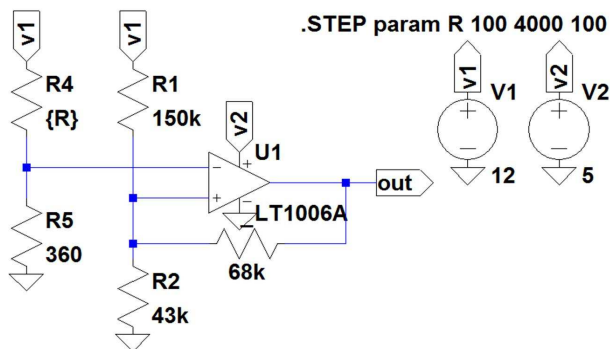
$$V_{CC} = V_{LED} + I_C R_6 + V_{CE(sat)} \quad (3)$$

$$V_{izlazni_šmit} = I_B R_5 + V_{BE(sat)} \quad (4)$$

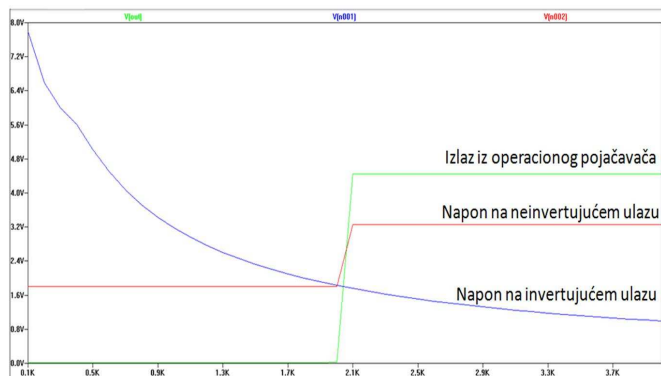
za vrednost otpornika R_5 se dobija 1 k Ω , a $R_6 = 680 \Omega$.

C. Simulacija uređaja

Simulacija rada ovog uređaja urađena je u programima LT Spice IV [5] i ISIS 7 Professional [6]. U programu LT Spice IV je za potrebe simulacije korišćen SPICE model operacionog pojačavača LT1006A. Vrednost fotootpornika je zadata parametarski direktivom *.STEP param R 100 4000 100*. Šema simulacije prikazana je na slici 4, a rezultati simulacije na slikama 5 i 6.

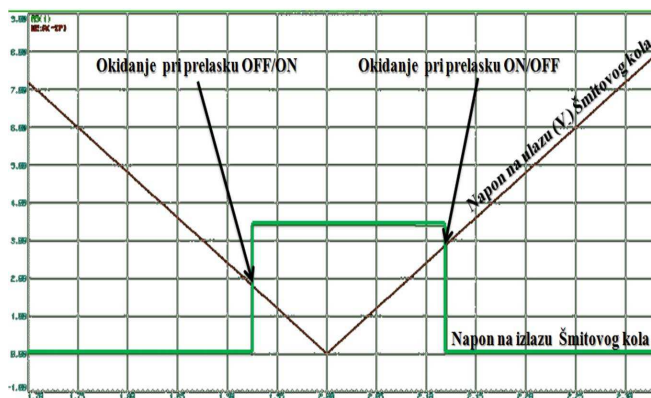


Slika 4. Šema simulacije (LTSpice IV).



Slika 5. Rezultati simulacije (LTSpice IV)

Sa slike 5 vidi se kako se menjaju naponi na ulazima i izlazu operacionog pojačavača u zavisnosti od otpornosti fotootpornika. Napon na invertujućem ulazu opada sa povećanjem otpornosti, ali je do vrednosti od 2 k Ω veći od napona na neinvertujućem ulazu. Kada je vrednost otpornosti fotootpornika 2 k Ω napon na neinvertujućem ulazu postaje veći od napona na invertujućem, što znači da je osvetljenost 100 lx, pa operacioni pojačavač menja stanje, prelazi u zasićenje i svetlo se pali. Operacioni pojačavač će ponovo promeniti stanje tek kada osvetljenost poraste do 300 lx, tj. otpornost fotootpornika padne na 900 Ω , tako da se stvara histerezis.

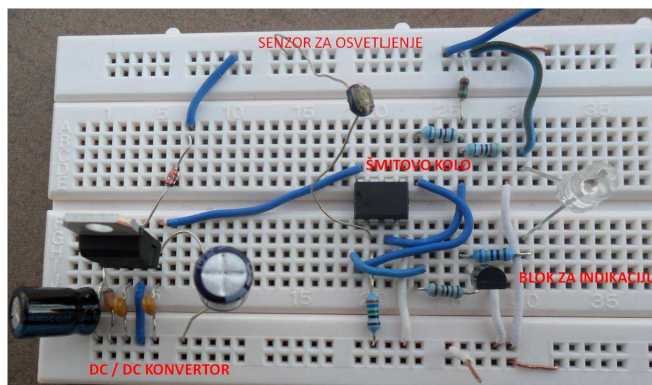


Slika 6. Rezultati simulacije (ISIS 7 Professional).

Sa slike 6 se vidi da je napon pri kome Šmitovo kolo menja stanje na izlazu manji kada prelazi iz isključenog u uključeno stanje, a veći kada iz uključenog prelazi u isključeno; zato što je u prvom slučaju osvetljenost manja, otpornost fotootpornika veća, pa je napon okidanja manji i obrnuto. Ovim je potvrđena tačnost izračunatih vrednosti otpornika u Šmitovom kolu čime su ispunjeni projektni zahtevi.

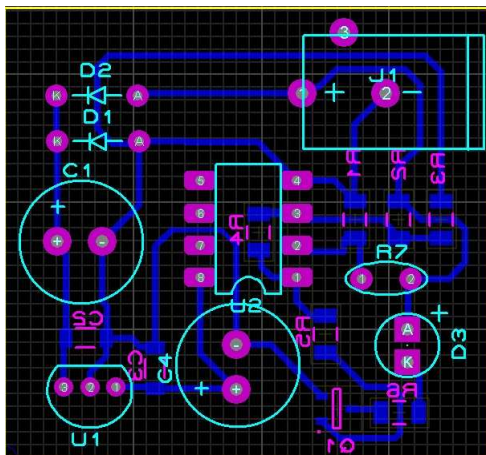
D. Izrada uređaja

U praktičnoj realizaciji korišćen je dvostruki low power, single supply operacioni pojačavač LM 358 [7], DC/DC konvertor LM7805 [8], koji 12 V DC snižava na 5 V DC i bipolarni tranzistor BC 817 – 16. Prototip uređaja prikazan je na slici 7.

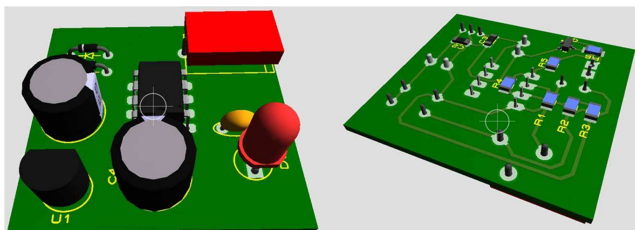


Slika 7. Prototip uređaja.

Projekat za štampanu ploču (PCB) je urađen u programu Proteus ARES Professional. Izgled PCB layout-a [9] je prikazan na slici 8, 3D prikaz ploče je prikazan na slici 9, dok slika 10 prikazuje finalni izgled štampane ploče sa izmeđenim komponentama. Dimenzije uređaja su (3.7 x 3.5) cm.



Slika 8. PCB layout.



Slika 9. 3D prikaz PCB-a.



Slika 10. Izgled PCB sa komponentama.

E. Korišćene komponente

Komponente su odabrane na osnovu dva kriterijuma: da svaka komponenta ima svoju zamenu (u smislu komercijalne zastupljenosti) i da su jeftine sa dobrim karakteristikama. Za realizaciju su korišćeni otpornici i bipolarni tranzistor za SMD montažu, dok su ostale komponente za montažu „kroz rupu“.

Spisak komponentata:

- Fotooptornik A 9060
- Operacioni pojačavač LM 358
- DC/ DC konvertor LM 7805
- Bipolarni tranzistor BC 817 – 16

- Podnožje za IC DIL8
- Dioda 1N914
- Zener dioda 16 V, 1/4 W
- Elektrolitski kondenzator 220 μ F/ 16 V (2)
- Keramički kondenzator 100 nF (2)
- LED plavi
- Otpornici: 390 Ω , 680 Ω , 1 k Ω , 47 k Ω , 68 k Ω , 150 k Ω

III. ZAKLJUČAK

U radu je prikazan jedan od načina za realizaciju uređaja za kontrolisanje uličnog osvetljenja, koji ima veliku primenu. Realizacija nije nova, ali je pristup savremen. Prekidanje faze može se vršiti preko releja. Prekidanje i uspostavljanje strujnog kola se vrši putem magneta koji otvara i zatvara strujne kontakte. Paralelno sa relejem treba vezati inverzno polarisanu Šotkijevu diodu, koja će štitiiti tranzistor od samoindukcije.

Prednosti uređaja su: male dimenzije, mala cena, montaža i rukovanje su jednostavni, a ostavljena je mogućnost nadogradnje (na primer, daljinska kontrola i podešavanje nivoa osvetljenosti pri kojoj se menja stanje, odnosno uključuje i isključuje svetlo, što bi se moglo realizovati korišćenjem mikrokontrolera). Uređaj je moguće montirati i u enterijeru (na primer u hodnicima) za kontrolu osvetljenosti.

ZAHVALNICA

Autori se zahvaljuju svim nastavnicima i saradnicima sa Katedre za mikroelektroniku, a posebno prof. dr Zoranu Prijiću i dr Danijelu Dankoviću, na pruženoj pomoći i razumevanju.

LITERATURA

- [1] Z. Prijić, Predavanja iz Analogne mikroelektronike, 2006. [On Line]. Dostupno na: http://www.elfak.ni.ac.rs/analogna/pred_sr.php
- [2] Fotooptornik, karakteristike, deo iz datasheeta. [On Line]. Dostupno na: <http://www.hacktronics.com/Sensors/Photoresistor-Light-Sensor>
- [3] Šmitovo kolo, članak. [On Line]. Dostupno na: http://en.wikipedia.org/wiki/Schmitt_trigger
- [4] BC 817 – 16, datasheet. [On Line]. Dostupno na: http://www.datasheetcatalog.org/datasheet/infineon/1-bc817_bc818_1.pdf
- [5] LT Spice IV, software. [On Line]. Dostupno na: www.linear.com/designtools/software
- [6] Proteus ISIS 7 Professional, software. [On Line]. Dostupno na: www.labcenter.com
- [7] LM 358, datasheet. [On Line]. Dostupno na: <http://www.national.com/ds/LM/LM158>
- [8] LM 7805, datasheet. [On Line]. Dostupno na: <http://www.fairchildsemi.com/ds/LM%2FLM7805.pdf>
- [9] PCB Design, tutorial. [On Line]. Dostupno na: <http://www.alternatezone.com/electronics/files/PCBDesignTutorialRevA.pdf>

Analiza SPI komunikacionog protokola pomoću logičkog analizatora

Miloš Marjanović, Aleksandar Ilić

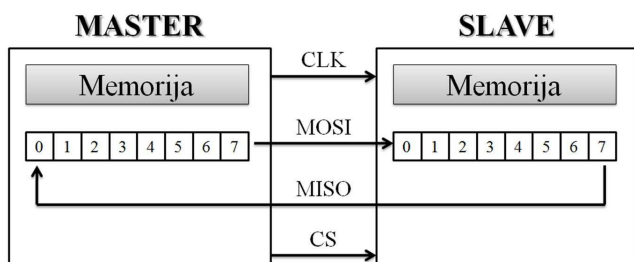
Sadržaj - U ovom radu su dati rezultati analize SPI komunikacionog protokola kod digitalno kontrolisanog potencijometra i SD/MMC kartice, pomoću logičkog analizatora. Korišćenjem industrijskog razvojnog okruženja sa mikrokontrolerom i određenih „slave” uređaja realizovane su makete i napisani odgovarajući programi za mikrokontroler. Snimljena je i analizirana komunikacija između mikrokontrolera i slave uređaja pomoću logičkog analizatora.

I. UVOD

Komunikacija između periferija i glavne jedinice često se ostvaruje putem serijskog perifernog interfejsa (SPI-Serial Peripheral Interface). Analiza SPI komunikacionog protokola pomoću logičkog analizatora omogućava proveru tačnosti komunikacije, te usled pojave grešaka omogućava njihovo detektovanje, što pomaže projektantu da iste otkloni.

II. SERIJSKO PERIFERNI INTERFEJS (SPI)

Serijsko periferni interfejs (SPI) je jednostavan interfejs koji se koristi za spregu između glavnog (master) i perifernih (slave) čipova. Blok šema prikazana je na slici 1. Svi signali se prenose sinhrono sa zajedničkim taktim signalom (clock) generisanim od strane mastera. Veliki broj čipova se može povezati na isti SPI interfejs mastera. Master bira željeni slave uređaj tako što spusti chip – select (CS) signal, ka željenom slave-u, na nivo logičke nule (low), koji zatim ostaje u tom stanju do kraja procesa komunikacije. Periferija koja nije selektovana ne učestvuje u SPI prenosu.



Slika 1. Blok šema SPI.

SPI koristi sledeće signale: MOSI (Master Output Slave Input) generiše se masterom, a prima od slave-a; MISO (Master Input Slave Output) generiše se slave-om, ali je njegovo generisanje kontrolisano master-om; CLK ili SCK (Serial Clock) serijski takt generisan masterom i SS

(Signal Select ili CS - Chip Select) signal generisan masterom koji se koristi za selekciju periferija.

Master i slave-ovi imaju ugrađeni serijski pomerački registar. Master počinje sa prenosom bajta spuštanjem CS na low, a zatim njegovim upisom u SPI pomerački registar. Tako pomerački registar mastera predaje bajt ka slave-u po MOSI magistrali, dok se podaci vraćaju ka masteru po MISO magistrali. Na ovaj način sadržaji oba pomeračka registra se međusobno razmenjuju. Operacije upisivanja i čitanja slave-a se na ovaj način obavljaju simultano, što SPI čini efikasnim.

SPI može da radi u četiri režima rada [1]. Izborom vrednosti CKP (Clock Polarity Select bit) bira se idle stanje na magistrali (high ili low), dok se izborom vrednosti CKE (Clock Select bit) bira kada će se podaci slati na magistralu (na rastućoj ili na opadajućoj ivici CLK signala).

III. LOGIČKI ANALIZATOR

Logički analizator je uređaj koji služi za snimanje i analizu signala u digitalnim kolima (slika 2) [2]. Ovaj uređaj je sličan osciloskopu, koji se koristi kada je potrebno usnimiti i najmanju promenu signala ili izmeriti vremenski interval između promena u kolu; dok se logički analizator koristi kada je potrebno posmatrati više signala istovremeno, kada je bitno da li određeni signal u nekom trenutku ima vrednost logičke nule ili logičke jedinice, a ne i njegov tačan oblik.



Slika 2. Logički analizator Tektronix TLA-5202B.

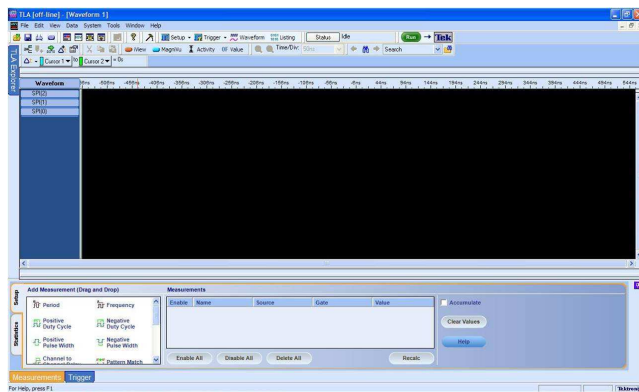
Logički analizator ima veliki broj kanala – tipično 34/65/102/136, pri čemu se izmerena vrednost prikazuje kao „0“ ili „1“ zavisno da li je manja ili veća od definisanog napona praga. Softver logičkog analizatora može da konvertuje snimljene podatke u vremenske dijagrame ili da dekodira podatke po određenom algoritmu.

M. Marjanović, A. Ilić su studenti na modulu Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija, E-mail: m_milos@medianis.net

A. Ilić je i student na Prirodno-matematičkom fakultetu u Nišu, odsek Fizika, Višegradska 33, 18000 Niš, Srbija, E-mail: aca@elfak.rs

Logički analizatori imaju široku primenu, najčešće se logičkim analizatorom analiziraju FPGA kola. Proizvođači Agilent i Tektronix imaju udeo od preko 95% na tržištu ovih uređaja. Ovde je korišćen Tektronix-ov logički analizator serije TLA - 5000 (TLA - 5202B) [2], koji spada u kategoriju stand – alone mernih uređaja (hardver je integrisan u jednostavno pakovanje, a sve opcione komponente se instaliraju u fabrici). Tektronix logički analizatori pomažu u procesu verifikacije i debagingu dizajna hardvera, procesora i magistrala, kao i u integraciji embedded sistema i hardvera. Prilikom korišćenja analizatora važno je voditi računa da signali na ulazu ne budu veći od 6.5 V, jer može doći do pregorevanja uređaja.

Softver logičkog analizatora za snimanje i obradu podataka je TLA Explorer (slika 3) [2]. TLA Explorer prikazuje sve module u logičkom analizatoru i njegove pod komponente. Upotreba ovog softvera je jednostavna i sastoji se iz sledećih koraka: podešavanje kanala logičkog analizatora, napona praga, takta i veličine memorije; određivanje okidačkog impulsa; konfiguracija prozora za prikaz snimljenih signala i konačno prikupljanje podataka.



Slika 3. Izgled prozora TLA Explorer- a pre aktucije podataka.

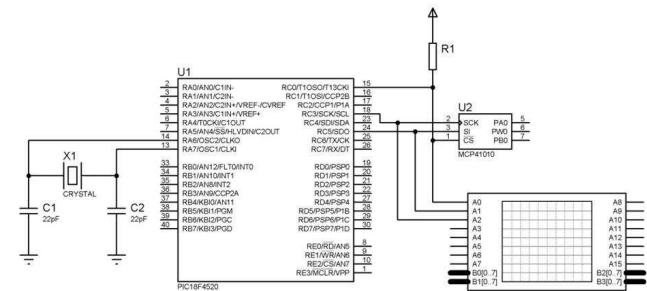
IV. DIGITALNO KONTROLISANI POTENCIOMETAR

Kod digitalno kontrolisanog potencijometra (DCP- Digitally Controlled Potentiometer) otpornost se podešava softverski, umesto mehaničkog podešavanja. DCP koristi serijski interfejs, na primer SPI. Neki tipovi imaju ROM memoriju što omogućava da zapamte prethodna podešavanja i kada se isključi napajanje. DCP se odlikuje visokim stepenom preciznosti i nalazi svoju primenu u instrumentaciji, muzičkim miksetama i drugim sistemima.

A. Realizacija makete

U radu je korišćen single digitalni potencijometar sa SPI interfejsom, MCP41010, proizvođača Microchip [3]. MCP41010 je jednokanalni digitalni potencijometar koji se odlikuje 8-bitnom rezolucijom (256 koraka). Položaj klizača se menja linearno i kontrolisan preko SPI interfejsa. MCP41010 ima otpornost maksimalno 10 kΩ, dobre AC i DC karakteristike i troši manje od 1 μA tokom

pasivnog režima rada (idle). Za realizaciju makete korišćene su pločica sa DCP-om, proizvođača mikoElektronika [4], industrijsko razvojno okruženje PICPLC16B, proizvođača mikroElektronika [5] i mikrokontroler PIC 18F4520, proizvođača Microchip [6]. Električna šema testirane makete prikazana je na slici 4.



Slika 4. Električna šema makete sa DCP-om.

B. Software za mikrokontroler

Mikrokontroler je programiran da šalje u DCP određeni paket od 2 bajta, u kome prvi bajt predstavlja komandnu reč [3], a drugi bajt informaciju o vrednosti otpornosti DCP-a.

Mikrokontroler koristi Master Synchronous Serial Port (MSSP) modul za serijsku komunikaciju. Ovaj modul može raditi u dva moda: SPI i I²C. MSSP modul ima četiri registra za rad u SPI modu. SSPCON1 i SSPSTAT su kontrolni i statusni registar u SPI modu, respektivno. SSPSR je pomerački registar za pomeranje podataka u i iz kontrolera. SSPBUF je baferski registar iz koga se podaci učitavaju ili upisuju u pomerački registar.

Kod je pisan i kompajliran u Proton-u [7]. Deo koda prikazan je na slici 5. Izlaz iz prikazane while petlje biće kada se SSPSTAT.0 setuje na "1", što znači da je završen prijem bajta, tj. da je SSPBUF pun, pa se prelazi na slanje novog bajta. Vrednost koja se šalje u DCP, u ovom primeru, je 78.

```
main:
SSPBUF = $00010001
While SSPSTAT.0 = 0
Wend
Asm
movf SSPBUF,W
EndAsm
SSPBUF = 78
While SSPSTAT.0 = 0

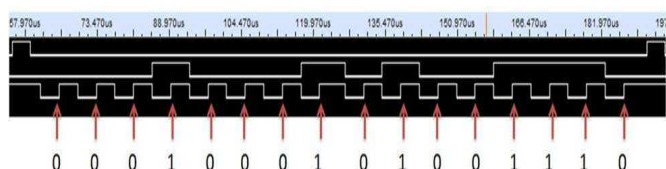
Wend
upis = SSPBUF
TRISC.0 = 0
GoTo main
```

Slika 5. Deo koda; slanje podataka iz mikrokontrolera u DCP

C. Snimanje i analiza rezultata

Sonde digitalnog analizatora su priključene između mikrokontrolera i DCP-a, pa je omogućeno snimanje signala, tj. komunikacije između mastera i slave-a preko SPI protokola.

Sa slike 6 vidi se da kada CS signal u prvom kanalu padne na low, uspostavlja se komunikacija između mikrokontrolera i DCP-a. Mikrokontroler šalje podatke na SPI magistralu na opadajućoj ivici signala takta, a DCP čita vrednost sa magistrale na rastućoj ivici signala takta. Signal za sinhronizaciju CLK je prikazan u trećem kanalu.



Slika 6. Prikaz SPI komunikacije između PIC-a i DCP.

Analizirajući signal koji se šalje iz mikrokontrolera u DCP (drugi kanal - MOSI), uz činjenicu da se čitanje vrši na rastućoj ivici, dolazi se do zaključka da se prenos podataka SPI protokolom vrši ispravno. Naime, poslato je i presretnuto pomoću logičkog analizatora prvih 8 bitova, koji čine komandni bajt ('00010001') i drugih 8 bitova kojim je određena vrednost DCP-a ('01001110', što odgovara decimalnom broju 78).

Korišćenjem alata za analizu u TLA Explorer-u (kursora) dobija se da je perioda klok signala 8 μ s, a korišćenjem opcija u Data Measurement Window za frekvenciju istog signala dobija se 125 kHz.

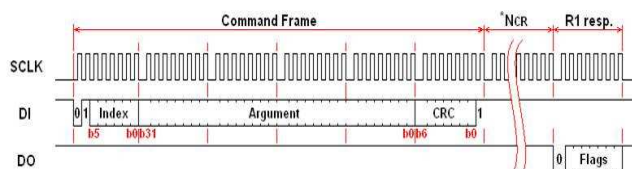
V. SD/MMC KARTICA

Memorijske kartice su elektronske naprave koje služe za čuvanje podataka i kada se kartica ne napaja [8]. SD (Secure Digital) memorijske kartice imaju najširu primenu i predstavljaju standard za mobilne uređaje (PDA, digitalne kamere, različiti plejeri). SD je zaštićen naziv, potrebno je platiti prava na korišćenje tog naziva. SDC je bazirana na MMC (Multi Media Card). MMC se mogu staviti u SDC slotove, a suprotno nije moguće, zato što su SDC tanje (2.1 mm). Unutrašnja registarska struktura ova dva tipa memorijskih kartica nije u potpunosti ista. Standardne SD/MMC kartice su kapaciteta 4 MB do 4 GB, s tim da danas postoje i SD kartice visokog kapaciteta (SDHC) do 32 GB. Poznate verzije sa redukovanim fizičkim dimenzijama, a istim funkcijama su: RS – MMC, mini SD i microSD kartice... SD/MMC se napajaju sa 2.7 / 3.6 V DC. Tačno definisan file system za memorijsku karticu je FAT12/16 sa FDISK podelom pravila [9]. FAT32 je definisan samo za kartice velikog kapaciteta (≥ 4 GB).

SD/MMC može da radi u dva moda: SD i SPI. Po dovođenju napajanja, SD kartica je u SD modu, a uvodi se u SPI mod ako se njena CS linija drži na naponu logičke nule kada se u karticu pošalje komanda za resetovanje.

Nakon toga se kartica može prevesti u SD mod, samo isključivanjem i ponovnim dovođenjem napajanja. U SPI modu se koriste dve linije za prenos podataka (DataOut i DataIn), kao i po jedna linija za signal takta (CLK) i signal za selektovanje (ChipSelect).

Poruke u SPI protokolu sastoje se iz komandi, odgovora i tokena, određene bitske dužine. Kartica vraća odgovor na svaku primljenu komandu. Kada kartica radi u SPI modu nema provere ispravnosti prenetih podataka, CRC provera se ne koristi. Veliki broj komandi [10] je dostupan u SPI modu za čitanje registara kartice, čitanje i upisivanje blokova podataka, brisanje blokova, itd. Komandni frejm je fiksne dužine (šest bajtova). Kao što je prikazano na slici 7, komanda počinje sa "0" na mestu bita najveće težine (MSB), zatim jedan bit ima vrednost "1", sledi 6 bitova komandnog indeksa, 32 bita komandnog argumenta (nisu potrebni za sve komande), 7 bitova CRC-a i poslednji end-bit (logička 1). Kada se komandni frejm pošalje do kartice, iz kartice se nazad šalje odgovor (R1, R2 ili R3) [9]. Kartica šalje odgovor posle određenog vremena (NCR) [9]. DI signal mora biti u stanju logičke jedinice kada kartica odgovara. CS signal mora biti na nivou logičke nule tokom slanja komandnog frejma i ostaje na tom nivou tokom transakcije.



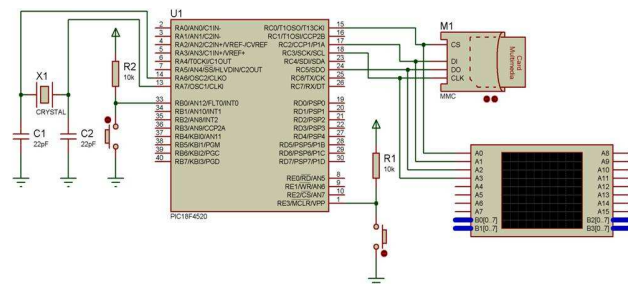
Slika 7. Prikaz komandnog frejma i frejma odgovora.

A. Realizacija makete

Električna šema testirane makete prikazana je na slici 8. Taster koji je vezan na MCLR pin kontrolera je sastavni deo razvojnog okruženja i koristi se za resetovanje hardvera, nakon čega softver počinje da se izvršava od nulte memorijske lokacije. Pritiskom tastera koji je preko pull up otpornika vezan na PORTB.0 počinje izvršavanje određenih delova koda, što pomaže uspešnom "hvatanju" signala na logičkom analizatoru. Kao interfejs između mikrokontrolera i kartice korišćena je MMC/SD pločica, proizvođača mikoElektronika [11]. Na pločici su ugrađeni translatore napona i pločica se povezuje sa mikrokontrolerom preko IDC deseto-pinskog konektora.

B. Software za mikrokontroler

Mikrokontroler je programiran da izvrši inicijalizaciju kartice, otvori tekstualni fajl, upiše u njega string "Mikroelektronika" i zatvori fajl. Kod je pisan i kompajliran u Proton- u [7]. Deo koda prikazan je na slici 9. U softveru je korišćena biblioteka SD_Test_Lib [12]. Ova biblioteka sadrži sve makroe za inicijalizaciju SD/MMC, kao i za upisivanje i čitanje sa kartice.



Slika 8. Električna šema makete sa SD/MMC.

```
main:

Repeat
    Response = SD_Init_FS_MSSP
Until Response = 0
DelayMS 400

'-----

SD_Pseudo_Format

Open_New_File:
    SD_File_Name = "TESTFILE"
    SD_File_Ext = ".TXT"

    SD_New_File
'-----

Write_To_File:

    SD_IO_String = "Mikroelektronika"

    SD_Write_String_To_File
'-----

Close_File:

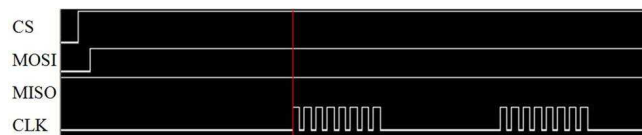
    SD_Close_File
```

Slika 9. Deo koda; inicijalizacija, upisivanje na SD/MMC.

C. Snimanje i analiza rezultata

Sonde digitalnog analizatora su priključene između mikrokontrolera i SD/MMC, pa je omogućeno snimanje signala, tj. komunikacije između master-a i slave-a preko SPI protokola. Poznavajući osnovne oblike frejma komandi i frejma odgovora, može se izvršiti analiza komunikacije.

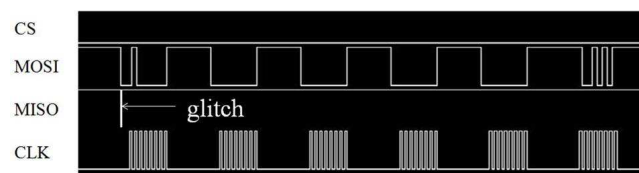
Nakon insertovanja kartice, linije CS i MOSI se podignu na nivo logičke jedinice i čeka se 74 ili više impulsa signala takta (slika 10), ovim kartica ulazi u radni režim i čeka prve komande iz mikrokontrolera.



Slika 10. Prikaz komunikacije nakon insertovanja SD/MMC.

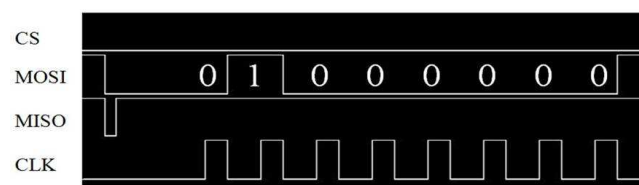
Nakon ovoga sledi proces inicijalizacije. Da bi se kartica resetovala i prešla u SPI mod potrebno je poslati

komandu CMD0. Na slici 11 je prikazano svih 6 bajtova koji čine CMD0. Sadržaj ove komande je heksadecimalni broj '40 00 00 00 00 95'. Na MISO liniji se može uočiti glitch (zubac)- kratkotrajni signal bez značenja.



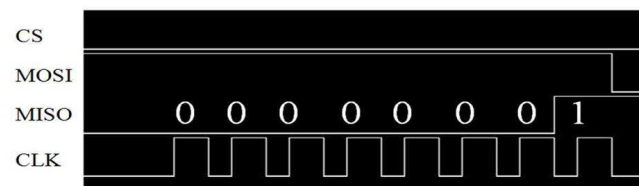
Slika 11. Prikaz početka inicijalizacije SD/MMC- slanje komande CMD0.

Prvi bajt CMD0 (slika 12) je heksadecimalno 40, ili binarno '01000000'. Bit 8 je uvek '0', a bit 7 '1', ostalih šest bitova predstavljaju indeks određene komande, koji odgovara broju zapisanom u imenu komande. U ovom slučaju to je nula (CMD0).



Slika 12. Prikaz prvog bajta u komandi CMD0.

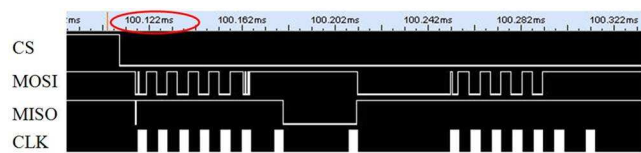
Na slici 13 prikazana je komunikacija mikrokontrolera i SD/MMC nakon slanja komande CMD0 – linija CS je na nivou logičke nule, što znači da je komanda primljena i kartica je ušla u SPI mod. Ona tada šalje frejm odgovora R1, čiji je sadržaj '00000001', što znači da je setovan bit "in idle state".



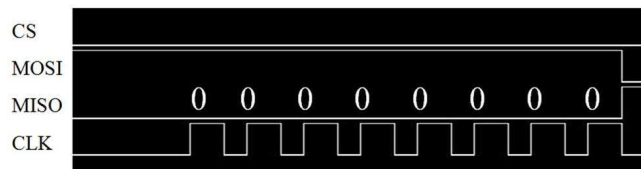
Slika 13. Prikaz frejma odgovora na komandu CMD0.

U nastavku komunikacije, mikrokontroler šalje CMD1 i kada se bit "in idle state" resetuje na nulu znači da je inicijalizacija uspešno završena i kartica je spremna da prima i šalje podatke. Komunikacija se nastavlja nakon vremena od 100 ms (slika 14). Ovo vreme je specificirano kao delay (kašnjenje) unutar funkcije za inicijalizaciju.

Mikrokontroler šalje komandu CMD24, kojom počinje upisivanje podataka. Kada kartica primi ovu komandu ona odgovara. U ovom slučaju (slika 15) je vrednost frejma odgovora '00000000', što znači da je komanda uspešno primljena i počinje slanje frejma podataka.

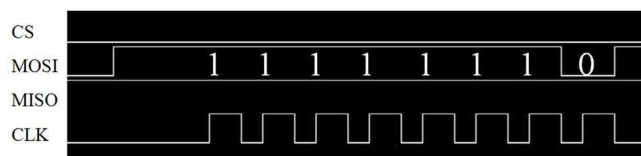


Slika 14. Prikaz nastavka komunikacije nakon inicijalizacije SD/MMC.



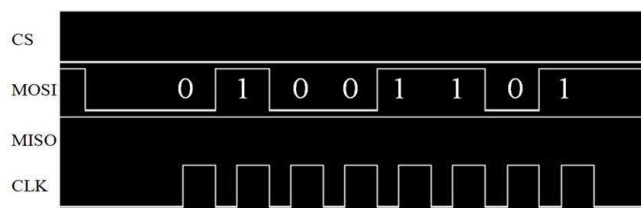
Slika 15. Prikaz frejma odgovora nakon komande CMD24.

Prvo se šalje početni blok- data token (slika 16), čija je vrednost '11111110'. Ovaj data token šalje se prilikom čitanja ili upisivanja na SD/MMC.

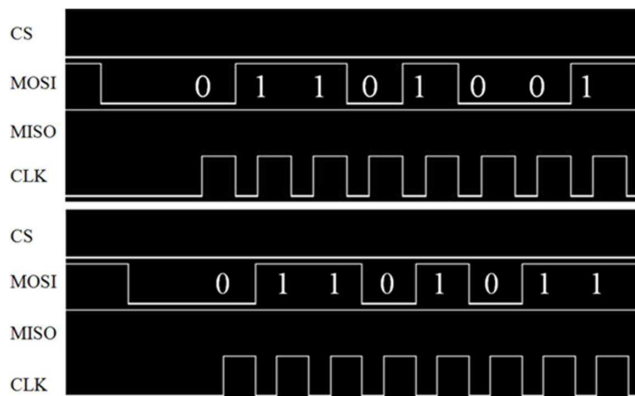


Slika 16. Prikaz data tokena za čitanje/upisivanje na SD/MMC.

Konačno, počinje upisivanje podataka. Mikrokontroler je programiran da u tekstualni fajl "TESTFILE.TXT" upiše string "Mikroelektronika". Analizom podataka sa logičkog analizatora, prikazanih na slici 17, vidi se da se na SD/MMC šalje '01001101', što je u decimalnom brojnem sistemu 77, a to odgovara velikom slovu "M" po ASCII kodu. Zatim se šalju redom: '01101001', što je decimalno 105, a što odgovara malom slovu "i" po ASCII kodu (slika 18-gore); '01101011', što je decimalno 107, a što odgovara malom slovu "k" po ASCII kodu (slika 18-dole), itd.



Slika 17. Prikaz prvog bajta u paketu podataka koji se šalju na SD/MMC.



Slika 18. Prikaz drugog (gore), trećeg (dole) bajta u paketu podataka koji se šalju na SD/MMC.

Kada se pošalje i poslednji bajt (slovo "a"), tada kartica odgovara da su podaci stigli, zatim odlazi u stanje zauzeća (busy) i tamo ostaje dok se podaci ne upišu.

Zatvaranjem fajla se završava komunikacija između mikrokontrolera i SD/MMC. Analizom celokupnog postupka, korišćenjem logičkog analizatora, od inicijalizacije, preko otvaranja fajla, upisivanja do zatvaranja fajla može se uočiti da se komunikacija između mikrokontrolera, kao mastera i SD/MMC, kao slave-a odvija po propisanom algoritmu [8]. Konačno, proverom SD/MMC na računaru je ustanovljeno da je na kartici upisan fajl odgovarajuće sadržine, što dovodi do zaključka da je SPI komunikacioni protokol između mikrokontrolera i SD/MMC potpuno korektno realizovan.

VI. ZAKLJUČAK

U ovom radu prikazani su rezultati analize SPI komunikacionog protokola između mikrokontrolera i DCP-a, odnosno SD/MMC. Sagledavanjem prethodnih rezultata i njihovom analizom može se zaključiti da se u slučaju DCP-a šalje paket od dva bajta i na taj način uspešno definiše vrednost otpornosti, dok je u slučaju SD/MMC komunikacija znatno složenija. Vršiti se inicijalizacija kartice, otvaranje fajla, upisivanje u fajl koje podrazumeva i slanje odgovarajuće komande za upis, dobijanje odgovora o ispravnosti, slanje odgovarajućih data tokena i konačno zatvaranje fajla. Proverom SD/MMC na računaru ustanovljeno je da je fajl korektno upisan, što dovodi do zaključka da je komunikacija uspešna. Pomoću logičkog analizatora mogu biti snimljeni i analizirani signali iz znatno složenijih sistema, pri čemu su rezultati pregledniji nego na osciloskopu, što omogućava znatno brže otklanjanje eventualnih grešaka.

ZAHVALNICA

Autori se zahvaljuju svim nastavnicima i saradnicima sa Katedre za mikroelektroniku, a posebno prof. dr Zoranu Prijiću, dr Danijelu Dankoviću i mr Ljubomiru Vračaru, na pruženoj pomoći i razumevanju. Ovaj projekat predstavlja završni ispit iz predmeta Digitalna mikroelektronika (SGMIM, III godina, VI semestar).

LITERATURA

- [1] SPI, Overview and Use of the PICmicro Serial Peripheral Interface, članak, Microchip. [On Line]. Dostupno na: <http://ww1.microchip.com/downloads/en/devicedoc/spi.pdf>
- [2] Logic Analyser Fundamentals, tehnička dokumentacija, Tektronix. [On Line]. Dostupno na: <http://www2.tek.com/cmswpt/psdetails.lotr?ct=PS&ci=13482&cs=psu&lc=EN>
- [3] MCP41010, Datasheet, Microchip. [On Line]. Dostupno na: <http://ww1.microchip.com/downloads/en/DeviceDoc/11195c.pdf>
- [4] Digitalni potencijometar sa SPI interfejsom, šema Digitalne potencijometar pločice, mikroElektronika. [On Line]. Dostupno na: http://www.mikroe.com/pdf/digital_potentiometer_schematic.pdf
- [5] Industrijsko razvojno okruženje PICPLC16B, tehnička dokumentacija, mikroElektronika. [On Line]. Dostupno na: <http://www.mikroe.com/sr/tools/picplc16-v6/>
- [6] 18F4520, Datasheet, Microchip. [On Line]. Dostupno na: <http://ww1.microchip.com/downloads/en/DeviceDoc/39631E.pdf>
- [7] Proton, software. [On Line]. Dostupno na: <http://www.protonbasic.co.uk>
- [8] SD Card Projects Using PIC Microcontroller, D. Ibrahim, Elsevier, 2010, pp. 133 – 161, 324 – 526
- [9] File Allocation Table, članak. [On Line]. Dostupno na: http://en.wikipedia.org/wiki/File_Allocation_Table
- [10] SD Memory Card Specifications, tehnička dokumentacija, SD Group, 2001. [On Line]. Dostupno na: http://www.sdcard.org/developers/tech/sdcard/pls/Simplified_Physical_Layer_Spec.pdf
- [11] MMC/SD pločica, tehnička dokumentacija, mikroElektronika. [On Line]. Dostupno na: <http://www.mikroe.com/sr/tools/mmc/>
- [12] SD File System, primeri, Proton. [On Line]. Dostupno na: <http://www.protonbasic.co.uk/content.php/166-SD-File-System>

Uređaj za filtriranje signala kroz telefonsko kolo

M. Đorđević, M. Savić, A. Vulović

Sadržaj – U ovom radu je prikazan uređaj koji omogućava da signal prilikom prolaska kroz telefonsko kolo zadrži potpunu razumljivost i vernost. Širina frekventnog opsega signala treba da bude između 300 i 3400 Hz, tačnije taj opseg frekvencije odgovara i opsegu frekvencije ljudskog glasa.

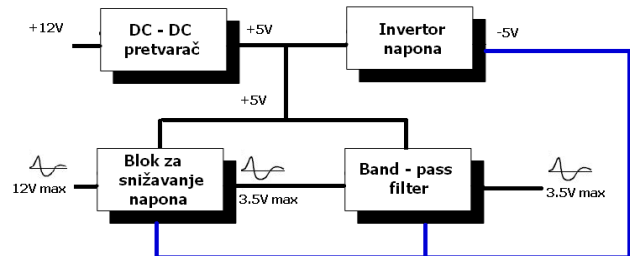
I. UVOD

U današnje vreme često se koristi telefon, bez obzira da li je u pitanju mobilni ili fiksni telefon. Za govornu komunikaciju potreban je ograničen propusni opseg, jer ljudsko uvo može registrovati zvuk u opsegu od 50 Hz do 16000 Hz; Međutim, da bi se ljudski govor preneo, a da pri tome ostane razumljiv, dovoljno je da se prenesu frekvencije od 300 Hz do 3400 Hz, pa se sve izvan ovog opsega filtrira i ne prenosi tokom telefonskog razgovora. Smatra se da je u ovom frekvencijskom opsegu sadržano dovoljno informacija za tačnu rekonstrukciju signala govora. U ovom radu je prikazano kako se može konstruisati uređaj koji se može koristiti za filtriranje signala kroz telefonsko kolo.

II. PRINCIP RADA

Cilj ovog rada je da se konstruiše uređaj koji će filtrirati signal koji prolazi kroz telefonsko kolo, kako bi izvorni signal zadržao potpunu razumljivost i vernost. Kao što je navedeno gore frekventni opseg tog signala je između 300 i 3400 Hz. Kod ovog uređaja koristimo filter propusnik opsega. Kada je ulazni signal u dozvoljenim granicama, izlazni signal je bez smetnji i šumova i neometano prolazi kroz telefonsko kolo. Filter propusnik opsega je konstruisan tako da sve signale, van granične frekvencije blokira. Napajanje celog uređaja je sa 12 V DC. Maksimalna vrednost ulaznog signala je 12 V, a izlaznog 3,5 V. Uređaj se sastoji iz dva bloka (slika 1.) koji obezbeđuju napajanje operacionih pojačavača i dva bloka koji obrađuju dovedeni ulazni signal.

Kao što se zahteva, na ulaz uređaja se dovode jednosmerni napon za napajanje od +12 V i naizmenični signal koji se filtrira i čija je najveća amplituda 12 V. Jednosmerni napon od 12 V se najpre dovodi na DC-DC pretvarač (slika 4.). Uloga DC-DC pretvarača je da jednosmerni napon od 12 V smanji na vrednost od 5 V, tačnije da na svom izlazu obezbedi stabilan napon od +5 V. Napon sa izlaza DC-DC pretvarača se dalje vodi na ulaz invertora (slika 5.). Invertor ima zadatak da obezbedi simetrično napajanje blokova koji obrađuju naizmenični signal. Na izlaz invertora se dobija negativni jednosmerni napon -5 V koji sa naponom +5 V simetrično napaja blokove za obradu AC signala.



Slika 1. Blok šema uređaja.

Naizmenični napon se prvo dovodi na blok koji smanjuje amplitudu tako da se na izlazu ovog bloka dobija naizmenični signal čija je najveća amplituda 3.5 V. Slabljenje ovog bloka je približno 3.5. Oslabljeni signal se dalje vodi na filter propusnik opsega koji propušta signale određenih frekvencija. Kao što je zahtevano mora se propustiti signal frekvencije između 300 Hz i 3400 Hz. Filter propusnik opsega je konstruisan tako da sve signale, čije su frekvencije van ovog opsega, blokira. Na izlazu filtra se dobija naizmenični signal najveće amplitude 3.5 V čija je frekvencija u opsegu od 300 Hz do 3400 Hz.

Za DC-DC pretvarač važi da je izlazni napon:

$$V_{out} = 1,25V(1+R_1/R_2) \quad (1)$$

Kako je u našem slučaju $V_{out} = 5\text{ V}$ odatle je:

$$R_1/R_2 = 3 \rightarrow R_1 = 3 \cdot 220\ \Omega = 660\ \Omega \quad (2)$$

U tehničkoj specifikaciji se koristi $R_2 = 240\ \Omega$, ali na osnovu dostupnosti na tržištu izabran je otpornik od $220\ \Omega$. Takođe, na osnovu dostupnosti na tržištu izabran je otpornik R_1 od $680\ \Omega$.

Za diferencijalni pojačavač u našem slučaju je $V_{in1} = 0\text{ V}$ pa važi:

$$V_{out} = \left(1 + \frac{R_2}{R_1}\right) \left(\frac{\frac{R_4}{R_3}}{1 + \frac{R_4}{R_3}} \right) V_{in2} \quad (3)$$

$$R_1 \gg R_2 \Rightarrow \frac{R_2}{R_1} \rightarrow 0 \quad (4)$$

$$V_{out} = \left(\frac{\frac{1k}{2}, 35k}{1 + \frac{1k}{2}, 35k} \right) 12V \approx 3,58V \quad (5)$$

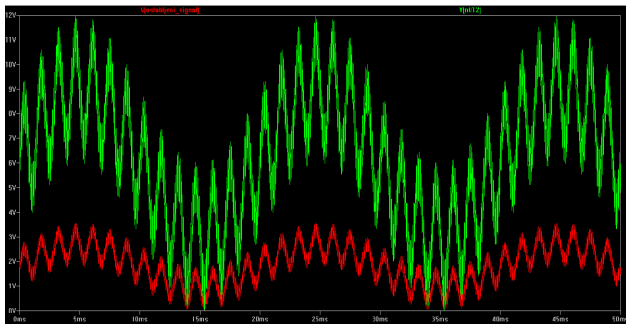
M. Đorđević, M. Savić, A. Vulović, sa smera
Mikroelektronika i mikrosistemi, Univerzitet u Nišu,
Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija.

E-mail: djordjevicpoljak@gmail.com,
mafija_jovac@hotmail.com, aca_vulovic@hotmail.com.

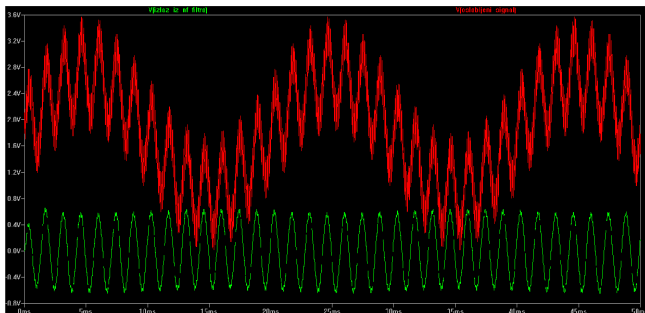
Filtar propusnik opsega frekvencija se ostvaruje tako što se vežu u kaskadi prvo filtar visokopropusnik, pa onda niskopropusnik. Za visokopropusnik smo uzeli kondenzatore od 100 nF. Pošto on treba da propusta frekvencije iznad 300 Hz, na osnovu izraza

$$f_{3[dB]} = \frac{1}{2\pi RC} \quad (6)$$

dobijamo vrednosti otpornika $R5 = 3.75 \text{ k}\Omega$ i $R6 = 7.48 \text{ k}\Omega$. Na osnovu dostupnosti na tržištu izabrani su otpornici od $3.6 \text{ k}\Omega$ i $7.5 \text{ k}\Omega$, respektivno (svi otpornici su sa tolerancijom od 1%). Analogno, pri proračunu za niskopropusni filtar, uzeti su otpornici od $100 \text{ k}\Omega$, i uz pomoć prethodnog izraza, ali sada za frekvenciju od 3400 Hz , dobijene su vrednosti kondenzatora $C3 = 331,116 \text{ pF}$ i $C4 = 660,359 \text{ pF}$. Na osnovu dostupnosti su izabrani kondenzatori od 330 pF i 680 pF , respektivno.

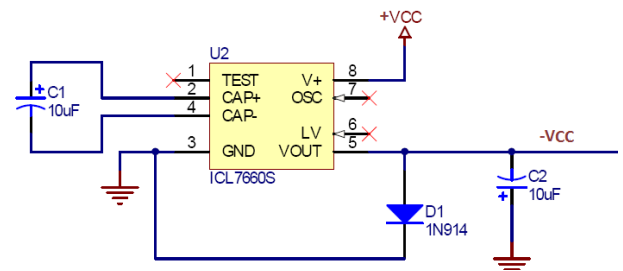


Slika 2. Ulazni signal (označen zelenom bojom - gore) i oslabljeni signal (predstavljen crvenom bojom - dole).



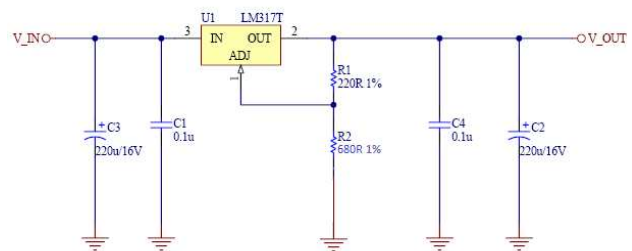
Slika 3. Oslabljeni signal i signal nakon prolaska kroz telefonsko kolo.

Na slici 2. se može videti oblik ulaznog signala koji predstavlja ljudski govor, koji je predstavljen zelenom bojom. Takođe na istoj slici se može videti i oslabljeni signal, koji je prošao kroz blok za snižavanje napona (predstavljen crvenom bojom - gore).

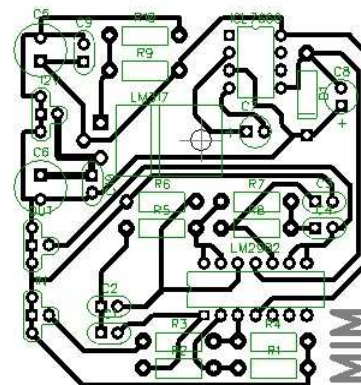


Slika 4. Električna šema DC-DC pretvarača

Visokopropusni filtar je ovde iskorišćen da bismo propustili frekvencije oslabljenog ulaznog signala iznad 300 Hz . Tako da dobijamo signal, koji je iznad navedene frekvencije, koji dalje prolazi kroz niskopropusni filtar. Signal koji izađe iz visokopropusnog filtra prolazi kroz niskopropusni filtar, koji propušta signal ispod 3400 Hz . Izlazni signal koji dobijamo je isfiltriran – sve frekvencije koje su van željenog frekvencijskog opsega su blokirane. Na izlazu iz ova dva filtra imamo čist signal, čija je vrednost frekvencije između 300 Hz i 3400 Hz . Dakle, kada propustimo signal kroz band pass filtar, filtar propusnik opsega, najpre kroz visokopropusni, nakon toga kroz niskopropusni filtar, dobija se signal kao na slici 3. (predstavljen zelenom bojom).

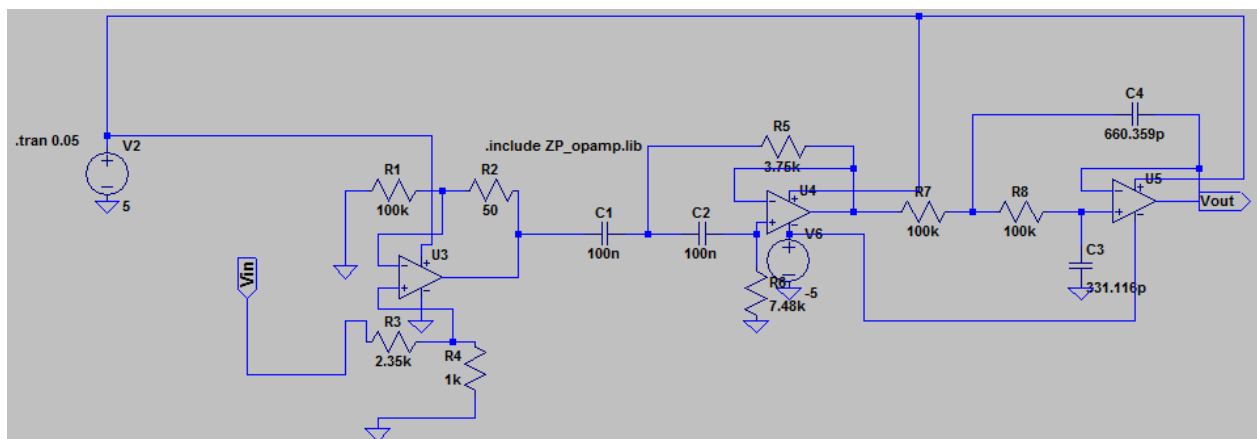


Slika 5. Električna šema invertora napona.



Slika 7. Štampano kolo, pogled sa gornje strane.

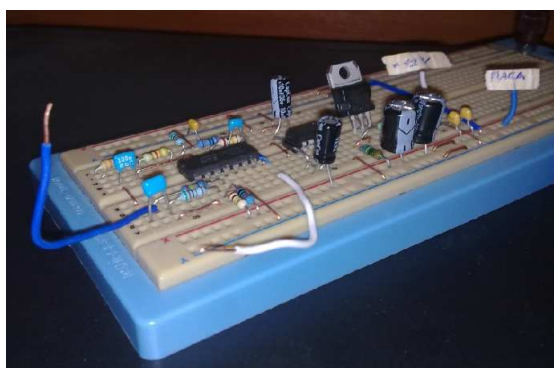
Električna šema diferencijalnog pojačavača i band pass filtra je data na slici 6. (električna šema je rađena u



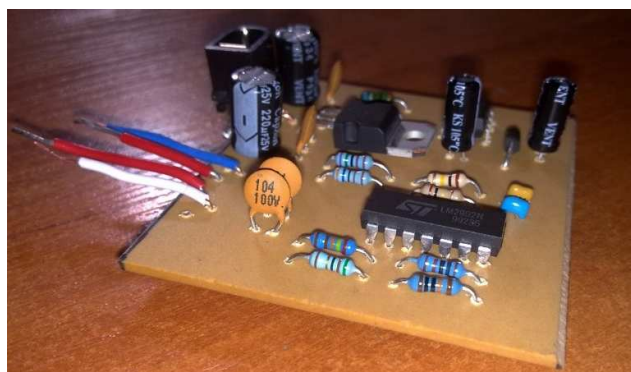
Slika 6. Električna šema diferencijalnog pojačavača i band pass filtra.

programu LTspice IV [1]). Ako se električna šema malo detaljnije analizira, može se primetiti, da se ona sastoji iz tri dela. Prvi deo (do kondenzatora C1) predstavlja deo za napajanje celog uređaja. Drugi deo (do otpornika R7) predstavlja visokopropusni filter i treći deo predstavlja nikopropusni filter.

Za realizaciju slike štampanog kola (slika 7), korišćen je program DipTrace [2]. Izvršena je optimizacija sa stanovišta iskorišćenosti prostora na pločici tako da ista bude što manja.

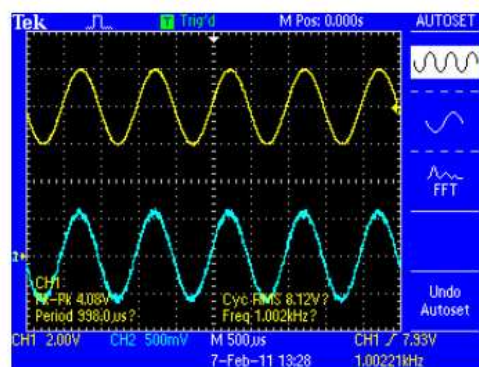


Slika 8. Izgled protopločice.



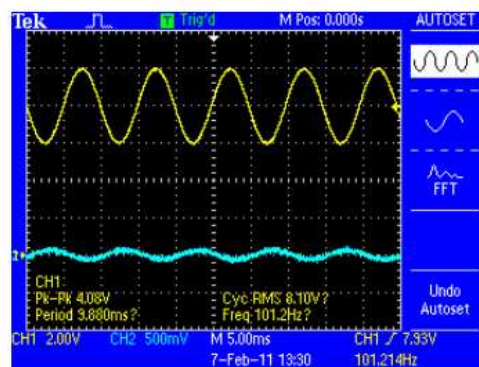
Slika 9. Štampana ploča sa elementima.

Rezultati koje smo dobili prilikom testiranja ovog uređaja se mogu videti na slikama 10, 11 i 12. Rezultati su skinuti sa osciloskopa TDS 2024B [3] koji je bio povezan na štampanu ploču. Vidi se da za ulazne signale koji su van graničnog opsega frekvencije izlazni signal vrlo slab, tj. da je u izlazni signal skoro u potpunosti blokiran. Za razliku od toga, ulazni signal koji se nalazi u propisanom opsegu frekvencije ima talasni oblik koji odgovara talasnom obliku izlaznog signala koji smo dobili u programu LTspice IV [1].



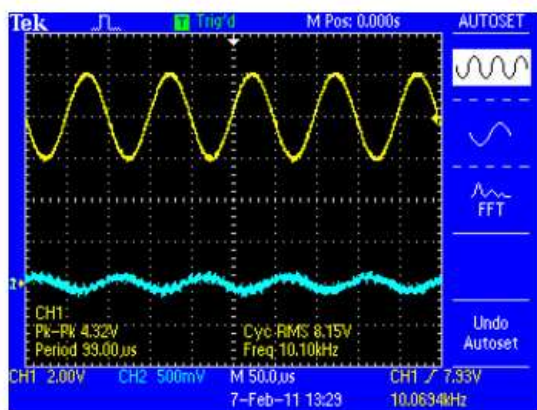
TDS 2024B - 13:33:40 7.2.2011

Slika 10. Talasni oblici na frekvenciji od 1 kHz (žuta ulazni signal, plava izlazni signal).



TDS 2024B - 13:36:26 7.2.2011

Slika 11. Talasni oblici na frekvenciji od 10 kHz (žuta ulazni signal - gore, plava izlazni signal - dole).



TDS 2024B - 13:35:00 7.2.2011

Slika 12. Talasni oblici na frekvenciji od 100 Hz (žuta ulazni signal - gore, plava izlazni signal -dole).

Na slici 8. vidimo da ulazni signal ima vrednost od 1 kHz, što znači da je isti u opsegu granične frekvencije. Samim tim je i izlazni signal, koji je prošao kroz filter propusnik opsega, bez smetnji i sa potpunom razumljivošću i vernošću se prenosi dalje. To nije slučaj na slikama 10 i 11. Vidimo da u prvom slučaju ulazni signal ima vrednost frekvencije od 10 kHz, što znači da se nalazi van granica opsega frekvencije. U drugom slučaju imamo da ulazni signal ima vrednost od 100 Hz, što takođe znači da je i on van granica opsega frekvencije. To pruzrokuje loš signal na izlazu koji sa sobom nosi smetnje.

III. KORIŠĆENE KOMPONENTE

Za realizaciju projekta korišćene su sledeće komponente:

DC/DC pretvarač:

- LM317T
- 2 x 220 µF 25 V
- 2 x 100 nF 63 V
- 220 Ω 1%
- 680 Ω 1%

Invertor:

- ICL7660
- 2 x 10 µF 35 V
- 1n5819

Diferencijalni pojačavač sa band-pass filterom:

- 51 Ω 1%
- 1 K 1%
- 2.43 K 1%
- 3.60 K 1%
- 7.5 K 1%
- 3 x 100 K 1%
- 2 x 100 nF
- 330 pF
- 680 pF
- LM2902N

IV. ZAKLJUČAK

Tipičan primer primene band pass filtra je u telefoniji. Signali koji se prenose kroz telefonsku mrežu, moraju da budu filtrirani da sadrže što manje informacija, ali da i dalje verno, ili u zadovoljavajućem stepenu predstavljaju originalan signal. Ovaj uređaj može naći primenu u svim audio uređajima za snižavanje opsega frekvencija audio signala. Za realizaciju ovog uređaja korišćen je Butterworth filter, koji ima dva pola. Postoje mnoge konfiguracije filtra, ali smo izabrali Butterworth filter jer obavlja prilično dobro svoju funkciju. Naravno, ovaj filter je drugog reda, a može da se realizuje i većeg reda, tako da posle granične frekvencije signal slabi sa većim nagibom.

ZAHVALNICA

Projekat je rađen u okviru predmeta Analogni mikroelektronika (peti semestar za studente sa smeru Mikroelektronika i mikrosistemi). Zahvaljujemo se predmetnom nastavniku prof. dr Zoranu Prijiću i predmetnom asistentu dr Danijelu Dankoviću.

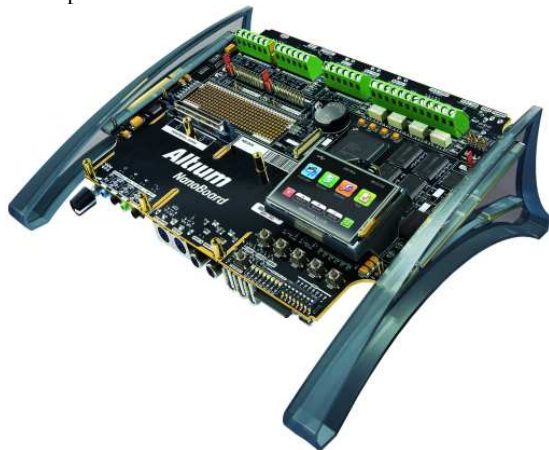
LITERATURA

- [1] <http://www.linear.com/designtools/software/ltspice.jsp>
- [2] <http://www.diptrace.com/>
- [3] http://www.plccenter.co.uk/Buy/Tektronix/TDS2024B?source=AdWords_Part
- [4] Zoran Prijić, „Osnove mikroelektronike“, predavanja2009.
- [5] Zoran Prijić, „Analogna mikroelektronika“, predavanja 2006.
- [6] <http://www.intersil.com/data/fn/fn3072.pdf>
- [7] <http://www.datasheetcatalog.org/datasheet2/1/03cgthpfat4t4ly5kfp5lpwladfy.pdf>

Uređaj za prikaz reda vožnje gradskog prevoza

I. Ristić, M. Petrović, I. Mihajlović, S. Marković, N. Božinović

Sadržaj - U ovom radu je objašnjena realizacija uređaja za prikaz reda vožnje gradskog prevoza grada Niša na altiumovoj razvojnoj ploči Nanoboard 3000 [1]. Projekat obuhvata grafičku interakciju korisnika i uređaja, kao i mogućnost ažuriranja prikazanih podataka.



Slika 1. Nanoboard 3000 razvojna ploča.

I. UVOD

Za realizaciju projekta iskorišćen je TFT Touchscreen displej veličine 320x240 piksela, koji predstavlja korisnički interfejs jer daje vizuelni prikaz željenih podataka i prima komande od korisnika. Značajan deo je 32-bitni TSK-3000A procesor u kome se vrši programiranje funkcije uređaja, dve SRAM jedinice koje obezbeđuju 1Mbyte memorije, a po potrebi slot za SD karticu ili neki drugi eksterni memorijski drajv. Sve komponente se nalaze na Nanoboard 3000 razvojnoj ploči (slika 1.) i aktivacija tih delova se vrši pozivanjem odgovarajućih drajvera i atkiviranjem određenih magistrala. Jednostavnost korisničkih menija omogućava lako korišćenje i dobar pregled traženih podataka. Razvojna ploča se može staviti u zaštitno kućište koje ima ostavljene portove, prostor za grafičke i akustične periferne uređaje, a omogućava montažu sistema na mestima sa različitim klimatskim uslovima sredine [2]. Pošto se sve potrebne komponente i periferni delovi nalaze na jednom mestu, uređaj ima veliku mobilnost, pa je omogućena instalacija na različitim mestima kao što su autobuske stanice i stajališta.

I. Ristić, M. Petrović, I. Mihajlović, S. Marković, N. Božinović su studenti sa smera Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija.

E-mail: gajus.julijus@elfak.rs, miqi_ng@hotmail.com, hostell_m@hotmail.com, bozinovicnikola88@hotmail.com, ajivicua@yahoo.com.

II. SOFTVER

Projekat je realizovan na Nanoboard 3000 razvojnoj ploči, pomoću Altium Designer u kome se vrši programiranje softvera i njegovo povezivanje sa hardverom (slika 4. i 5.) [3]. Programski jezik koji se koristi je varijanta C programa i sam kod je organizovan u nekoliko odvojenih celina (programskih sekvenca) koje se na displeju manifestuju kao niz posebnih korisničkih menija [4]. Svaki od njih prikazuju određenu grupu korisnih informacija i to: odabir grada, dana i linije, zatim tabela sa vremenima polaska autobusa. Na osnovu mesta pritiska displeja, odnosno njegovih aktiviranih koordinata vrši se biranje određenih podataka i usmerenje samog programa, pa je potrebno vršiti osvežavanje ekrana i ažuriranje pointera koje se odnose na koordinate, ali i višestruko grananje samog programskog koda, pri čemu se u svakoj grani odlučivanja bira određena sekvenca.

```
if (pointer_update(ptr, pointer_state))
{
    // Send point to Terminal in Devices View.
    printf( "Touched screen at point (%d,%d)\n",
        pointer_state->x,
        pointer_state->y );
    dx = pointer_state->x;
    dy = pointer_state->y;
    if (dx >= 50 && dx <= 95 && dy >= 20 && dy <=
105)
    {
        goto BEOGRAD;
    }...
```

Pored toga postoji meni u slučaju da nastane greška tokom izvršenja, ili su neki podaci nedostupni korisniku, kao i meni koji sadrži proceduru za kalibraciju ekrana, pošto je reč o ekranu osjetljivom na dodir.



Slika 2. Korisnički meni za kretanje kroz program.

POLAZISTE	ODRIDISTE	
07:00	08:00	
07:30	08:30	
08:00	09:00	
08:30	09:30	
09:00	10:00	
09:30	10:30	
10:00	11:00	
10:30	11:30	

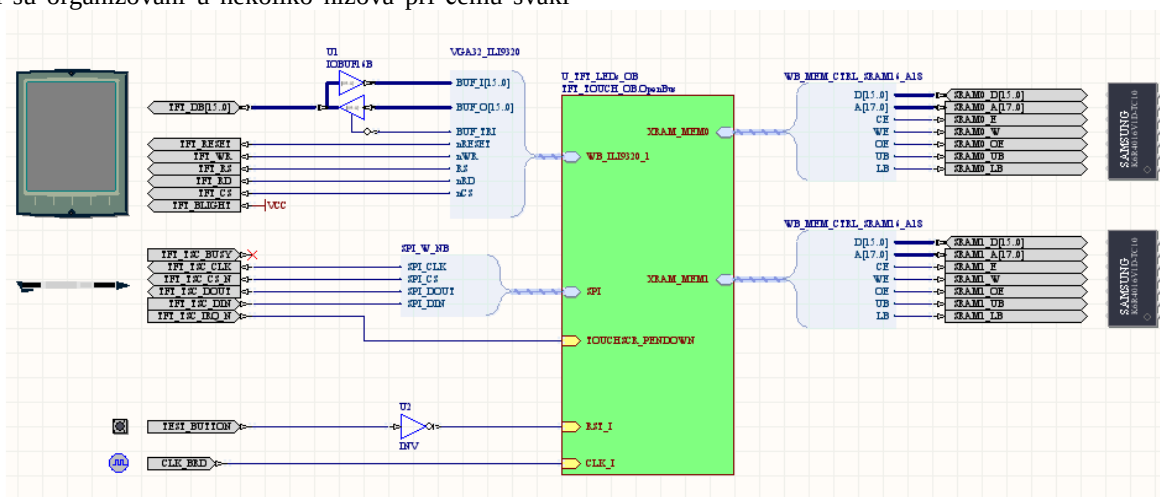
Slika 3. Tabelarni prikaz podataka.

Programom je omogućeno kretanje kroz menije napred-nazad, ali i kretanje kroz niz podataka, ukoliko je previše obiman, pa svi podaci ne mogu biti ispisani na jednom ekranu. Podaci se mogu ažurirati na više načina, a program ih organizuje u obliku niza, pa se određenom podatku pristupa preko argumenata. Za potrebe ovog projekta podaci su organizovani u nekoliko nizova pri čemu svaki

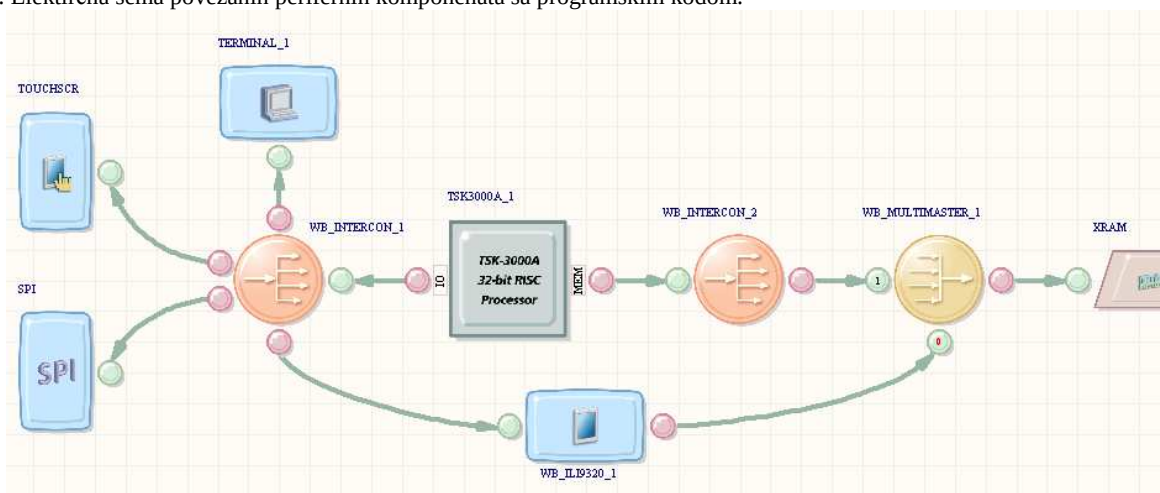
od njih odgovara određena autobuska linija i njihovo učitavanje je vršeno direktno u toku izrade programskog koda. Inicijalizacijom porta za SD karticu i organizovanjem podataka u tekstualni fajl moguće je vršiti očitavanje podataka i sa spoljnog memorijskog elementa.

III. HARDVER

Vizuelni prikaz podataka i interakcija sa korisnikom vrši se preko 2.4" displeja osetljivog na dodir rezolucije 320x240, pre čemu se određena akcija programa izvršava na osnovu vrednosti koordinata koje su aktivirane, zbog čega je i potrebna kalibracija uređaja kao početna procedura. LCD displej je sa aktivnom matricom, dok se pozadinsko osvetljenje obezbeđuje pomoću četiri LED-a paralelno vezanih i ima mogućnost prikaza 65536 boja. Touchscreen funkcija se obezbeđuje pomoću XPT2046 kontrolera i omogućava frekvenciju semplovanja od 125KHz.[5]



Slika 4. Elektronska šema povezanih perifernih komponenti sa programskim kodom.



Slika 5. Šema povezanosti magistrala perifernih komponenti

IV. KORISNIČKO UPUTSTVO

Kako celokupni projekat ima određenu mobilnost, prikaz podataka se vrši na TFT displeju, pa se podaci prikazuju u obliku određenih radnih površina ekrana. Treba organizovati ekrane tako da se na prvom predstave gradovi, njihovi grbovi i imena, a zatim se izborom određenog grada (klikom na njegovu ikonicu ili naziv) prelazi na naredni ekran koji sadrži vremesku organizaciju reda vožnje. Ovde je dat izbor između radnog dana, subote i nedelje gde se njihovim izborom bira grupa dana, pri čemu je praznični red vožnje dat kao raspored za nedelju (slika 2.). Posle izbora dana, vrši se odabir određene linije (u projektu je data mogućnost odabira tri linije kojim saobraćaju autobusi gradskog prevoza). Tri ponuđene linije pokrivaju:

- Linija 1: Novo selo – Čele kula;
- Linija 2: Čalije – Bubanj;
- Linija 3: Medoševac – Mokranjčeva.

Odabirom odgovarajuće linije prelazi se na sledeći ekran koji je dat u obliku tabele kod koje se na vrhu nalazi polazište i odredište gradskih autobusa, a u nastavku su data vremena polazaka. Posto na ekranu imamo svega 11 linija za manipulaciju nad ostalim podacima koriste se skrol strelice na desnoj strani ekrana (slika 3.). U gornjem desnom uglu svakog ekrana nalazi se kvadrat 20x20 piksela koji omogućava povratak na prethodni ekran. Pored toga potrebno je obezbediti i poseban ekran na kome se ispisuje određeno upozorenje, odnosno greška ako se ona javi u toku rada uređaja.

V. NADOGRADNJA SISTEMA

Naš projekat zahteva aktivaciju samo određenih elektronskih podsistema Nanoboard-ove razvojne ploče, pa postoji mogućnost nadogradnje celog uređaja. Ukoliko je za potrebe projekta potrebno da uređaj podrži video format (podaci o firmama prevoznika, posebne ponude za određene osobe ili neki drugi reklamni ili edukativni materijal), moguće je aktivirati grafičku i zvučnu karticu, kao i same zvučnike i izlazne portove koji se nalaze na ploči. Ona sadrži i tastere, port za priključivanje tastature pa je moguće upotrebiti i drugačiji vid unosa komandi korisnika [6].

VI. ZAKLJUČAK

Zadatak ovog projekta jeste upoznavanje sa radom altiumovog razvojnog sistema, osnovnu manipulaciju podataka, programiranje FPGA čipa, vizualizaciju podataka, kao i optimizaciju celokupnog programskog koda kako bi se dobile najbolje performanse sistema [7]. FPGA (Field Programmable Gate Array) čip se sastoji od velikog broja identičnih digitalnih logičkih blokova (ćelija) i rekonfigurabilnih veza koje omogućavaju blokovima da budu međusobno povezani [8]. Pošto se fizičko povezivanje logičkih blokova unutar čipa vrši automatski zadavanjem komandi u nekom programskom paketu, za stvaranje određene funkcije uređaja programer ne treba da zna hardverski mehanizam povezivanja čime se olakšava rad, ali i ubrzava sam period prezentacije novog proizvoda na tržište.

Projekat je idealni primer korišćenja razvojnog sistema za hardversku realizaciju programskih zahteva, sa mogućnošću grafičkog prikaza informacija i interakcije sistema i korisnika u svakodnevnom životu ljudi kroz aplikaciju reda vožnje gradskog prevoza. Sistem je prilagodljiv, tako da se i drugi tabelarni podaci, kao što je železnički saobraćaj mogu realizovati uređajem koji je detaljno prikazan u ovom radu.

ZAHVALNICA

Zahvaljujemo se katedri za mikroelektroniku Elektronskog fakulteta u Nišu, a posebno profesoru Zoranu Prijiću i asistentu Danijelu Dankoviću na pruženoj pomoći i razumevanju. Rad je raden u okviru predmeta „Projektovanje mikrosistema“.

LITERATURA

- [1] Materijal se nalazi na adresi: <http://wiki.altium.com>
- [2] “Altium's new NanoBoard 3000 modular enclosure kit” - http://www.altium.com/community/newsletters/october-09/en/nb3000_enclosures.cfm
- [3] Materijal se nalazi na adresi: <http://altium.com/>
- [4] “C Programming and C++ Programming – Popular Tutorials” - <http://www.cprogramming.com/>
- [5] “Touchscreen” - <http://en.wikipedia.org/wiki/Touchscreen>
- [6] “Altium NanoBoard 3000 Series” - http://nb3000.altium.com/PDFs/NB3000%20Product%20Data%20Sheet_en.pdf
- [7] “FPGA Design, Development and Programming Tutorial” - <http://zone.ni.com/devzone/cda/tut/p/id/3358>
- [8] “Field-programmable gate array” - http://en.wikipedia.org/wiki/Field-programmable_gate_array

Usrednjeni dnevni dijagrami opterećenja u različitim mesecima za trgovinu u kategoriji široka potrošnja

Marko Vučković

Sadržaj - U radu su prikazani usrednjeni hronološki dnevni dijagrami opterećenja, koji se odnose na trgovinu u kategoriji široka potrošnja. Ovi dijagrami su rezultat obrade podataka prikupljenih sistemom daljinskog očitavanja brojila na području grada Niša u periodu dužem od dve godine. Na osnovu statističke obrade podataka, izvršene posebno razvijenim programom u MATLAB-u, načinjeni su usrednjeni hronološki dnevni dijagrami opterećenja za radni dan, različitim meseci u ispitivanom periodu vremena. Usrednjeni dnevni dijagram opterećenja za radni dan u određenom mesecu, reprezentuje dijagrame svih radnih dana u tom mesecu. Dnevni dijagrami opterećenja za radni dan karakterističnih meseci su međusobno upoređeni i analizirani.

I. UVOD

Dnevni dijagrami opterećenja prikazuju promene opterećenja u toku dana. Njihov oblik zavisi od mnogih faktora kao što su socijalni, ekonomski i klimatski. Oni su veoma značajni prilikom analize elektroenergetskih sistema.

Određivanje dijagrama opterećenja predstavlja težak zadatak kojim su se bavili mnogi istraživači do sada, ali je veoma malo onih koji su određivali dijagrame opterećenja na niskom naponu. Jedan od načina za dobijanje hronoloških dijagrama opterećenja na niskom naponu je i na osnovu podataka dobijenih anketiranjem potrošača na niskom naponu [1]. Ovako dobijeni dijagrami opterećenja mogu se koristiti samo za grubu procenu, kada nema mogućnosti za masovna snimanja potrošnje. Da bi dijagrami opterećenja što tačnije predstavljali odgovarajuću kategoriju potrošača, pri njihovom formiranju potrebno je koristiti rezultate merenja što većeg broja potrošača iz posmatrane kategorije. Pojava savremenih brojila električne energije je u velikoj meri to olakšala, jer je omogućeno da se u dužem vremenskom periodu istovremeno vrše merenja kod velikog broja potrošača. U radu [2] su analizirani hronološki dnevni dijagrami opterećenja koji su dobijeni na osnovu podataka prikupljenih sistemom daljinskog očitavanja brojila kod blizu 7000 potrošača na teritoriji grada Niša u periodu dužem od dve godine. Dijagrami opterećenja dobijeni na ovakav način statistički su pouzdani i potencijalno imaju široku primenu. Godišnji dijagrami trajanja opterećenja

različitih kategorija potrošnje na niskom naponu su analizirani u radu [3]. Oni su iskorišćeni za proračun faktora opterećenja i faktora gubitaka različitih kategorija potrošnje na niskom naponu. U radu [4] je ispitan uticaj različitog broja radnih dana, subota i nedelja na oblik uređenih mesečnih dijagrama opterećenja različitih kategorija potrošača na niskom naponu. Pokazuje se da različit broj dana u mesecu u letnjoj ili zimskoj sezoni, kao i različit broj radnih dana, subota i nedelja ne utiče značajno na oblik uređenih mesečnih dijagrama opterećenja. Istraživanja vezana za određivanje dijagrama opterećenja na niskom naponu izvršena su i u inostranstvu. Rezultati jednog od njih objavljeni su u [5], a bazirani su na dvogodišnjim merenjima kod potrošača koji pripadaju kategorijama stambene, trgovačke i industrijske potrošnje. Poređenjem dijagrama opterećenja dobijenih na osnovu merenja koja su izvršena u našoj zemlji [2] i u inostranstvu [5], za istu kategoriju potrošača, primećuju se značajne razlike, što navodi na zaključak o neophodnosti uvažavanja regionalnih parametara potrošnje.

U ovom radu je izvršena analiza dnevnih dijagrama opterećenja, koji su dobijeni kao rezultat obrade podataka prikupljenih sistemom daljinskog očitavanja brojila kod 204 potrošača koji pripadaju kategoriji trgovine. Merenja su izvršena na teritoriji grada Niša u periodu dužem od dve godine, i to od juna 2007. godine do septembra 2009. godine [2]. Na osnovu merenja izvršenih u radnim danima u jednom mesecu formira se usrednjeni hronološki dnevni dijagram opterećenja, koji reprezentuje sve radne dane u tom mesecu. Usrednjeni dnevni dijagrami opterećenja za radni dan u određenim mesecima ispitivanog perioda od dve godine, dobijeni na ovakav način, su međusobno upoređeni i analizirani.

Ovaj rad nakon Uvoda daje kratak opis programa razvijenog za dobijanje usrednjenih dnevnih dijagrama opterećenja koji reprezentuju dijagrame svih radnih dana u određenim mesecima ispitivanog perioda. Ulazni podatak za ovaj program predstavlja baza podataka koja sadrži broj brojila, datum i vreme očitavanja brojila i četiri podatka o petnaestominutnoj snazi u okviru svakog sata. Potom se prezentuju grafici sačinjeni od usrednjenih hronoloških dnevnih dijagrama opterećenja za radni dan u odgovarajućim mesecima u zimskoj sezoni, letnjoj sezoni i prelaznom periodu. Izvršeno je međusobno poređenje i analiza nekih najvažnijih osobina navedenih usrednjenih hronoloških dnevnih dijagrama opterećenja.

M. Vučković, Katedra za elektroenergetiku, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: marko.b.vuckovic@gmail.com

II. OPIS PROGRAMA ZA DOBIJANJE USREDNJENIH DNEVNIH DIJAGRAMA OPTEREĆENJA

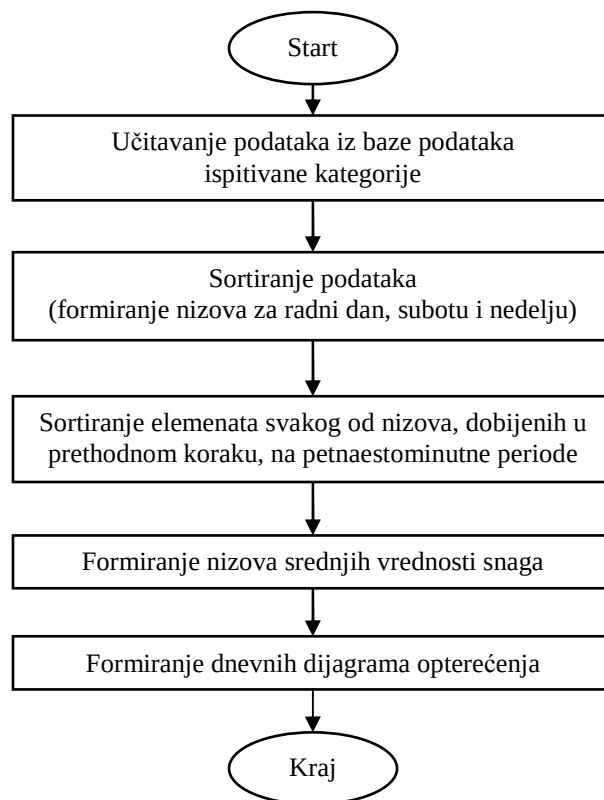
Da bi dijagrami opterećenja dobijeni na osnovu podataka prikupljenih sistemom daljinskog očitavanja brojila bili statistički pouzdani, potrebno je da broj potrošača čija se potrošnja prati, u okviru iste kategorije potrošnje, bude što veći, a samim tim i broj podataka merenja. Jedna od kategorija potrošnje dobijena na osnovu kategorizacije potrošača u niskonaponskoj distributivnoj mreži grada Niša je i kategorija trgovina u kategoriji široka potrošnja [2]. Daljinskim očitavanjem 204 brojila električne energije koja mere potrošnju ove kategorije formirana je baza podataka [2]. S obzirom na to da se radi o potrošačima iz iste kategorije koji imaju sličnu strukturu potrošnje, smatra se da je broj od čak 204 potrošača statistički gledano dovoljno veliki za formiranje tipičnih, usrednjenih, dijagrama opterećenja. Ukupan broj merenja koji je izvršen u okviru kategorije trgovina iznosi 1 100 207 merenja. Kako bi se toliki broj podataka obradio, i kasnije kao rezultat dobili usrednjeni hronološki dnevni dijagrami opterećenja za radni dan u mesecima ispitivanog perioda, u MATLAB-u je napravljen adekvatan program.

Postupak dobijanja usrednjenih hronoloških dnevnih dijagrama opterećenja izvodi se prema algoritmu prikazanom na Sl. 1. Ovaj algoritam se sastoji iz sledećih koraka:

1. učitavanje podataka. Vršiti se povezivanjem programa sa bazom podataka ispitivane kategorije potrošnje;
2. sortiranje podataka. Sortiranje se sastoji od formiranja nizova snaga za radni dan, subotu i nedelju, za svaki mesec u kome su u toku ispitivanog perioda od dve godine izvršena merenja, pri čemu je sortiranje izvršeno na osnovu vremena i datuma merenja snaga;
3. sortiranje elemenata nizova dobijenih u Koraku 2. Elementi svakog od nizova, koji su dobijeni u prethodnom koraku, razvrstavaju se u 96 petnaestominutnih vremenskih perioda (u toku jednog dana ima ukupno 96 petnaestominutnih vremenskih perioda);
4. formiranje nizova srednjih vrednosti snaga. Za svaki od 96 podnizova, u okviru svakog od nizova dobijenih u Koraku 2, potrebno je izračunati srednju vrednost. Na taj način se formiraju nizovi srednjih vrednosti snaga, koji odgovaraju radnim danima, subotama i nedeljama, za svaki mesec u kome su, u toku ispitivanog perioda vremena od dve godine, izvršena merenja;
5. formiranje usrednjenih dnevnih dijagrama. Na osnovu nizova srednjih vrednosti snaga iz Koraka 4, na jednostavan način se formiraju usrednjeni dnevni dijagrami opterećenja za radni dan, subotu i nedelju, za svaki mesec u toku perioda od dve godine.

Potrebno je napomenuti da program kao rezultate daje usrednjene dnevne dijagrame opterećenja koji se odnose na radne dane, subote i nedelje u određenim mesecima

ispitivanog perioda, ali se u ovom radu analiziraju samo dnevni dijagrami opterećenja koji se odnose na radne dane.



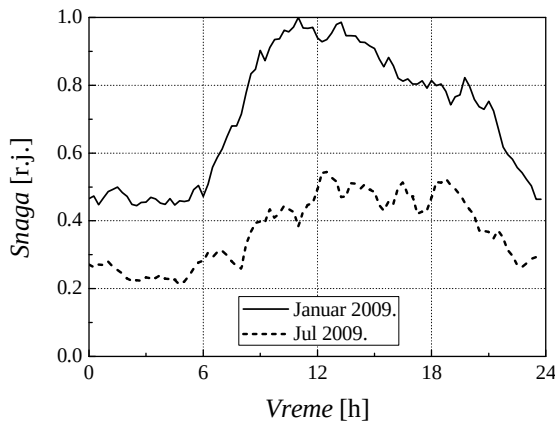
Sl. 1. Algoritam za dobijanje usrednjenih hronoloških dnevnih dijagrama opterećenja.

III. ANALIZA USREDNJENIH HRONOLOŠKIH DNEVNIH DIJAGRAMA OPTEREĆENJA

Obradom podataka za kategoriju trgovina u kategoriji široka potrošnja, posredstvom programa opisanog u prethodnom poglavlju, dobijaju se usrednjeni hronološki dnevni dijagrami opterećenja koji reprezentuju sve radne dane u okviru onih meseci u kojima su u toku ispitivanog perioda od dve godine izvršena merenja. U ovom poglavlju su prikazani neki od karakterističnih dnevnih dijagrama opterećenja za radni dan u mesecima u letnjoj i zimskoj sezoni, kao i u prelaznom periodu. Izvršeno je međusobno poređenje i analiza nekih najvažnijih osobina pojedinih usrednjenih dnevnih dijagrama opterećenja.

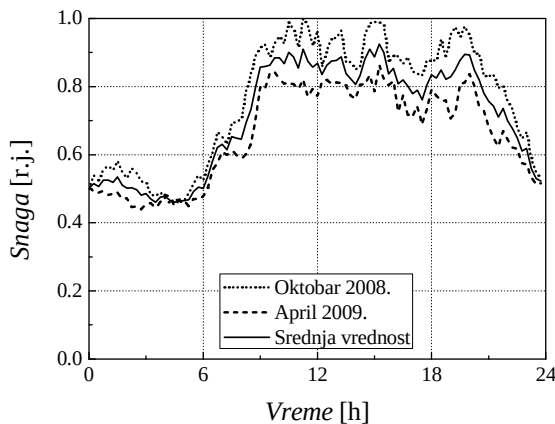
Na Sl. 2 su prikazani usrednjeni hronološki dnevni dijagrami opterećenja za radni dan u najtoplijem (jul) i najhladnijem mesecu (januar) u 2009. godini. Dnevni dijagrami opterećenja su prikazani u relativnim jedinicama u odnosu na maksimalnu vrednost snage dnevnog dijagrama za januar, koja iznosi 1.33 kW (za jul iznosi 0.72 kW). Analizom Sl. 2 mogu se uočiti velike sličnosti između hronoloških kriva opterećenja za zimsku (januar) i letnju (jul) sezonu. U oba slučaja maksimalno opterećenje se

javlja oko podneva. Dnevni dijagram, koji reprezentuje radne dane u januaru, ima pik oko 11h, dok se maksimalno opterećenje dnevnog dijagrama, koji pretstavlja radne dane u julu, javlja oko 12:30h i iznosi 0.54r.j. Najveće odstupanje između analiziranih dijagrama, na Sl. 2, iznosi oko 0.62r.j. i javlja se oko 11h, dok se najmanje odstupanje između pomenutih dijagrama javlja oko ponoći i iznosi 0.17r.j.



Sl. 2. Usrednjeni dnevni dijagrami opterećenja za radni dan u najtoplijem (jul) i najhladnijem mesecu (januar) u 2009. godini.

Usrednjeni hronološki dnevni dijagrami opterećenja u mesecima u prelaznom periodu (oktobar 2008. i april 2009. god.) prikazani su na Sl. 3. Dnevni dijagrami opterećenja su prikazani u relativnim jedinicama u odnosu na maksimalnu vrednost snage dnevnog dijagrama za oktobar 2008., koja iznosi 0.86 kW (za april iznosi 0.75 kW). Kod dnevnog dijagrama opterećenja za radni dan u oktobru 2008. godine pik se javlja u 11:15h.

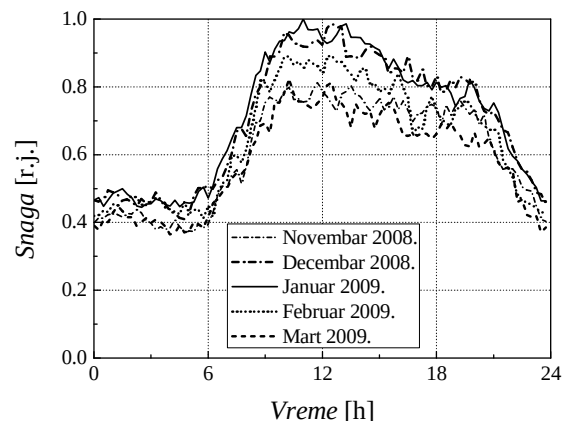


Sl. 3. Usrednjeni dnevni dijagrami opterećenja za radni dan u mesecima u prelaznom periodu.

Za razliku od dijagrama za mesec oktobar, maksimalna vrednost opterećenja usrednjenog dnevnog dijagrama za radni dan u aprilu 2009. godine se javlja u 15:15h i iznosi 0.86r.j. Najveće odstupanje između

analiziranih krivih ne prelazi 0.25r.j. (javlja se u 19:15h). Na Sl. 3 prikazana je i kriva koja pretstavlja srednju vrednost razmatranih dnevnih dijagrama opterećenja u prelaznom periodu. Najveće odstupanje pojedinih krivih od srednje iznosi 0.12r.j. To znači da i pored velike sličnosti dnevnih dijagrama opterećenja za radni dan u mesecima prelaznog perioda, kako bi analiza bila što tačnija i pouzdanija, potrebno je izbegavati upotrebu krive srednje vrednosti, i raditi sa usrednjenim dnevnim dijagramima za svaki mesec posebno.

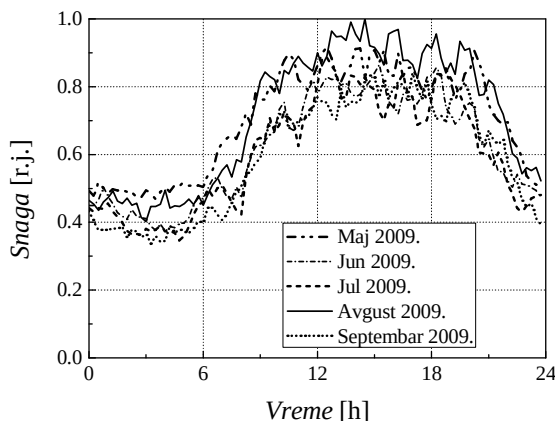
Na Sl. 4 prikazani su usrednjeni hronološki dnevni dijagrami opterećenja koji reprezentuju radne dane u mesecima u zimskom periodu. Dijagrami opterećenja su prikazani u relativnim jedinicama u odnosu na maksimalnu vrednost snage jednog od njih (u ovom slučaju to je maksimalna vrednost snage za januar 2009. g), koja iznosi 1.33 kW. Analizom Sl. 4 mogu se uočiti velike sličnosti između hronoloških krivih za radni dan u analiziranim mesecima u zimskom periodu. Maksimalno opterećenje, za sve razmatrane krive, se javlja oko podneva. Na primer, najveći pik, uzimajući u obzir sve analizirane krive, ima kriva za mesec januar 2009. godine, i on se javlja u 11h. Sa druge strane najmanju vrednost pika (0.81r.j.) ima kriva koja reprezentuje radne dane u novembru 2008. godine i ovaj pik se javlja u 10:45h. Najveće odstupanje između razmatranih usrednjenih dnevnih dijagrama opterećenja u zimskom periodu se javlja između dijagrama opterećenja za januar i mart, i ovo odstupanje iznosi približno 0.27r.j.



Sl. 4. Usrednjeni dnevni dijagrami opterećenja za radni dan u mesecima u zimskoj sezoni.

Usrednjeni hronološki dnevni dijagrami opterećenja koji pretstavljaju radne dane u maju, junu, julu, avgustu i septembru 2009. godine su pretstavljeni na Sl. 5. Dijagrami opterećenja su prikazani u relativnim jedinicama u odnosu na maksimalnu vrednost dnevnog dijagrama za avgust 2009. godine, koja iznosi približno 0.82 kW. Vremenski trenuci pojave maksimalnog opterećenja analiziranih dnevnih dijagrama u letnjoj sezoni se prilično razlikuju. Primera radi, kod hronoloških krivih koje reprezentuju radne dane u maju i julu 2009. godine pik se javlja u 12:30h, dok se kod krive koja reprezentuje dane u

septembru 2009. godine maksimalna vrednost snage javlja u 17h, što je prilična vremenska distanca. Najveću vrednost maksimalnog opterećenja, uzimajući u obzir sve analizirane krive, ima kriva za mesec avgust 2009. godine, i ona se javlja u 14:30h. Sa druge strane najmanju vrednost pika (0.68r.j.) ima kriva koja reprezentuje radne dane u septembru 2009. godine. Najveće odstupanje između razmatranih usrednjenih dnevnih dijagrama opterećenja u letnjem periodu se javlja između dijagrama opterećenja za maj i jul, i ovo odstupanje iznosi 0.27r.j.



Sl. 5. Usrednjeni dnevni dijagrami opterećenja za radni dan u mesecima u letnjoj sezoni.

IV. ZAKLJUČAK

Analiza usrednjenih hronoloških dnevnih dijagrama opterećenja za radni dan u mesecima ispitivanog perioda pokazuje da postoje značajne razlike kako između dijagrama opterećenja koji pripadaju različitim periodima (letnji, zimski i prelazni period), tako i između dijagrama opterećenja koji pripadaju jednom istom periodu. Primera radi, najveće odstupanje između dijagrama opterećenja koji pripadaju letnjem (jul) i zimskom (januar) periodu iznosi 0.62r.j. Ova razlika nastaje prvenstveno zbog korišćenja električne energije za grejanje u toku zimske sezone (januar 2009. g). Međutim, treba imati u vidu postojanje tendencije da će se ova razlika u budućnosti sve više smanjivati, zbog sve veće upotrebe klima uređaja u trgovinama u letnjoj sezoni. Sa druge strane ni razlika koja postoji između dnevnih dijagrama opterećenja koji reprezentuju radne dane u mesecima u jednom istom periodu nije zanemarljiva. Tako najveće odstupanje između dnevnih dijagrama za radni dan u mesecima u prelaznom periodu (oktobar 2008. i april 2009. g.) približno iznosi 0.25r.j., dok je najveća razlika između hronoloških krivih za radni dan u mesecima u zimskoj i letnjoj sezoni oko 0.27r.j. Takođe, mora se uzeti u obzir i značajna razlika između vremenskih trenutaka pojave maksimalnih opterećenja analiziranih dnevnih dijagrama u letnjem, zimskom i prelaznom periodu. Ova razlika je naročito izražena kod dijagrama opterećenja u letnjoj sezoni, gde vremenski opseg u kojem

se dešavaju maksimalna opterećenja iznosi nešto više od 5h. Ovo navodi na zaključak o neophodnosti uvažavanja specifičnosti usrednjenih hronoloških dnevnih dijagrama opterećenja za radni dan za svaki mesec posebno, bez obzira da li mesec pripada letnjem, zimskom ili prelaznom periodu, u cilju što tačnije i pouzdanije analize.

ZAHVALNICA

Ovaj rad je nastao kao rezultat istraživanja u okviru projekta III44006 koji finansira Ministarstvo prosvete i nauke Republike Srbije. Autor se takođe zahvaljuje docentu Elektronskog fakulteta dr Lidiji Korunović na korisnim sugestijama tokom pisanja rada.

LITERATURA

- [1] Lj. Gerić, P. Konjović, P. Đapić, M. Sindelić, "Modelovanje hronoloških dijagrama opterećenja domaćinstva anketiranjem potrošača", "XXXVIII konferencija ETRAN-a", Sveska I, str. 251-252, Niš, 7-9 juna 1994.
- [2] L. Korunović, M. Stojanović, D. Tasić, L. Stoimenov, A. Krstić, "Analiza dijagrama potrošnje na niskom naponu distributivne mreže Niša", "VII savetovanje o elektrodistributivnim mrežama Srbije i Crne Gore", R-6.02, Vrnjačka Banja, 26. septembar-1. oktobar 2010.
- [3] L. Korunović, M. Stojanović, M. Vučković, D. Tasić, A. Krstić, "Faktor opterećenja i faktor gubitaka različitih kategorija potrošnje na niskom naponu", 30. savetovanje Cigre Srbije, Zlatibor, 29. maj - 03. jun 2011., R C6 13.
- [4] L. Korunović, M. Vučković, M. Stojanović, D. Tasić, "The Analysis of Typical Seasonal Load Duration Curves of Low Voltage Consumers", "XLVI International Scientific Conference on Information, Communication and Energy System and Technologies", Niš, 29. jun-1. jul 2011.
- [5] J. A. Jardini, C. M. V. Tahan, M. R. Gouvea, S. U. Ahn, F. M. Figueiredo, "Daily Load Profiles for Residential, Commercial and Industrial Low Voltage Consumers", "IEEE Trans. on Power Delivery", No. 1, 2000, pp. 375-380
- [6] H. Požar, "Snaga i energija u elektroenergetskim sistemima", "Informator", Zagreb, 1983.

AVERAGED DAILY LOAD CURVES OF DIFFERENT MONTHS OF SHOPS

Marko Vučković

Abstract – The paper presents averaged chronological daily load curves related to load class of shops. These curves are the result of procession of data collected by the system for remote energy meter reading in the area of town Niš, in time period longer than two years. On the basis of statistical data processing, performed by the special program creating by MATLAB, averaged chronological daily load curves for working day of different months in investigated period of time are created. Averaged daily load curve for working day of certain month represents load curves of all working days in that month. Daily load curves for working day of typical months in investigated period of time are mutually compared and analysed.

Uređaj za detektovanje pisma u poštanskom sandučetu

Miloš Đorđević

Sadržaj- U ovom radu prikazan je uređaj koji detektuje pisma u poštanskom sandučetu. Zapravo, kada se ubaci pismo u poštansko sanduče, uređaj će obavestiti korisnika da se pismo nalazi u sandučetu.

I. UVOD

U ovom radu prikazan je uređaj za detekciju prisustva pisma u poštanskom sandučetu i signalizaciju korisniku da mu je pošta upravo stigla. Uređaj u detekciji pisma koristi princip prekidanja svetlosnog snopa, a u signalizaciji koristi LED diodu. Ideja i predloženo tehničko rešenje mogu se dalje proširiti i primenjivati i na slične slučajeve. U slučaju da se poštansko sanduče nalazi daleko od kuće primaoca i da poštar nije u stanju da ga lično obavesti, potrebno je uz pomoć nekog uređaja primaocu dati do znanja da u sandučetu postoji pismo. U ovom radu je prikazan primer uređaja koji se može koristiti u tu svrhu. Uređaj se sastoji iz dva dela, najvažnija komponenta u prvom delu je IR dioda CQY99 [1], a u drugom delu je fototranzistor IR5 [2]. IR dioda šalje snop infracrvenog svetla ka fototranzistoru. Kada poštar spusti pismo u poštansko sanduče, poseban indikator, u ovom slučaju LED će zasvetleti, jer će svetlosni snop biti prekinut.

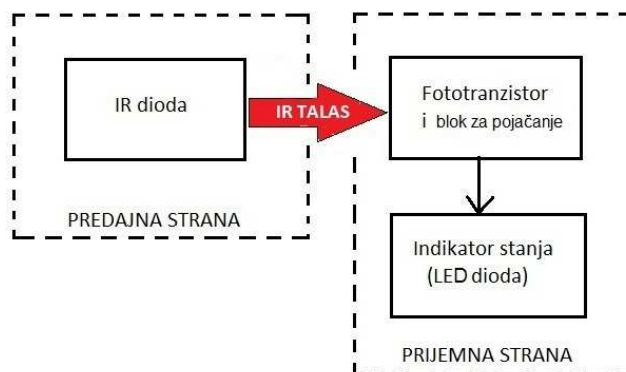
II. PRINCIP RADA

Cilj ovog projekta je da se konstruiše uređaj koji će obavestiti korisnika da je stiglo pismo u poštansko sanduče. Kao što je navedeno gore, glavni delovi uređaja su IR dioda i fototranzistor. Blok šema uređaja je data na slici 1. Najmanje unutrašnje dimenzije individualnog kućnog sandučeta su (u centimetrima): dužina 24, širina 7,5 i visina 35. Najmanje dimenzije otvora za ubacivanje poštanskih pošiljaka su: dužina 23 i širina 3. IR dioda šalje konstantni infracrveni zrak ka fototranzistoru. Sve dok se pismo ne ubaci u poštansko sanduče, infracrveni zrak je neprekidan. Kada se ubaci pismo u sanduče, prekida se snop infracrvene svetlosti i uključuje se LED kao indikator. Uređaj čine dva gradivna bloka. Prvi (predajni) deo se sastoji od samog izvora napajanja i IR diode, a drugi (prijemni) deo od fototranzistora, koja služi kao prijemnik infracrvenog svetla, pojačavačkog dela i crvenog LED-a, koji je vezan preko pull up otpornika i u ovom slučaju predstavlja indikator. Ceo uređaj se napaja sa 5 V.

Miloš Đorđević je student na modulu Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija.

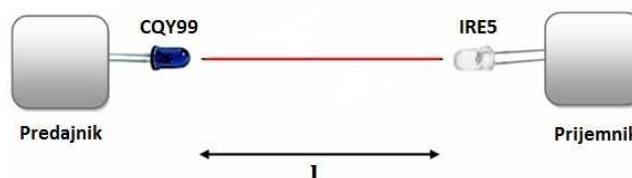
E-mail: djordjevicpoljak@gmail.com

Kao što se zahteva, na ulaz kola dovodi se jednosmerni napon od 5 V, koji ide sa baterije, čime se napaja IR dioda. Struja kroz nju treba da bude 100 mA, pa se iz tog razloga stavlja i otpornik od 50 Ω . Uloga ove diode je da šalje snop infracrvenog svetla ka fototranzistoru koji se u ovom slučaju koristi kao IR prijemnik.



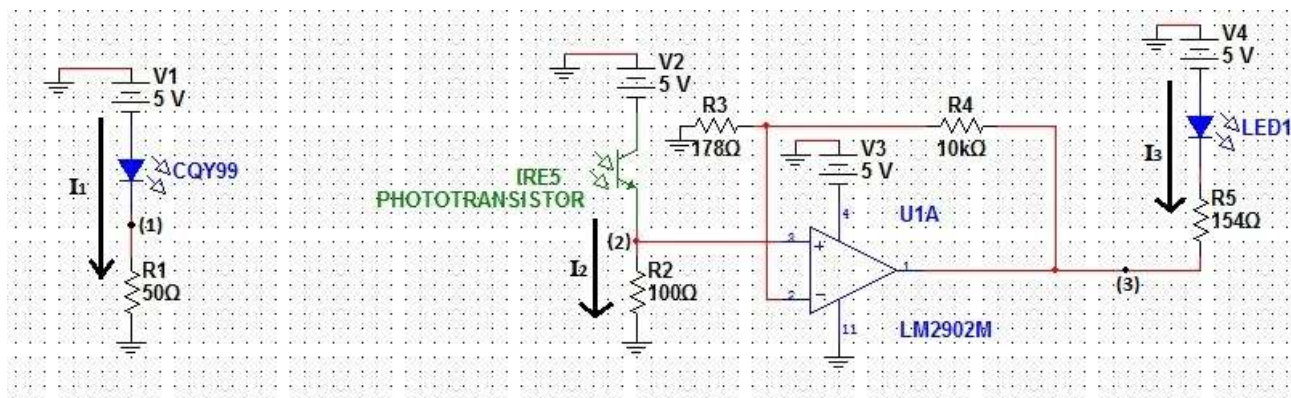
Slika 1. Blok šema uređaja.

Da bismo zaštitili fototranzistor od pregorevanja usled velike struje, redno sa njim je vezan otpornik od 100 Ω . Signal sa fototranzistora ide na kolo LM2902N [3], koje se ovde se koristi da pojača signal, koji se skida sa emitora fototranzistora, po formuli (1). Iz celog kola korišćen je prvi operacioni pojačavač. Ovaj operacioni pojačavač takođe zahteva napajanje od 5 V.



Slika 2. Blok šema položaja IR diode i fototranzistora.

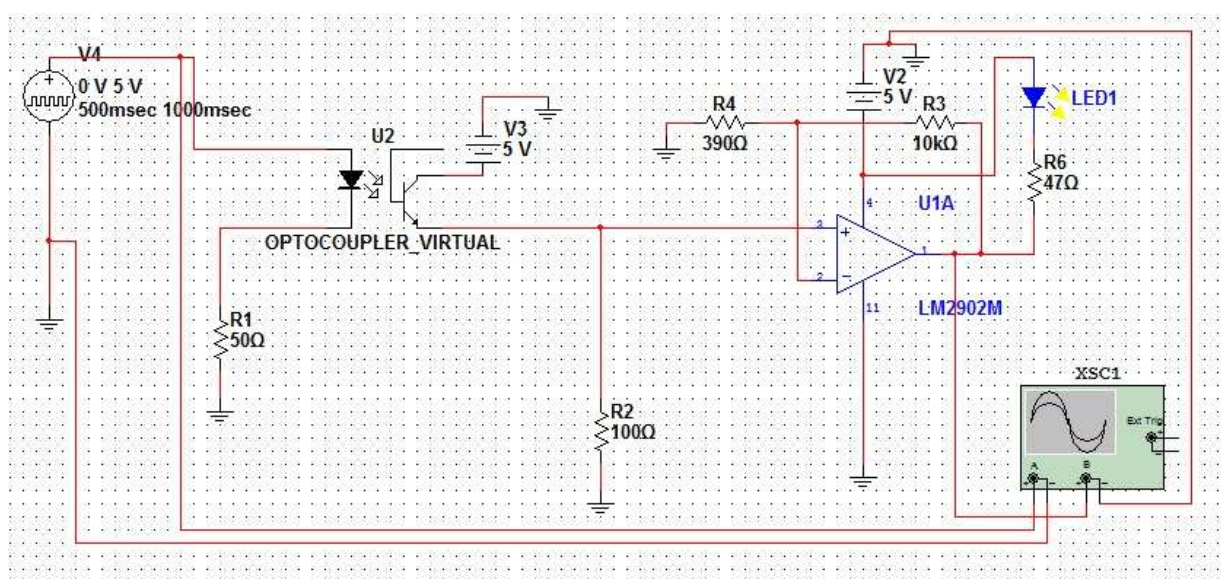
Na slici 2 prikazan je međusobni položaj IR diode i fototranzistora. U praktičnoj realizaciji rastojanje između njih određeno je dimenzijama poštanskog sandučeta (obično je 5-6 cm). Zavisno od rastojanja, bira se i vrednost otpornika R_3 , kako bi se dobilo odgovarajuće pojačanje. Da bi LED svetleo, neophodno je postići odgovarajući napon, koji zavisi od samog pojačanja.



Slika 3. Električna šema uređaja.

Na slici 3 je data električna šema uređaja koja je praktično realizovana. Ali u simulatoru zbog nemogućnosti da se realizuje električna šema sa IR diodom i

fototranzistorom, upotrebljen je optokapler, jer poseduje iste elemente kao što je slučaj sa realnom šemom. Šema simulacije je data na slici 4.



Slika 4. Električna šema uređaja korišćena u simulatoru.

Električna šema sa slike 4 rađena je u programu Multisim 11 [4]. Za napajanje optokaplera korišćen je impulsni izvor, kako bi se simulirale situacije kad pismo nije ubačeno (na ulazu optokaplera je napon od 5 V) i kada je pismo prekinulo svetlosni snop (na optokapleru je napon od 0 V). U prvoj situaciji kada je na optokapleru napon od 5 V, korišćena je logika da dioda ne svetli, tj. pismo nije u sandučetu. Kada naiđe donja ivica impulsnog signala, tj. kada je napon na ulazu optokaplera 0 V, dioda će zasvetleti, što bi značilo da je pismo ubačeno u poštansko sanduče. Struja kroz LED određena je pull up otpornikom R_6 , čija je vrednost na protoploči 600 Ω . Razloga zbog kog se stavlja otpornik ove vrednosti je da nebi došlo do pregorevanja LED diode, jer se na njoj razvija snaga od 6 W, a ona je predviđena za 1/4 W.

III. PRORAČUN

Infracrvena dioda ima konstantni napon napajanja od 5 V. Da ne bi došlo do pregorevanja IR diode, na katodu je redno vezan otpornik od 50 Ω . Za izmereni napon na izlazu infracrvene diode $V(1)=365$ mV, upotrebom Omovog zakona [5] dobijamo da je struja koja protiče kroz diodu jednaka 7,38mA. Ova vrednost je dovoljna da bi dioda radila bez problema, jer minimalna vrednost struje kroz diodu je 5 mA, što je dato u tehničkoj dokumentaciji. Dok se ne prekine infracrveni zrak sa IR diode, izmereni napon u tački (2) na slici 3 je 58 mV. Primenom jednačine (1) koja predstavlja pojačanje operacionog pojačavača, za napon u tački (3) dobija se 3,37 V. U tom slučaju napon na LED-u i otporniku R_5 je 1,63 V što prema jednačini (2) nije dovoljno da dioda svetli.

$$V_{(3)} = V_{(1)} * (1 + R_3/R_4) \quad (1)$$

Napon u tački 3, koji se dobija iz ove jednačine, iznosi 3,37 V. Iz tehničke dokumentacije se može videti da je potreban napon od 2 V na LED-u kako bi ona svetlela. Kada se taj napon oduzme od napona napajanja LED-a (5 V), dobija se napon od 1,63 V. Iz formule (2) za izračunavanje napona na diodi se vidi da taj napon iznosi -0,37 V, što nije dovoljno da bi LED svetleo.

$$V_d = V_{g'} - V_i = 1,63 - 2 = -0,37 \text{ V} \quad (2)$$

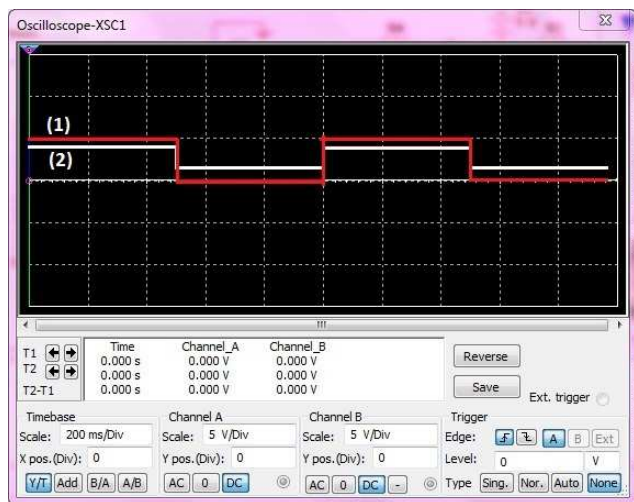
Ovde je sa V_d označen napon na diodi, sa $V_{g'}$ napon u grani gde se nalazi dioda i sa V_i napon koji je potreban da dioda svetli.

U trenutku prekidanja infracrvene svetlosti, tj. kada upadne pismo, napon i struja u tački (2) iznose 20 mV i 0,1 mA, respektivno. Primenom jednačine (1) za napon u tački (3) dobija se 1,13 V, što je prema jednačini (3) dovoljno da LED počinje da svetli.

$$V_d = V_{g''} - V_i = 3,87 - 2 = 1,87 \text{ V} \quad (3)$$

U slučaju kada LED svetli, tj. kada je napon na njemu 1,87 V, struja koja protiče kroz njega iznosi 12 mA, što se dobija pomoću Omovog zakona [5], deljenjem napona na diodi i otpornosti pull up otpornika R_s koji ima vrednost 150 Ω .

Rezultati koji su dobijeni u Multisim 11 simulatoru mogu se videti na slikama 5, 6 i 7.



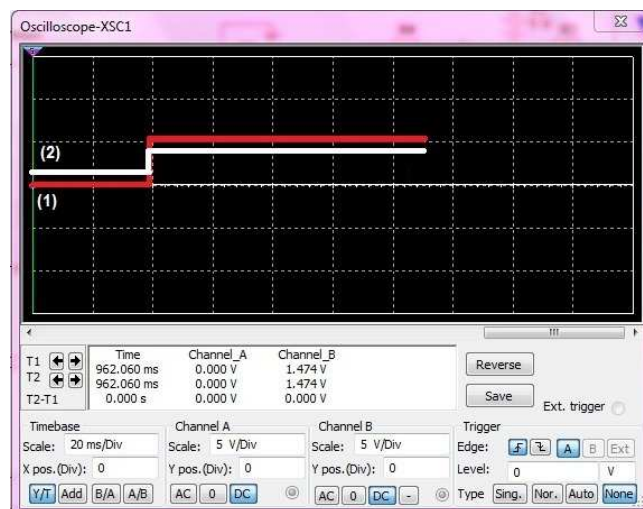
Slika 5. Rezultati dobijeni u simulatoru.

Signal označen brojem (1) predstavlja napon napajanja optokaplera od 0 do 5 V. Signal označen brojem (2) je napon na LED-u. U slučaju da je na optokapleru napon od 5 V, na LED-u je napon od 3,958 V, što se može videti na slici 6.



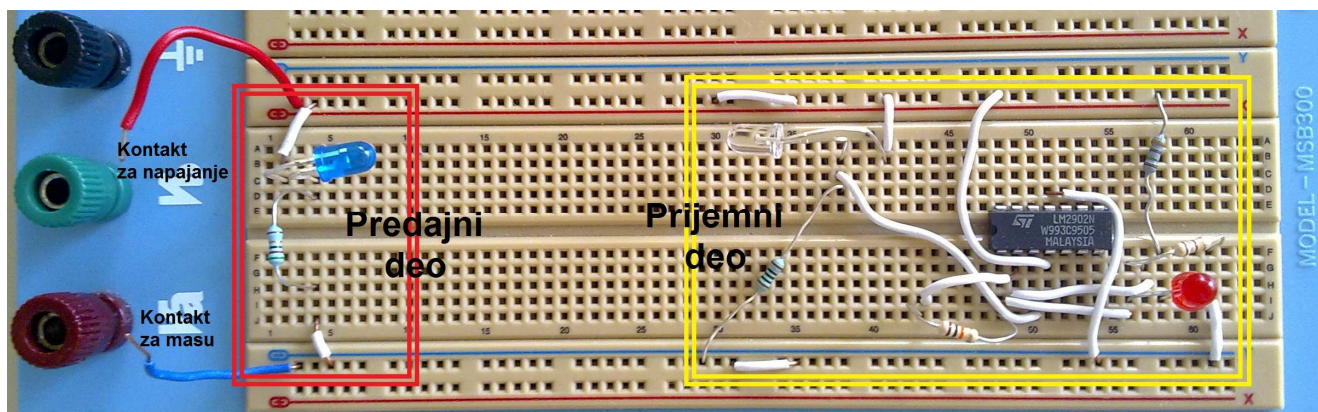
Slika 6. Rezultati dobijeni pri naponu na optokapleru od 5 V.

Kada naiđe donja ivica impulsnog napona od 0 V na optokapler, tada je napon na LED-u 1,474 V, što se može videti na slici 7.



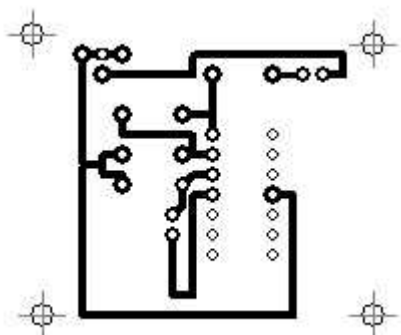
Slika 7. Rezultati dobijeni pri naponu na optokapleru od 0 V.

Na slici 8. može se videti izgled realizovanog uređaja na protopločici. Može se videti kako izgleda predajni i prijemni deo i kontakti za napajanje i masu.

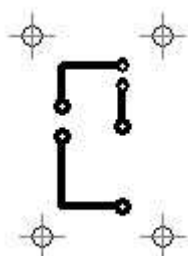


Slika 8. Izgled protopločice sa elementima.

Za realizaciju štampanih kola sa slika 9 i 10. iskorišćen je program DipTrace [6]. Izvršena je njihova optimizacija sa stanovišta iskorišćenosti, kako bi štampana kola bila što manja.



Slika 9. Izgled štampanog kola prijemnog dela.



Slika 10. Izgled štampanog kola predajnog dela.

Štampano kolo je podeljeno na dva dela iz ekonomičnog razloga, kako bi se izbeglo nepotrebno trošenje PCB ploče, jer u slučaju da se celo štampano kolo nalazi na istoj PCB ploči, veliki deo ploče bi ostao neiskorišćen. Povezivanje ovih ploča je izvedeno pomoću dva para flat kabla, od kojih je jedan par iskorišćen za napajanje predajnog dela, a drugi par za napajanje prijemnog dela.

Montiranje štampanih kola na poštansko sanduče biće izvedeno tako što će predajni deo biti na delu sandučeta koji se otvara, a prijemni deo će biti montiran sa druge strane.

IV. KORIŠĆENE KOMPONENTE

Iskorišćene su „through hole“ komponente. Izbor je izvršen po kriterijumu da svaka ima svoju zamenu i da komponente budu jeftine i efikasne. Za realizaciju ovog uređaja korišćene su sledeće komponente:

Predajni deo:

- CQY99
- 50 Ω 1%

Prijemni deo:

- IRE5
- 100 Ω 1%
- 180 Ω 1%
- 10 k Ω 1%
- 150 Ω 1%
- LM2902N
- LED3W CR

V. MODIFIKACIJA UREĐAJA

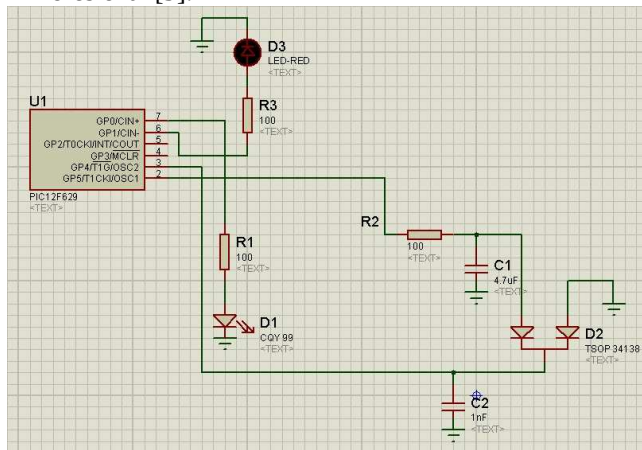
Uređaj za detektovanje pisma u poštanskom sandučetu može se izvesti na još nekoliko načina:

Sa stanovišta ekonomičnosti, napajanje samog uređaja se može izvesti korišćenjem solarnih ploča, naravno ukoliko je sanduče izloženo suncu. Uz određene komponente, solarne ćelije, prilikom apsorbovanja sunčevih zraka, mogu dati dovoljan napon za napajanje celog uređaja.

Sledeći vid modifikacije ovog uređaja, jeste korišćenje modula za slanje SMS poruka korisniku. Dobra strana ovog vida modifikacije je ta, što ukoliko se poštansko sanduče nalazi na nekom udaljenom mestu, npr. vikendici, korisnik ne mora stalno proveravati poštansko sanduče, već će biti obavešten SMS porukom kada stigne pošta.

Naredna modifikacija se može izvesti korišćenjem mikrokontrolera PIC 12F629 [7] i senzora infracrvene svetlosti TSOP 34138 [8]. Na ovaj način se postiže ekonomičnost uređaja. Ona se ogleda u tome, što ovde nije potrebno stalno napajati uređaj. Može se softverskim putem

podesiti vreme uključivanja i isključivanja uređaja. Korisnik može odrediti vremenski interval između provere i neaktivnog stanja uređaja. Kada se uređaj aktivira preko mikrokontrolera, ka prijemnom modulu se preko infracrvene diode šalju impulsni signali frekvencije 38 kHz. Prilikom provere da li je pismo u sandučetu, prekida se slanje signala. Za to vreme se puni kondenzator, koji je vezan između senzora infracrvenog zračenja i mase. Ako je pismo u sandučetu, određenim indikatorom se korisniku pokazuje da se pismo nalazi u njemu. Ako pismo nije unutra, ponovo se šalju impulsi preko IR diode ka senzoru, a kondenzator se za to vreme prazni. Električna šema moguće realizacije ovog uređaja se može videti na slici 11. Električna šema je rađena u programu Proteus ISIS 7 Profesional [9].



Slika 11. Električna šema uređaja sa mikrokontrolerom.

Deo koda za proveru sandučeta:

Symbol Dioda_pin = GPIO.0

Symbol LED_pin = GPIO.1

Symbol Ulz_pin = GPIO.4

Symbol Izl_pin = GPIO.5

High Izl_pin

start:

For i = 0 To 1000 Step 1

 Dioda_pin = 1

 DelayUS 14

 Dioda_pin = 0

 DelayUS 14

Next i

If Ulz_pin = 0 Then

 labela:

 High LED_pin

 If Ulz_pin = 1 Then

 GoTo start

 Else

 GoTo labela

 EndIf

Else

 GoTo start

EndIf

End

Kod je pisan u programu ProtonIDE [10]. Iz koda se može videti da se For petlja koristi za generisanje impulsa koji se šalju preko IR diode ka senzoru. Nakon toga sledi provera da li je pismo u sandučetu ili ne.

Dalji rad na ovu temu će se kretati u smeru korišćenja mikrokontrolera za ovaj uređaj. Rad uređaja je mnogo pouzdaniji korišćenjem mikrokontrolera, jer se mogu slati impulsi na daljinu, što nije slučaj sa analognim signalom koji je podložniji uticaju raznih smetnji.

VI. ZAKLJUČAK

Potreba da se izbegne stalno otvaranje poštanskog sandučeta, kako bi korisnik bio siguran da li je primio poštu, nameće upotrebu nekog indikatora na spoljnoj strani istog. Moguće je realizovati uređaj sa indikatorom na mnogo načina, u vidu modula za slanje SMS poruka, korišćenjem zvučnog signala. Ovde je prikazan jedan jednostavan način kako se može realizovati uređaja za detektovanje pošte sa indikatorom korišćenjem LED-a.

ZAHVALNICA

Autor se zahvaljuje predmetnim asistentima dr Danijelu Dankoviću i mr Ljubomiru Vračaru na stručnim savetima u toku izrade ovog rada.

LITERATURA

- [1] Infracrvena dioda CQY 99, datasheet. [On line]. Dostupno na: <http://www.datasheetarchive.com/CQY99%2Adatasheet.html#datasheets>
- [2] Fototranzistor IRE5, datasheet, [On line]. Dostupno na: http://www.datasheetarchive.com/IRE5*datasheet.html#datasheets
- [3] Kolo LM2902N, datasheet. [On line]. Dostupno na: <http://www.datasheetcatalog.org/datasheet2/6/0ep2cg5u3zir6d7op48zff35l8py.pdf>
- [4] Multisim 11, software. [On line]. Dostupno na: <http://www.ni.com/multisim/>
- [5] Omov zakon. D.Mitić, Elektrotehnika 1, Petrograf Niš, 2007, pp. 159 - 160
- [6] DipTrace, software. [On line]. Dostupno na: <http://www.diptrace.com/>
- [7] PIC 12f629, datasheet. [On line]. Dostupno na: <http://ww1.microchip.com/downloads/en/devicedoc/41190c.pdf>
- [8] Senzor IC zračenja, datasheet. [On line]. Dostupno na: <http://www.digchip.com/datasheets/parts/datasheet/513/TSOP34138.php>
- [9] Proteus ISIS 7 Professional, software. [On line]. Dostupno na: <http://khammami.blogspot.com/2010/07/isis-professional-v77-sp2-proteus.html>
- [10] ProtonIDE, software. [On line]. Dostupno na: <http://www.protonbasic.co.uk/>

Comparative Analysis of Two Techniques for Measuring Low Level Photocurrents

Marko Anđelković, Uglješa Jovanović, Goran S. Ristić

Abstract – This paper presents a comparative analysis of two techniques used for measuring low level photocurrents induced either by light (visible, infra red and ultra violet) or ionizing radiation (α , β , γ , X rays, and neutrons). Each technique has been implemented in the form of a custom made microcontroller based measurement system and tested with low cost photodiodes. The results have shown that both systems exhibit very high degree of linearity, with relative error below 6% for photocurrents in the range 1nA – 100nA.

I. INTRODUCTION

A wide variety of applications require high precision measurements of low level photocurrents induced by light or ionizing radiation [1]. Typical values of these currents range from few hundreds of pA to several μ A or even mA, depending on the characteristics of the photodiode as well as the intensity of light/radiation. Measuring such low level photocurrents is a great challenge, and thus special design techniques must be applied to ensure high precision.

Photocurrent measurements are usually performed by converting the current flowing through the photodiode into adequate voltage with certain proportion (gain) between the input current and the output voltage [2]. The obtained voltage is then measured by appropriate analog-to-digital (AD) conversion technique. Due to their very high input impedance, high gain accuracy, good linearity and very low noise, operational amplifiers are generally used as the main elements of the current-to-voltage converters.

The current-to-voltage conversion techniques that are applicable for photocurrent measurements can be classified into two categories: (1) current-to-voltage conversion based on transimpedance amplifiers, and (2) current-to-voltage conversion based on current integrating amplifiers. Both of these techniques have their pros and cons. Hence, there are no predefined applications for any of these techniques but their practical implementation is defined by the demands posed by a concrete application.

For the purpose of experimental research, a prototype measurement system was developed for each photocurrent measuring technique. Both systems were realized using low cost electronic components, with the microcontroller as the

main element. The measurement systems were designed as stand-alone processing units capable to work autonomously but there is also possibility of interfacing with PC.

The paper is divided into four chapters. The major aspects of the transimpedance and the current integrating amplifiers, and the corresponding measurement systems are discussed in second and third chapter, respectively. The experimental results are presented in fourth chapter.

II. THE PHOTOCURRENT MEASUREMENT SYSTEM BASED ON THE TRANSIMPEDANCE AMPLIFIER

A. The transimpedance amplifier

The transimpedance amplifier is basically composed of an operational amplifier and a high resistance in the negative feedback [3] (figure 1).

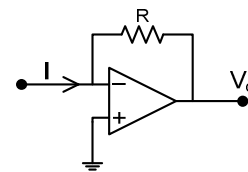


Fig. 1. The transimpedance amplifier.

If it is assumed that the operational amplifier is ideal, having zero offset voltage and zero input bias currents, and the ground potential is 0V, the output voltage V_o can be expressed, in terms of input current I and resistance R , as;

$$V_o = -I \times R \quad (1)$$

However, for real operational amplifiers, neither the offset voltage nor the input bias currents are equal to zero, and the ground potential is often at least a few mV. All this facts must be accounted for in high precision applications.

For very low input currents, in the pA and nA ranges, a single stage transimpedance amplifier with a feedback resistance of several $M\Omega$ generates relatively low voltage levels, up to several mV. Such low voltage levels cannot be digitized with high precision. Therefore, it is recommended to use at least two stage amplifiers in order to obtain higher voltage levels for minimal input currents.

The key advantage of the transimpedance amplifier is that it provides instantaneous response. On the other hand, the application of high resistance in the negative feedback leads to higher voltage noise which is not desirable.

M. Andjelkovic, U. Jovanovic and G. S. Ristic are with the Applied Physics Laboratory, University of Nis, Faculty of Electronic Engineering, A. Medvedeva 14, 18 000 Niš, Serbia.

E-mail: marko.andjelkovic2@elfak.ni.ac.rs, ugljesa.jovanovic@elfak.ni.ac.rs, goran.ristic@elfak.ni.ac.rs

B. The System Architecture

The structural block diagram of the low photocurrent measurement system based on the transimpedance gain is shown on figure 2. The central part of the system is an 8 bit microcontroller which controls AD conversion, processes digitized data, displays relevant information on the LCD and stores data in external EEPROM or sends it to the PC via RS-232 interface. The analog section of the system was organized as a two stage amplifier with a transimpedance amplifier (TIA) in the first stage and an instrumentation amplifier in the second stage, with the overall current-to-voltage gain of 12×10^6 V/A.

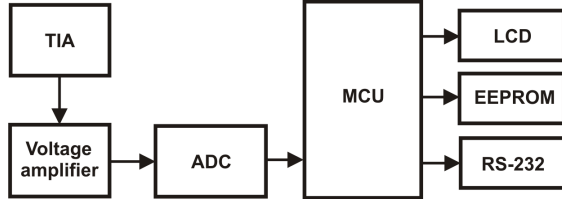


Fig. 2. The low current measurement system based on transimpedance amplifier.

The requirements for precision measurements pose stringent demands regarding the component choice. In the light of that, special attention was paid to the choice of suitable electronic components.

When measuring low currents, the input amplifier must be an operational amplifier with very low input bias currents and input offset currents. Therefore, it is evident that these requirements can be best satisfied with a FET based operational amplifier. In this case a dual operational amplifier OPA2111 [4] was used for constructing the TIA stage which has input bias current less than 10pA and input offset current of approximately 1pA.

The second stage is less critical than the first stage. In this case, it was realized with an instrumentation amplifier INA118 [5], manufactured by Burr Brown, which has a high CMRR (*Common Mode Rejection Ratio*), and supports a wide range of gains, from 1 to 10000, defined by an external resistor. The instrumentation amplifier was chosen mainly because of its high CMRR and much higher precision compared to standard voltage amplifiers.

Since the rate of change of the input photocurrent is very slow, the processing speed is not a critical issue in this case implying that any standard MCU can be used for data processing. In this case, a low cost PIC16F887 MCU [6], manufactured by Microchip, was chosen.

AD conversion was achieved with MCP3301 [7], a 13 bit analog-to-digital converter, manufactured by Microchip. It is a high performance ADC featuring 100 ksp/s sampling rate with 5V power supply, and an SPI (*Serial Peripheral Interface*) bus for communication with MCU.

If the system operates independently, an onboard EEPROM is used for data storage. For this purpose, an 8kB 24C08 EEPROM [8] was used.

III. THE PHOTOCURRENT MEASUREMENT SYSTEM BASED ON THE CURRENT INTEGRATING AMPLIFIER

A. The Current Integrating Amplifier

The current integrating amplifier is made up of an operational amplifier, a capacitor in the negative feedback and a switch for discharging the capacitor [9] (figure 3).

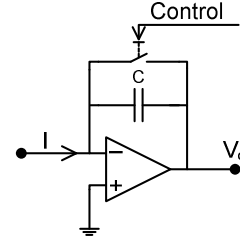


Fig. 3. The charge integrating amplifier.

The output voltage of the current-integrating amplifier can be expressed as,

$$V_o = -\frac{I}{C} \times t \quad (2)$$

where t is the integration period, i.e. the time interval during which the switch is open. Closing the switch causes the discharge (reset) of the capacitor. The integration and the reset periods are defined by the *control* signal.

Unlike the transimpedance amplifier, which provides direct monitoring of the input current in real time, the current integrating technique provides an average value of the input current over a certain time period.

The key feature of the charge integrating amplifier is that it is necessary to reset the capacitor after a particular time, otherwise the output would saturate. In other terms, the integration capacitor must be discharged regularly. The simplest method for discharging capacitor is to shorten the capacitor pins with a switch such as a FET controlled by appropriate digital logic (e.g. MCU).

Using a FET in parallel with capacitor provides a convenient way to implement an analog switch. With the FET switched “on” its low drain-source resistance enables a fast discharge, while the high “off”-resistance assures accurate signal integration. The tradeoff to the simplicity is the lost charge while resetting the capacitor. In that case the signal current flows through the FET resistance instead of the integration capacitor.

The drawback of this simple discharging method can be overcome in several ways among which the most popular include the use of current source for discharging the capacitor or the use of dual integration. Beside this, numerous current integrating topologies can be purchased as integrated chips.

B. The System Architecture

The block diagram of the photocurrent measurement system based on the current integrating amplifier is shown on figure 4. The configuration of the system is very similar to the measurement system based on the transimpedance amplifier in terms of functional capabilities and structural organization, and hence all the components of the system are the same as in the previous case except for the current integrating stage which will be briefly described here.

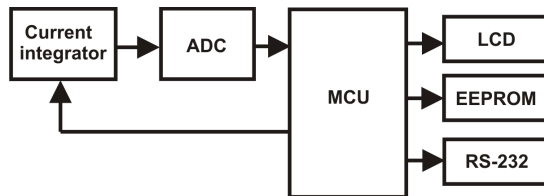


Fig. 4. The low current measurement system based on the current integrator.

Due to numerous difficulties associated with discrete realization, the current integrating function in this case was implemented with a monolithic current integrator IVC102 [10], manufactured by Burr Brown.

IVC102 is a high precision current integrator with FET operational amplifier, integrating capacitors and low leakage FET switches embedded in a 14 pin chip. It only requires external digital logic for controlling the charging and discharging of capacitors, as well as adequate power supply. The input bias current of the operational amplifier implemented in the IVC102 chip is only 750fA, allowing precise measurement of ultra low currents.

The charging and discharging of the capacitors in the IVC102 chip is controlled by the MCU which periodically charges and discharges the capacitors, where the charging (integrating) period is 10ms, and the discharging (reset) period is 1ms. During each reset cycle, MCU initiates AD conversion procedure and sends the digitized data to PC.

Apart from IVC102, there are a few more advanced current integrating chips such as ACF2101 with a dual current integrator and DDC112, DDC114 and DDC118 charge digitizing integrators consisting of dual charge integrator and a 20-bit ADC on the same chip. All these chips are produced by Burr Brown, and according to our knowledge, no similar chips from other manufacturers exist on the market.

IV. RESULTS AND DISCUSSION

The experimental setup for testing the measurement systems was constructed as shown on figure 5. Beside the DUT (*device under test*), i.e. the measurement systems, the setup also incorporates a light emitting diode (LED) and a photodiode placed at a distance of approximately 1cm in an optically isolated tube, a Source Measuring Unit (SMU) Keithley 2636A [11] and a personal computer (PC) with a software application for monitoring the experiment.

A commercially available low cost EPD-525-0-1.4 [12] photodiode, manufactured by EPIGAP, was utilized as the photocurrent source. This photodiode is sensitive to green light, and therefore a green LED was used. The terminals of the photodiode were attached to the DUT inputs while the terminals of the LED were connected to the Keithley 2636A terminals.

The LED was biased with a DC voltage from 1.84V to 2.05V, with 10mV increments, generated by SMU. For each voltage on the LED, the photocurrent was measured with Keithley 2636A and a corresponding ADC output was registered. The ADC output is equivalent to the voltage at the output of current-to-voltage conversion stage, and it is later used for estimating the input photocurrent by using equations 1 and 2.

The entire experiment was controlled with a suitable Windows application for PC, developed in Visual Studio 2005 integrated software environment. This application enabled the control of the LED bias voltage, initiation of AD conversion and control of serial communications with MCU. The AD conversion results were transferred to PC and stored in the form of textual file which was later used for calculating the relative error in Matlab.

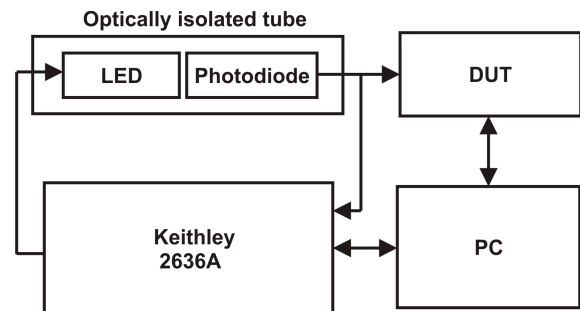


Fig. 5. The experimental setup.

Obtained results indicate that both techniques, i.e. the measurement systems based on transimpedance amplifier and current integrating amplifier, have a high degree of linearity between the input photocurrent and the measured photocurrent (figures 6a and 7a). The relative error in both cases is very low, typically in the range 0.5% - 6% (figures 6b and 7b).

During the test procedure, the DUT was enclosed in a metal case in order to provide adequate shielding against electromagnetic interference, and connections between the DUT, the power supply and the SMU were realized with high quality coaxial cables. These precautions had a very significant contribution in the achievement of the required precision and repeatability.

Further research in this field will be oriented towards the design of a more precise measurement system for both techniques described in this paper that would have wider dynamic range, i.e. ability to measure precisely wider range of input photocurrents. That could be achieved with an auto-ranging amplifier that would have an adequate gain in each measurement range.

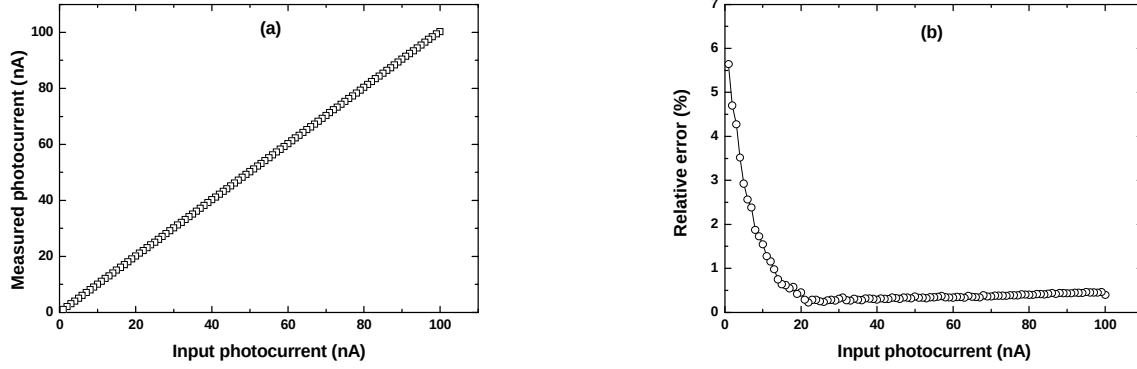


Fig. 6. Results for the measurement system based on the transimpedance amplifier (a) relation between input photocurrent and measured photocurrent, (b) relative error.

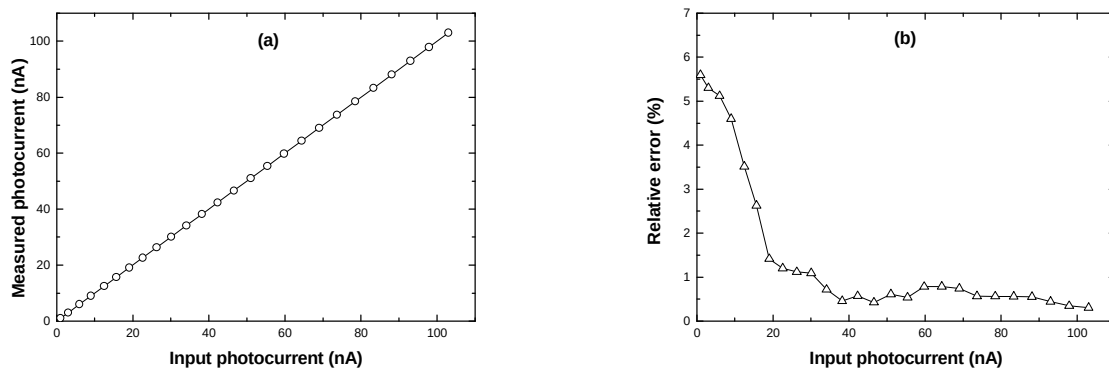


Fig. 7. Results for the measurement system based on the current integrating amplifier (a) relation between input photocurrent and measured photocurrent, (b) relative error.

V. CONCLUSION

Two techniques for measuring low level photocurrents have been discussed in this paper. For each technique an adequate microcontroller based measurement system has been developed and tested with commercially available low cost photodiodes. Experimental results have shown that both measurement systems exhibit quite satisfactory level of linearity, better than 6% for input photocurrents in the range 1nA – 100nA. This implies that both current-to-voltage conversion techniques discussed in this paper could be implemented in applications that require very low level photocurrent measurements, and with certain modifications a considerably higher degree of linearity with much wider dynamic range could be achieved.

ACKNOWLEDGEMENT

This work has been supported by the Ministry of Education and Science of the Republic of Serbia, under the project 43011, and European Commission, under the project FP7 No. 207 122 RADDOS.

REFERENCES

- [1] G. Knoll, *Radiation Detection and Measurement*, John Wiley & Sons, 2000.
- [2] *Low Level Measurement Handbook*, 6th Edition, Keithley. Available at: www.keithley.com.
- [3] *Design Considerations for Transimpedance Amplifiers*, Application Note 1083, National Semiconductor, 2008.
- [4] www.ti.com/lit/ds/symlink/opa2111.pdf.
- [5] www.ti.com/lit/ds/symlink/ina118.pdf.
- [6] www.microchip.com/downloads/en/DeviceDoc/41291D.pdf.
- [7] www.microchip.com/downloads/en/DeviceDoc/21700C.pdf.
- [8] www.microchip.com/downloads/en/DeviceDoc/21710J.pdf.
- [9] B.C.Baker, "Comparison of Noise Performance Between a FET Transimpedance Amplifier and a Switched Integrator", Application Buletin, Burr-Brown, 1994.
- [10] www.ti.com/lit/ds/symlink/ivc102.pdf.
- [11] <http://www.keithley.com/products>.
- [12] http://www.light-catcher.com.cn/ProductFiles/EPD-525-0-1.4_02.pdf.

Stepenišni automat

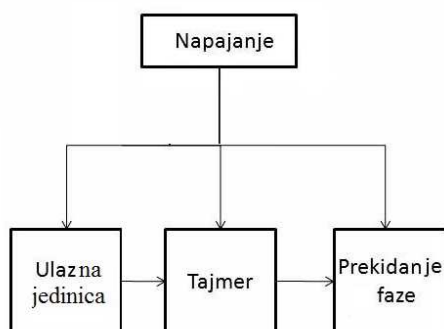
A. Ilić, M. Stefanović, D. Lazić, I. Cvetković

Sadržaj – U ovom radu je prikazani su projektovanje, simulacija i realizacija stepenišnog automata za uključenje osvetljenja. Trajanje osvetljenja može se menjati u granicama od 1 – 5 minuta kako bi se automat mogao prilagoditi objektu na koji se instalira. Stepenišni automat se napaja napajanjem od 12V DC.

I. UVOD

U višespratnim zgradama bilo stambenim, javnim ili privatnim javlja se potreba za osvetljenjem stepeništa koje se automatski gasi posle određenog vremena. U ovu svrhu su se dugo koristili mehanički prekidači, koji su bučni, skupi i nepouzdati. Danas ih sve češće zamenjuju elektronski prekidači koji su tihi, pouzdani i koji omogućavaju podešavanje vremena trajanja osvetljenja u širokom opsegu. U ovom radu prezentovan je jedan od mogućih načina realizacije ovog uređaja. Pored navedenog, postoji još niz sličnih načina realizacije stepenišnog automata upotrebom, na primer, digitalnih tajmera sa kristalom kvarca, mikrokontrolera itd...

II. PRINCIP RADA



Slika 1. Blok dijagram stepenišnog automata.

Cilj ovog projekta je konstruisanje uređaja koji će na pritisak tastera generisati impuls čije se trajanje može podešavati u intervalu od 1-5 minuta. Trajanje impulsa se podešava pri ugradnji u zavisnosti od vrste objekta i potreba korisnika. Impuls kontroliše osvetljenje u objektu putem bloka za prekidanje faze. Blok šema uređaja prikazana je na slici 1. i on se sastoji iz nekoliko delova:

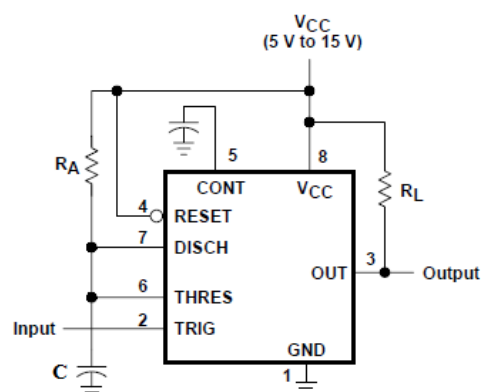
A. Ilić, M. Stefanović, D. Lazić, I. Cvetković su studenti na modulu Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: aca@elfak.rs

A. Ilić je i student na Prirodno-matematičkom fakultetu u Nišu, odsek Fizika, Višegradska 33, 18000 Niš, Srbija.

ulazne jedinice, tajmera, bloka za prekidanje faze i napajanja. Za generisanje impulsa iskorišćen je NE 555 tajmer u astabilnoj konfiguraciji [1]. Prekidanje faze se vrši putem relea kontrolisanog bipolarnim tranzistorom.

A. Ulazna jedinica

Ulazna jedinica ostvaruje komunikaciju sa korisnikom i treba da generiše negativnu ivicu signala nakon određene akcije korisnika. Kako se svetlo uključuje putem prekidača raspoređenih po objektu, oni predstavljaju ulaznu jedinicu zajedno sa pull-up otpornikom koji se nalazi u kutiji uređaja



Slika 2. NE 555 tajmer u monostabilnoj konfiguraciji.

B. Tajmer

Blok tajmera ima ulogu da pri nailasku negativne ivice signala iz ulaznog bloka uključi osvetljenje i da ga nakon što protekne određeno vreme isključi. Ovo je realizovano korišćenjem NE 555 tajmera u konfiguraciji monostabilnog multivibratora. Ovo kolo radi na principu merenja vremena potrebnog da se kondenzator C napuni kroz otpornik R_A , slika 2.

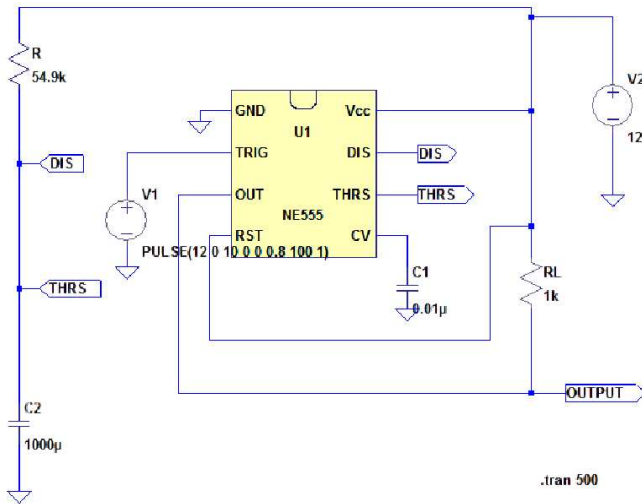
Monostabilni multivibrator ima jedno stabilno stanje na izlazu i to je stanje logičke nule. Nailaskom negativne ivice signala na ulaz tajmera, monostabilni multivibrator se izvodi iz stabilnog stanja na neko određeno vreme, za to vreme ćemo imati napon napajanja na izlazu i osvetljenje će biti uključeno. Na slici 2. je prikazan NE 555 tajmer u monostabilnoj konfiguraciji. Vreme trajanja astabilnog stanja određeno je RC kolom i računa se po sledećem obrascu

$$t_w = 1,1R_A C, \quad (1)$$

gde je t_w vreme trajanja impulsa to jest astabilnog stanja, a R_A i C su prikazani na slici 2. Uređaj je realizovan tako da ima dva režima rada, fiksni u kome je trajanje osvetljenja 1

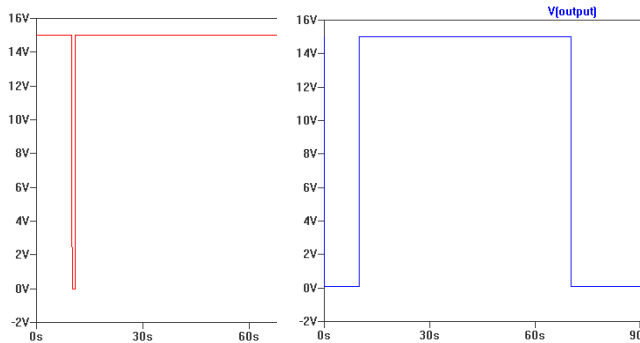
minut i promenjivi u kome se trajanje osvetljenja podešava okretanjem potenciometra u opsegu od 1 do 5 minuta.

Vrednost kondenzatora je fiksirana na 1000 μF i primenom izraza (1) određena je vrednost otpornika za fiksni opseg i ona iznosi 56 k Ω , dok je za ostvarivanje specifikiranog promenljivog opsega ovom otporniku potrebno redno vezati potenciometar od 220 k Ω . Izbor režima rada se vrši preklopnikom koji za fiksni režim prespaja potenciometar.



Slika 3. Šema za simulaciju tajmera.

Dizajn je proveren simulacijom u programu LT Spice [2], kolo pomoću kojeg je izvršena simulacija prikazana je na slici 3. a na slici 4. prikazani su rezultati simulacije.



Slika 4. Pobuda (levo) i odziv tajmera (desno).

C. Prekidanje Faze

Prekidanje faze vrši se pomoću relea. Odabran je rele REL-F3611-12 koji se napaja sa 12V DC i koji vuče struju od 30 mA [3]. Za pokretanje relea koristi se tranzistor BC 547C [4]. Rele se vezuje u kolektor tranzistora, a baza tranzistora se vezuje preko otpornika za ograničavanje bazne struje i zaštitu na izlaz tajmera [5]. Upotrebljeni rele vuče 30 mA, pa je maksimalna vrednost otpornika u bazi

ona za koju će struja kolektora iznositi 30 mA. Na osnovu baznog kola tranzistora imamo,

$$R_B = \frac{V_{CC} - V_{BE}}{\frac{I_c}{\beta}}, \quad (2)$$

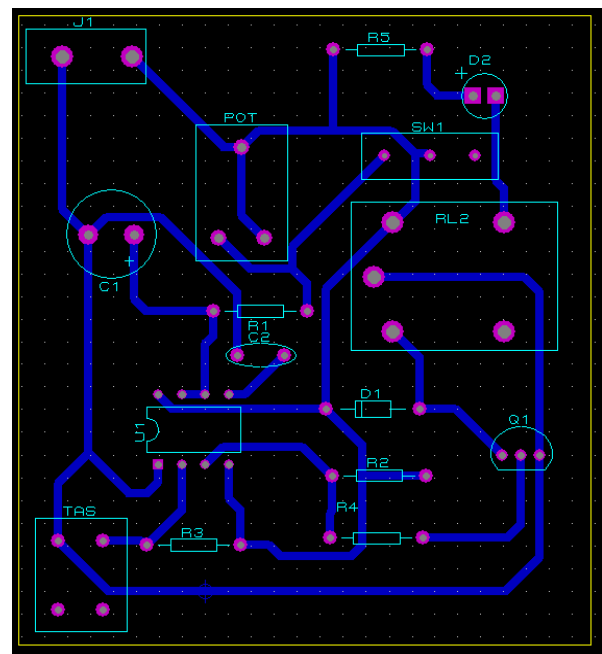
odakle se dobija $R_B = 150 \text{ k}\Omega$. Kako u praksi treba uzeti manju otpornost od ove, ovde je iskorišćen otpornik od 56 k Ω .

Kada se na izlazu pojavi napon logičke jedinice tranzistor će se uključiti i zatvoriti izlazno kolo tranzistora u kome se nalazi rele. Kako rele predstavlja induktivno opterećenje nakon njegovog isključenja će se na njemu pojaviti napon suprotne polarizacije koji može dovesti do otkaza tranzistora, pa je, kako bi se tranzistor zaštitio, paralelno releu vezana brza prekidačka šotkijeva dioda BAT 41 [6]. Za verifikaciju rada sistema na izlaz relea vezana je LED, i otpornik za ograničavanje struje kroz nju. Otpornik je određen tako da struja diode bude 20 mA. Kako je napon napajanja 12V i pad napona na diodi 1,4V, potrebna vrednost otpornika iznosi:

$$R = \frac{V}{I} = \frac{12V - 1,4V}{20mA} = 530\Omega \approx 560\Omega.$$

odakle se dobija $R_B = 150 \text{ k}\Omega$. Kako u praksi treba uzeti manju otpornost od ove, ovde je iskorišćen otpornik od 56 k Ω .

Layout štampane pločice je urađen u programu Proteus designer i prikazan je na slici 5, a kompletna šema na slici 6 [7]. Dimenzije pločice su 60x70 mm.

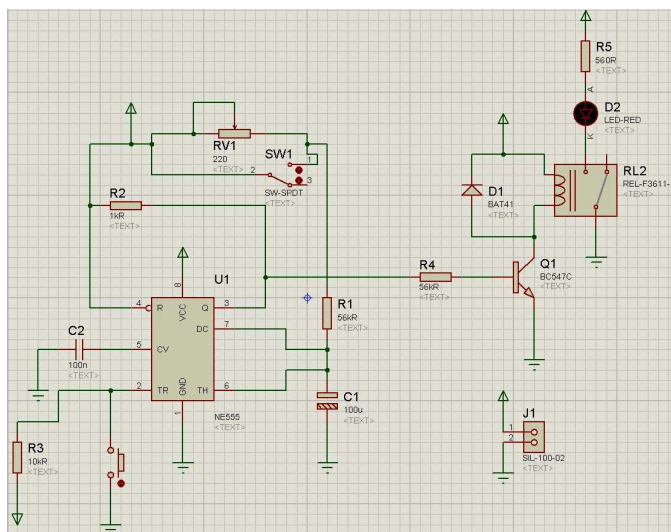


Slika 5. Layout štampane pločice.

III. KORIŠĆENE KOMPONENTE

Komponente su birane na osnovu dostupnosti, cene i pouzdanosti, pri čemu su izbegavane komponente koje se ne mogu zameniti sličnim. Spisak komponenata:

- NE 555
- Tranzistor BC 547C
- Rele REL-F3611-12
- Šotkijeva dioda BAT 41
- Kondenzatori: 1000 μ F i 10 nF
- Otpornici 10 k Ω , 56 k Ω (2 komada), i 1 k Ω
- Taster



Slika 6. Kompletna šema uređaja.

IV. ZAKLJUČAK

Opisani uređaj predstavlja zgodno rešenje za kontrolu osvetljenja u stepeništima višespratnica, ima malu cenu, pouzdan je i ima mogućnost podešavanja trajanja osvetljenja u relativno velikom opsegu.

Ukoliko je potrebno pokrenuti veliki broj sijalica uređaj se može modifikovati korišćenjem Darlingtonovog para za pokretanje relea. Uređaj se može dodatno unaprediti dodavanjem trećeg režima rada u kome bi osvetljenje bilo neprestano uključeno.

ZAHVALNICA

Autori se zahvaljuju svim nastavnicima i saradnicima sa Katedre za mikroelektroniku, a posebno prof. dr Zoranu Prijiću i dr Danijelu Dankoviću na pruženoj pomoći i razumevanju. Ovaj projekat predstavlja završni ispit iz predmeta Analogni mikroelektronika (SGMIM, III godina, V semestar).

LITERATURA

- [1] "NE 555", datasheet, Texas instruments. [Online]. Dostupno na: <http://www.datasheetcatalog.org/datasheet/texasinstruments/ne555.pdf>
- [2] "LT Spice IV", program za simulaciju električnih kola.[Online]. Dostupno na: <http://www.linear.com/designtools/software/ltspice.jsp>
- [3] "REL-F3611-12", datasheet, Rele finder. [Online]. Dostupno na: <http://elektronik-lavpris.dk/files/sup2/S36EN.pdf>
- [4] "BC 547", datasheet, Philips. [Online]. Dostupno na: http://www.datasheetcatalog.org/datasheet/philips/BC546_547_3.pdf
- [5] A. Shah, Povezivanje relea i mikrokontrolera, [Online]. Dostupno na: <http://www.dnatechindia.com/index.php/Tutorials/8051-Tutorial/Relay-Interfacing.html>

Analiza i praktična implementacija mikrotalasnih pojačavača snage klase inverzno F

Martina Tričković

Sadržaj – Ovaj rad opisuje analitički pristup i postupak projektovanja i realizacije pojačavača snage klase inverzno F. Za praktičnu implementaciju korišćen je Freescale's MRF281S LDMOSFET tranzistor sa nelinearnim MET modelom koji je preuzet od proizvođača, sa maksimalnom izlaznom snagom 4W (36 dBm).

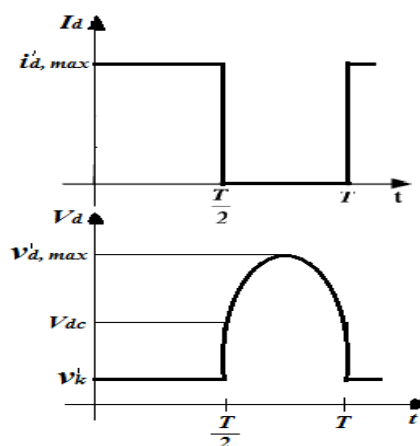
I. UVOD

Revolucija na polju bežičnih komunikacija obezbedila je veliku primenu mikrotalasnih pojačavača što ih čini veoma važnom komponentom različitih sistema. U poslednje vreme, pojačavači klase inverzno F [1]-[3] su skrenuli pažnju zbog svojih superiornih performansi. Za pojačavače klase inverzno F podešeno je otvoreno kolo za parne harmonike (maksimalni napon), dok je za neparne harmonike podešen kratak spoj u cilju dobijanja maksimalne struje, čime se u idealnom slučaju dostiže efikasnost od 100%, a povećanjem broja podešenih harmonika talasni oblici napona sve više liče na polu-sinusoidu, a talasni oblici struje postaju bliži kvadratnom talasu.

U ovom radu je data teorijska analiza pojačavača klase inverzno F, opisan je postupak projektovanja jednostepenog pojačavača i prikazani su rezultati simulacije koji su dobijeni pomoću programskog paketa Advanced Design System-ADS, [4]. Realizacija i merenja pojačavača klase inverzno F izvršena su u laboratoriji za mikrotalasnu tehniku i bežične komunikacije Elektronskog fakulteta u Nišu.

II. ANALITIČKI PRISTUP

Slika 1. pokazuje idealne talasne oblike napona i struje pojačavača klase inverzno F [1]. Struja je predstavljena kvadratnim talasnim oblikom, a napon polu sinusnim talasnim oblikom.



Slika1. Idealni talasni oblici struje i napona pojačavača klase inverzno F.

Analizom idealnih talasnih oblika pojačavača klase inverzno F mogu se dobiti izrazi za različite parametre, kao što su DC snaga disipacije P_{dc}' , RF izlazna snaga osnovnog signala P_{osn}' , kao i potrebna impedansa opterećenja R_{on} na osnovnoj frekvenciji za dobijanje RF izlazne snage. Za pojačavač klase inverzno F, oni su predstavljeni izrazima (1) i (2) korišćenjem promenljivih kao što je prikazano na slici 1.:

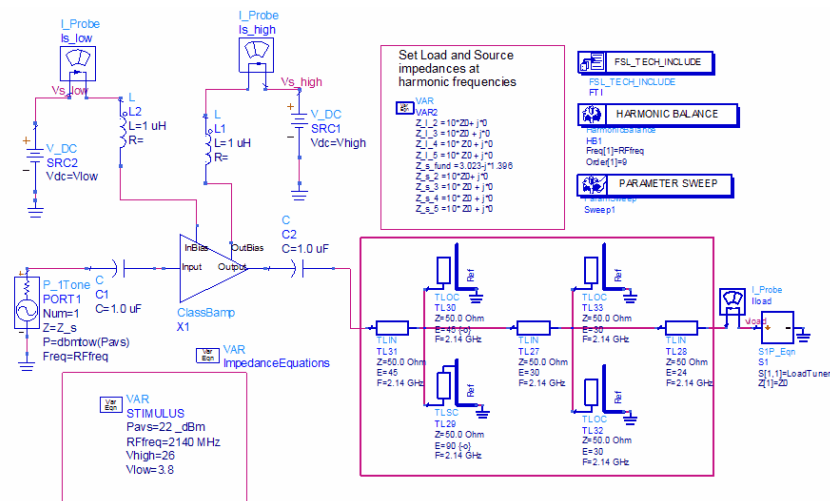
$$P_{dc}' = I_{dc}' \cdot V_{dc} = \frac{i_{d,max}'}{2} V_{dc} \quad (1)$$

$$P_{osn}' = \frac{i_{d,max}'}{2} (V_{dc} - R_{on} \cdot i_{d,max}') \quad (2)$$

gde je $R_{on} = v_K' / i_{d,max}'$, v_K' napon praga, $i_{d,max}'$ maksimalna izlazna struja, V_{dc} jednosmerni napon napajanja. Korišćenjem jednačina (1) i (2), efikasnost pojačavača klase inverzno F se izračunava, kao što sledi:

$$\eta' = 100 \frac{(V_{dc} - R_{on} \cdot i_{d,max}')}{V_{dc}} (\%) \quad (3)$$

Martina Tričković is with the Department of Telecommunications, University of Niš, Faculty of Electronic Engineering, Aleksandra Medvedeva 14, 18000 Niš, Serbia,
E-mail: martina_trickovic@yahoo.com;



Slika 2. Load-pull kolo.

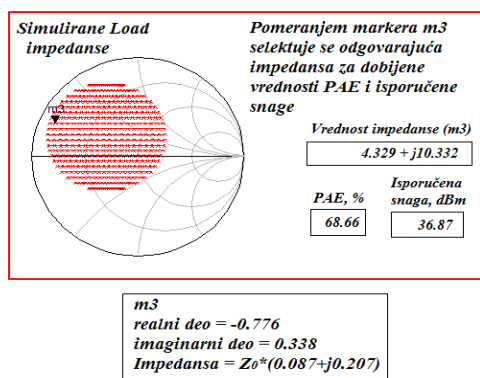
III. PROJEKTOVANJE POJAČAVAČA KLASSE INVERZNO F POMOĆU ADS PROGRAMSKOG PAKETA

A. Projektovanje

Projektovanje pojačavača klase inverzno F sa jednim LDMOSFET tranzistorom na frekvenciji od 2.14 GHz je izvršeno pomoću ADS programskog paketa. Prvo je izvršena load-pull i source-pull analiza [2] kako bi se dobile odgovarajuće vrednosti impedansi izvora i opterećenja tranzistora na osnovu čega je projektovano ulazno i izlazno kolo za prilagođenje.

Na slici 2. koja predstavlja kolo pojačavača u load-pull analizi prikazano je kolo pojačavača sa kolom opterećenja za klasu inverzno F (uokvireni deo kola) koje predstavlja otvoreno kolo za drugi harmonik i kratak spoj za treći harmonik.

dobijene su tako što se prvo u load-pull kolu (slika 2.) na mestu 'Z_s_fund' stavi 50Ω impedansa, zatim se izvrši analiza i za tražene vrednosti dodatne efikasnosti snage (PAE) i isporučene snage odredi vrednost impedanse opterećenja. Vrednost te impedanse se zatim koristi za 'Z_l_fund' u source-pull kolu kako bi se na osnovu zahtevanih vrednosti za PAE i isporučene snage odredila vrednost impedanse izvora koja se zatim vrati u load-pull kolo na mestu 'Z_s_fund'. Postupak se može ponoviti dok se ne ispune zahtevi u pogledu PAE i maksimalne snage. U postupku projektovanja pojačavača u ovom radu određivane su impedanse izvora i opterećenja za dobijanje maksimalne efikasnosti PAE. Za tako dobijene impedanse izvora i opterećenja mogu se projektovati kola za prilagođenje. Dobijene vrednosti impedansi opterećenja i izvora, za maksimalnu efikasnost snage (PAE) 68.66% i maksimalnu isporučenu snagu 37.26 dBm, su $Z_L = (4.329 + j10.332) \Omega$ i $Z_S = (2.747 + j1.255) \Omega$, respektivno.

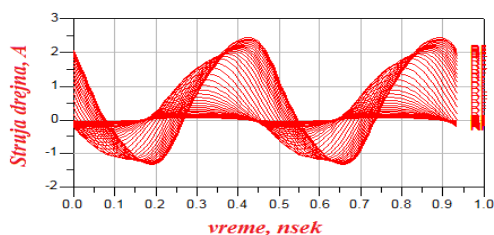


Slika 3. Load-pull merenja.

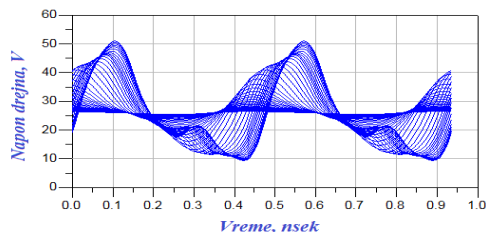
Rezultati simulacije za kolo sa slike 2. su prikazani na slici 3. Vrednosti dobijenih impedansi koje omogućavaju projektovanje ulaznog i izlaznog kola za prilagođenje

B. Simulacije

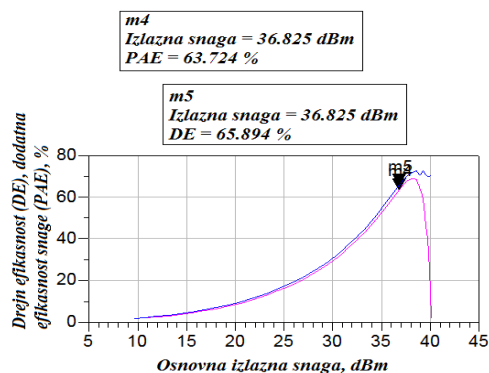
Najpre je izvršena analiza jednostepenog pojačavača snage koji se sastoji od LDMOSFET sa izlaznim kolom za klasu inverzno F, ulaznog i izlaznog kola za prilagođenje i kola za napajanje tranzistora za slučaj kada su razmatrane idealne transmisionne linije bez gubitaka. Rezultati simulacije za talane oblike struje i napona na izlazu tranzistora, kao i efikasnosti drejna i PAE, prikazani su na slikama 4-6. Talasni oblici napona i struje su posmatrani na izlazu LDMOSFET tranzistora koji je predstavljen nelinearnim MET modelom proizvođača koji u ekvivalentno kolo uključuje i parazitne elemente, tako da se talasni oblici napona i struje razlikuju od idealnih oblika sa slike 1.



Slika 4. Talasni oblik struje na izlazu tranzistora.

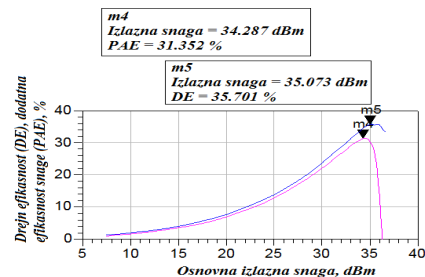


Slika 5. Talasni oblik napona na izlazu tranzistora.



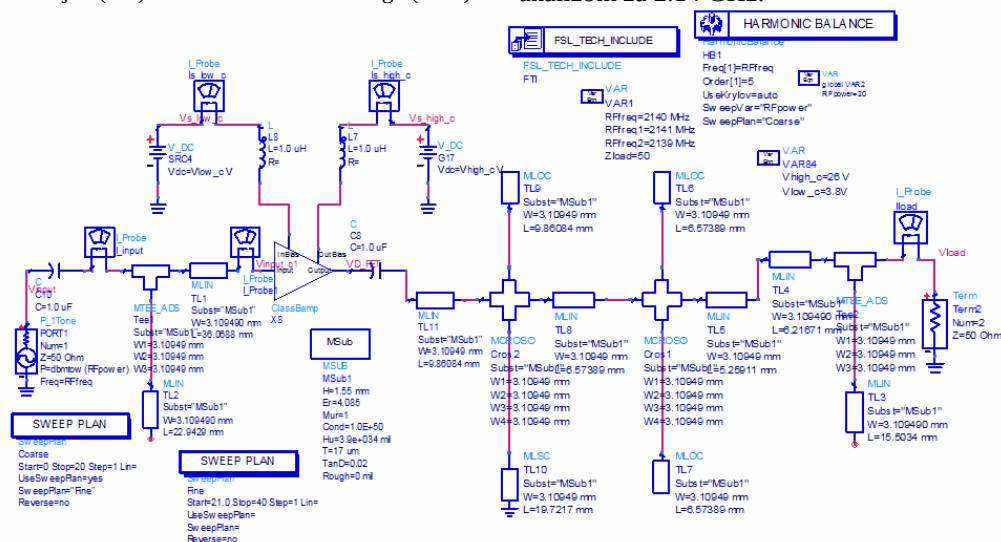
Slika 6. Efikasnost drejna (DE) i dodatna efikasnost snage (PAE).

U cilju realizacije pojačavača, određeni delovi osnovnog kola sa idealnim transmisionim linijama zamenjeni su mikrostrip linijama za supstrat FR4 sa parametrima $\epsilon_r = 4.085$, visina supstrata $h = 1.55$ mm, debljina metalizacije $t = 17$ μm , tangens gubitaka $\tan\delta = 0.02$, kao što je prikazano na slici 7. Delovi zamenjeni mikrostrip linijama su ulazno i izlazno kolo za prilagođenje, kao i izlazno kolo tranzistora za klasu inverzno F.



Slika 8. Efikasnost drejna (DE) i dodatna efikasnost snage (PAE) kola sa mikrostrip linijama.

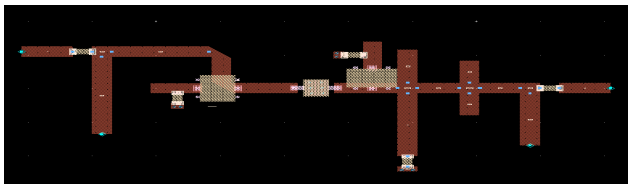
Sa slike 8. se može uočiti znatno manja efikasnost DE i PAE u odnosu na iste karakteristike za kolo pojačavača sa idealnim transmisionim linijama date na slici 6. Efikasnost drejna je opala za 30% za slučaj simuliranog kola sa mikrotstrip linijama usled velikih gubitaka koje unosi izabrani supstrat, kao i uključenih diskontinuiteta T i cross sekcija. Pored toga, nakon uključivanja diskontinuiteta dužina mikrostrip linija nije optimizovana za rad na frekvenciji projektovanja 2.14 GHz, tako da je radna frekvencija pomerena, a prikazani grafici su dobijeni analizom za 2.14 GHz.



Slika 7. Kolo sa mikrostrip linijama.

Zatim je izvršena transformacija kola sa slike 7. kako bi se simulacijom iscrtao layout pojačavača za realizaciju. Kod kola sa mikrostip linijama nakon transformacije tranzistor je zamenjen kompletnim kolom koje sadrži kolo za napajanje na gejtu i drejnu koje je predstavljeno elementom koji se nalazi između ulaznog kola za prilagođenje i kola izlaznog opterećenja za klasu inverzno F. Kratkospojeni stab u kolu izlaznog opterećenja je završen kondenzatorom, koji predstavlja kratak spoj za RF signal, kako se ne bi zatvorilo kolo za DC signal, pri čemu dužina kratkospojenog staba nije korigovana, što predstavlja još jedan razlog odstupanja dobijenih vrednosti od idealnih.

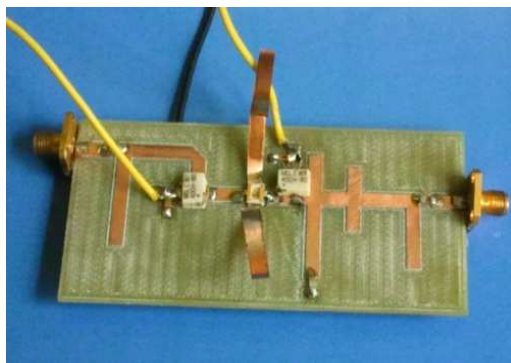
Layout transformisanog kola izgleda kao na slici 9. Mikrostrip linije su iscrtae pravougaonima što pri realizaciji predstavlja metalizaciju, obeleženi su spojevi na kojima će biti pričvršćene potrebne komponente (tranzistor, bypass i blocking kondenzatori, RF čokovi), kao i mesta otvora za uzemljenje.



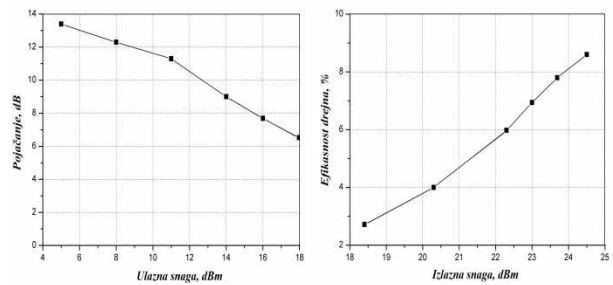
Slika 9. Layout kola sa slike 7.

IV. REALIZACIJA POJAČAVAČA KLASE INVERZNO F

Realizovano kolo pojačavača klase inverzno F izgleda kao na slici 10. Merene karakteristike pojačanja i efikasnosti drejna su prikazani na slici 11, respektivno. Sa slike 11. se uočava da mereni rezultati pokazuju mnogo manju efikasnost u odnosu na očekivanu usled dodatnih gubitaka konektora, bloking kondenzatora i supstrata.



Slika 10. Fotografija realizovanog pojačavača snage klase inverzno F.



Slika 11. Merene karakteristike pojačanja i efikasnosti drejna.

V. ZAKLJUČAK

U radu je prikazana teorijska analiza, postupak projektovanja i realizacije pojačavača snage klase inverzno F. Dobijeni rezultati simulacije i merenja odstupaju od teorijskih usled uključivanja realno očekivanih parazitnih efekata samog tranzistora, kao i gubitaka u kolu usled supstrata i prisustva dodatnih elemenata, kao što su kondenzatori, RF čokovi itd. Pored toga, pri prelasku sa idealnog na realno kolo za realizaciju nisu vršena naknadna podešavanja potrebnih parametara kola kao što su dužine mikrostrip linija i kratkospojenog staba koji je završen kondenzatorom.

Međutim, pojačavači klase inverzno F koji se realizuju pomoću visoke tehnologije poznatih proizvođača mikrotalasnih kola i sklopova zadovoljavaju zahteve u pogledu visoke efikasnosti za razne primene u mikrotalasnom području.

ZAHVALNOST

Zahvaljujem se prof. dr Nataši Maleš-Ilić i mr Aleksandru Atanaskoviću na sugestijama i ukazanoj pomoći pri izradi ovog rada.

REFERENCE

- [1] Andrei Grebennikov, Nathan O. Sokal, "Switchmode RF Power Amplifiers", Elsevier Inc., 2007.
- [2] Young Yun Woo, Youngoo Yang, Member, Bumman Kim, Senior Member, "Analysis and Experiments for High-Efficiency Class-F and Inverse Class-F Power Amplifiers", IEEE Transactions on Microwave Theory and Techniques, Vol. 54, No. 5, May 2006.
- [3] Paolo Colantonio, Franco Giannini, Ernesto Limiti, "High Efficiency RF and Microwave Solid State Power Amplifiers", John Wiley & Sons, Ltd., 2009.
- [4] ADS, Advanced Design System, 2006A, Agilent Technologies.

Upravljanje inverznim klatnom korišćenjem LQ i fazi regulatora

N. Jotović

Sadržaj – Upravljanje pozicijom inverznog klatna je čest predmet proučavanja u sistemima automatskog upravljanja. U ovom radu je opisan postupak kreiranja simulacionog modela ovakvog sistema u Matlab/Simulink okruženju, a zatim su prikazani i rezultati dobijeni simulacijom. Upravljački deo sistema se sastoji od dva regulatora, prvi služi za dovođenje klatna do inverznog položaja (položaj naviše) za šta je zadužen fazi regulator, nakon čega održavanje klatna u inverznoj poziciji preuzima drugi regulator, u ovom slučaju linearno kvadratni LQ regulator.

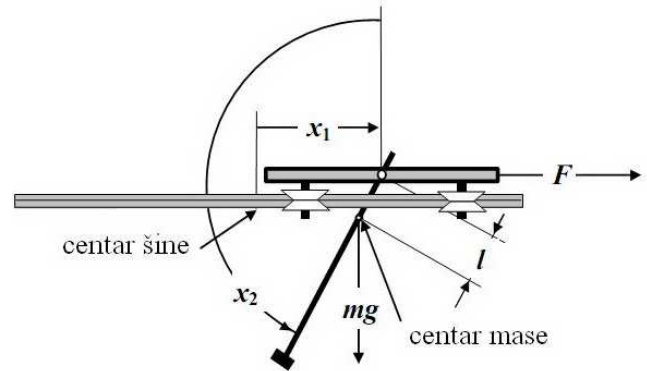
I. UVOD

Upravljanje pozicijom inverznog klatna je jedan od klasičnih problema u sistemima automatskog upravljanja upravo zbog svoje nelinearne prirode. Upravljanje pozicijom klatna se ostvaruje korišćenjem upravljačke sile koja deluje na kolica na kojima se klatno nalazi. Sistem kolica-klatno se sastoji od klatna montiranog na kolicima na takav način da ono može oscilovati slobodno u vertikalnoj ravni.

Vertikalne pozicije klatna (naviše i naniže) su ravnotežne pozicije kada se ne primenjuje upravljačka sila. U uspravnoj poziciji mala odsupanja od ravnotežnog položaja rezultuju nestabilnim kretanjem. Najbolje je klatno dovesti do uspravne pozicije što je brže moguće, sa što manje oscilacija i ne dopustiti da brzina i ugao postanu i suviše veliki. Pošto se postigne željena pozicija, sistem treba zadržati u ovom stanju uprkos različitim smetnjama. U ovu svrhu se koriste dva nezavisna upravljačka algoritma: *Swinging* algoritam (algoritam za zamahivanje klatna) i *Stabilising* algoritam (algoritam za stabilizaciju klatna). Prvi algoritam se ostvaruje pomoću fazi regulatora dok se algoritam stabilizacije klatna obavlja pomoću LQ regulatora.

II. MATEMATIČKI MODEL SISTEMA

Klatno rotira u vertikalnoj ravni oko ose locirane na kolicima. Kolica mogu da se kreću duž horizontalne šine, koja leži u ravni rotacije. Stanje sistema je vektor $x = \text{col}(x_1, x_2, x_3, x_4)$, gde je x_1 pozicija kolica, x_2 je ugao između uspravne i stvarne pozicije klatna, merena suprotno od smera kretanja kazaljke na časovniku, x_3 je brzina kretanja kolica, x_4 je ugaona brzina klatna. Upravljačka sila



Slika 1. Prikaz sistema.

koja se primenjuje nad kolicima paralelno šini je označena sa F . Sistem je opisan pomoću sledećih jednačina:

$$\begin{aligned} \dot{x}_1 &= x_3 \\ \dot{x}_2 &= x_4 \\ \dot{x}_3 &= \frac{a_1 w_1(x, u) + w_2(x) \cos x_2}{d(x)} \\ \dot{x}_4 &= \frac{w_1(x, u) \cos x_2 + a_2 w_2(x)}{d(x)} \end{aligned} \quad (1)$$

$$|u(t)| \leq u_{\max}$$

gde je

$$w_1(x, u) = k_1 u - x_4^2 \sin x_2 - k_2 x_3, \quad w_2(x) = g \sin x_2 - k_3 x_4,$$

$$d(x) = b - \cos^2 x_2, \quad a_1 = \frac{J_p}{ml}, \quad a_2 = \frac{1}{l}, \quad b = a_1 a_2 = \frac{J_p}{ml^2},$$

$$k_1 = \frac{p_1}{ml}, \quad k_2 = \frac{f_c - p_2}{ml}, \quad k_3 = \frac{f_p}{ml},$$

$$l = \frac{l_{po} m_{ps} + l_{pwo} m_{pw}}{m_c + m_{ps} + m_{pw}}$$

$$J_p = \frac{1}{12} m_{pw} l_c^2 + \frac{1}{4} m_{pw} r_c^2 + m_{pw} l_{co}^2 + \frac{1}{12} m_{ps} l_p^2 + \frac{1}{4} m_{pw} r_p^2 + m_{ps} l_{po}^2$$

gde je :

u - upravljački signal koji uzima vrednost u opsegu $[-1, +1]$,

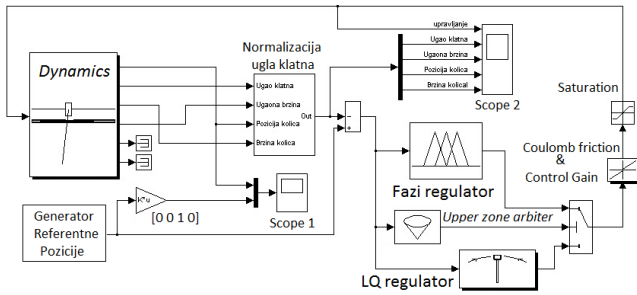
m - ukupna masa kolica i klatna, m_{pw} - masa tega, m_{ps} - masa klatna, l - rastojanje centra mase od ose rotacije, l_p -

Nebojša Jotović, Katedra za Automatiku, Univerzitet u Nišu,
Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija.
E-mail: jotovicn@gmail.com

dužina klatna, l_{po} - rastojanje između centra mase klatna i njegove ose rotacije, l_{pwo} - rastojanje između centra mase tega i ose rotacije klatna, l_c - dužina tega, l_{co} - rastojanje između centra mase tega i ose rotacije klatna, r_p - poluprečnik klatna, r_c - poluprečnik tega, m_c - ekvivalentna masa kolica, J_p - moment inercije klatna u odnosu na osu rotacije.

III. PROJEKTOVANJE REGULATORA

Dinamika sistema se modeluje na osnovu sistema jednačina (1) i na slici je prikazana kao blok *Dynamics*. Model celog sistema je dat na sledećoj slici 2:



Slika 2. Model sistema.

Ako se klatno nalazi u blizini uspravne pozicije onda se primenjuje linearni *LQ* regulator, a u suprotnom klatno treba još zaljuljati pomoću fazi regulatora. Položaj klatna se proverava pomoću bloka *Upper zone arbiter*.

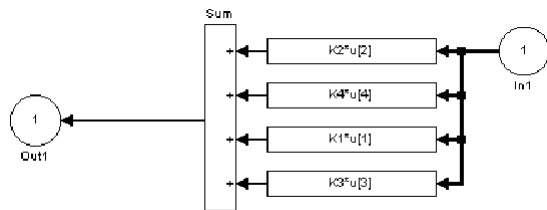
A. *LQ* regulator

Kada klatno uđe u stabilnu zonu (u ovoj slučaju je to $\pm 30^\circ$ od uspravne pozicije) ono se održava u tom položaju pomoću *LQ* regulatora. Linearizovani dinamički model sistema predstavljen je diferencijalnom jednačinom stanja:

$$\dot{u} = -(K_1 \varepsilon_1 + K_2 \varepsilon_2 + K_3 \varepsilon_3 + K_4 \varepsilon_4) \quad (2)$$

Gde je: ε_1 - odstupanje od referentne pozicije, ε_2 - odstupanje od referentnog ugla, ε_3 - odstupanje od referentne brzine kolica, ε_4 - odstupanje od referentne ugaone brzine klatna, $K_1, \dots, K_4$ su pozitivne konstante.

Model ovog regulatora je dat na slici 3.



Slika 3. Model *LQ* regulatora.

Linearizovani dinamički model sistema predstavljen je diferencijalnom jednačinom stanja:

$$\dot{x} = Ax + Bu$$

Gde se modifikovane matrice A i B dobijaju Tejlorovim razvojem jednačine sistema u prostoru stanja. Zadatak se sastoji u određivanju optimalnih vrednosti pri kojima će se sistem iz poremećenog stanja vratiti u stacionarno stanje po optimalnoj trajektoriji u prostoru stanja, duž koje je indeks performansi minimalan:

$$J = \int_0^\infty (x^T Q x + u^T R u) dt$$

Težinske matrice Q i R su odabrane od strane projektanta, ali one moraju da ispunjavaju tražene uslove. To se najlakše ostvaruje odabiranjem da Q bude dijagonalna matrica sa svim pozitivnim elementima ili jednakim nuli. Optimalno pojačanje vektora povratne sprege $K = [K_1, \dots, K_4]$ se izračunava iterativnim postupkom asocijativnih matrica *Riccati*-jevom jednačinom:

$$SA + A^T S - SBR^{-1}B^T S + Q = 0$$

Za rešavanje problema *LQ* kontrolera može upotrebljavati se funkcija *lqry* iz *Matlab Control System Toolbox-a*. Konačni zapis funkcije *lqry* je:

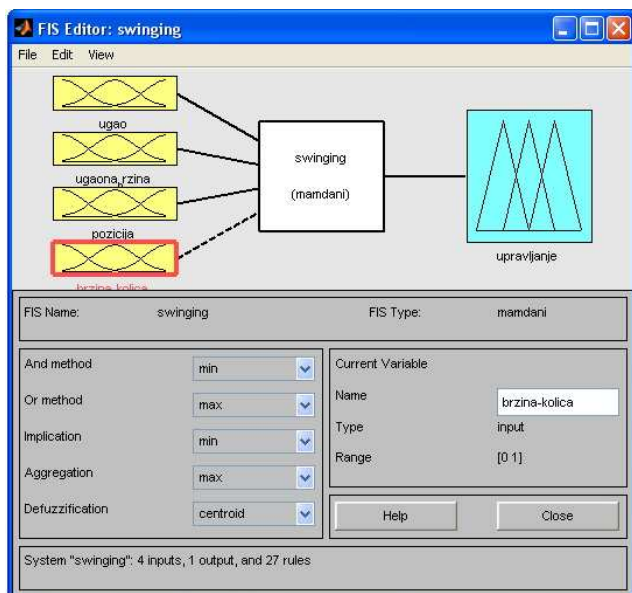
$$[K, S, E] = \text{lqry}(A, B, C, D, Q, R).$$

U ovom slučaju dobijeni vektor pojačanja je

$$K = [8.0 ; -0.8 ; 0.6 ; -1.4]$$

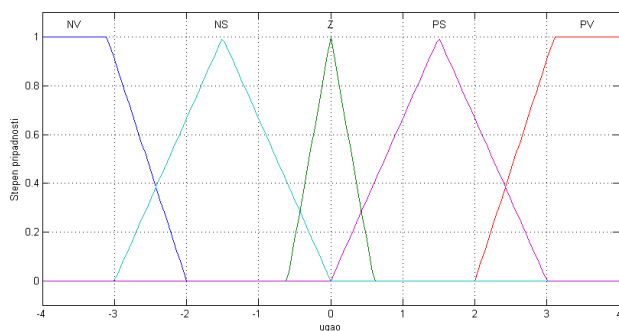
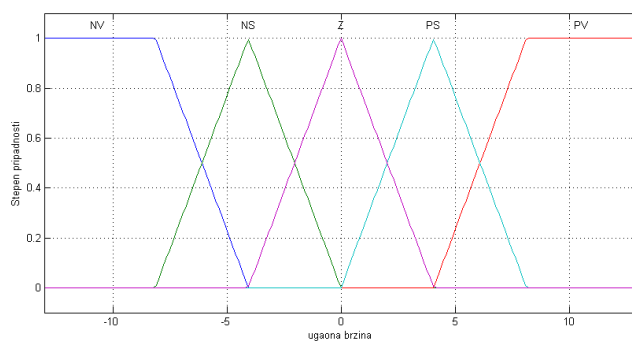
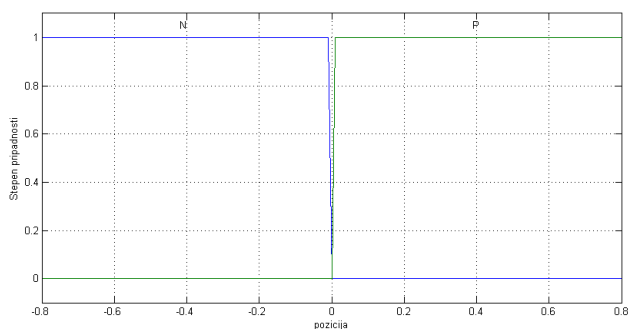
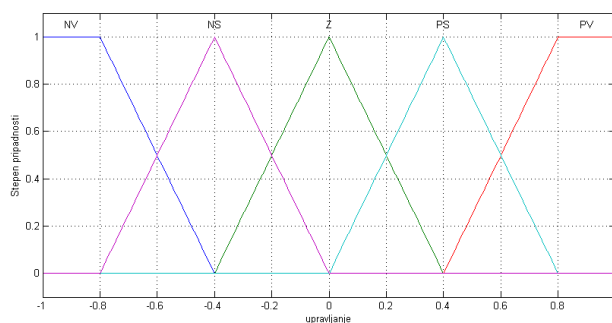
B. Fazi regulator

Dok klatno ne uđe u zonu stabilizacije, kolicima na koje je klatno montirano treba saopštavati određenu sekvencu sila kako bi ukupna energija klatna bila dovoljno velika da se ono dovede do uspravne pozicije. Za obavljanje ove funkcije koristi se fazi regulator Mamdani tipa. Fazi regulator u ovom slučaju pored osnovne funkcije vodi računa da kolica ne pređu unapred zadatu granicu, a takođe i da ne dođe do premašanja uspravne pozicije. Fazi regulator je *mamdani* PD tipa i ima 4 ulaza: pozicija-kolica, ugao-klatna, brzina-kolica, i ugaona-brzina. Pri čemu se ulaz brzina-kolica ne koristi, a ulaz pozicija-kolica se uvodi kako bi se kolica održavala u zadatim granicama. Definisanje ulaza i izlaza fazi regulatora dato je na sledećoj slici:



Slika 4. FIS editor za fazi regulator „swinging“.

Funkcije pripadnosti se definišu na sledeći način:

Slika 5. Funkcije pripadnosti fazi skupa *ugao*.Slika 6. Funkcije pripadnosti fazi skupa *ugaona-brzina*.Slika 7. Funkcije pripadnosti fazi skupa *pozicija*.Slika 8. Funkcije pripadnosti fazi skupa *upravljanje*.

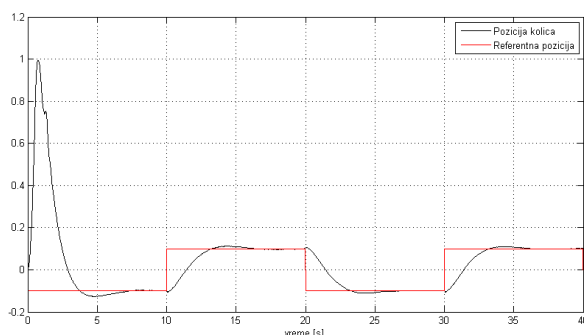
Baza pravila fazi regulatora “swinging” se sastoji od 27 fazi pravila koja su data na sledeći način:

1. If (ugao is NV) and (ugaona-brzina is NV) then (upravljanje is NV)
2. If (ugao is NV) and (ugaona-brzina is NS) then (upravljanje is NV)
3. If (ugao is NV) and (ugaona-brzina is Z) then (upravljanje is NS)
4. If (ugao is NV) and (ugaona-brzina is PS) then (upravljanje is NS)
5. If (ugao is NV) and (ugaona-brzina is PV) then (upravljanje is Z)
6. If (ugao is NS) and (ugaona-brzina is NV) then (upravljanje is NV)
7. If (ugao is NS) and (ugaona-brzina is NS) then (upravljanje is NS)
8. If (ugao is NS) and (ugaona-brzina is Z) then (upravljanje is NS)
9. If (ugao is NS) and (ugaona-brzina is PS) then (upravljanje is Z)
10. If (ugao is NS) and (ugaona-brzina is PV) then (upravljanje is PS)
11. If (ugao is Z) and (ugaona-brzina is NV) then (upravljanje is NS)
12. If (ugao is Z) and (ugaona-brzina is NS) then (upravljanje is NS)
13. If (ugao is Z) and (ugaona-brzina is Z) then (upravljanje is Z)
14. If (ugao is Z) and (ugaona-brzina is PS) then (upravljanje is PS)
15. If (ugao is Z) and (ugaona-brzina is PV) then (upravljanje is PS)
16. If (ugao is PS) and (ugaona-brzina is NV) then (upravljanje is NS)
17. If (ugao is PS) and (ugaona-brzina is NS) then (upravljanje is Z)
18. If (ugao is PS) and (ugaona-brzina is Z) then (upravljanje is PS)
19. If (ugao is PS) and (ugaona-brzina is PS) then (upravljanje is PS)
20. If (ugao is PS) and (ugaona-brzina is PV) then (upravljanje is PV)
21. If (ugao is PV) and (ugaona-brzina is NV) then (upravljanje is Z)
22. If (ugao is PV) and (ugaona-brzina is NS) then (upravljanje is PS)

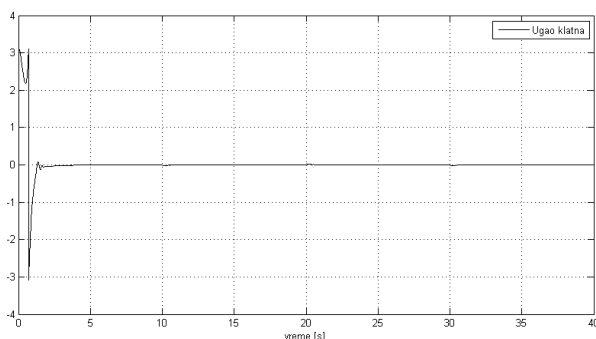
23. If (ugao is PV) and (ugaona-brzina is Z) then (upravljanje is PS)
24. If (ugao is PV) and (ugaona-brzina is PS) then (upravljanje is PV)
25. If (ugao is PV) and (ugaona-brzina is PV) then (upravljanje is PV)
26. If (pozicija is N) then (upravljanje is PV)
27. If (pozicija is P) then (upravljanje is NV)

IV. REZULTATI SIMULACIJE

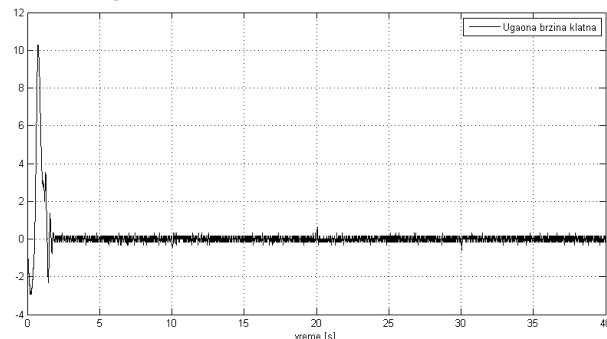
Za simulaciju sistema korišćeni su sledeći parametri sistema: $Friction = 0.1$, Generatorom referentnih vrednosti zadaje se pravougaoni signal amplitude 0.1 i frekvencije 0.05Hz. Vektor pojačanja LQ regulatora je $K=[8.0 ; -0.8 ; 0.6 ; -1.4]$. Nakon bloka *Coulomb friction & control gain* upravljanje se normalizuje u oblasti $[-0.6, 0.6]$. Na *Scope1* je moguće pratiti grafike referentne pozicije kolica i stvarnu poziciju kolica, dok se na *Scope2* mogu pratiti svi bitni parametri sistema kao što su: upravljanje, ugao klatna, ugaona brzina klatna, položaj kolica i brzina kolica.



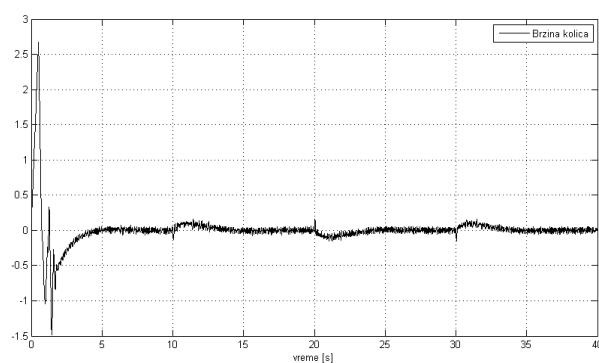
Slika 9. Referentna i stvarna pozicija kolica.



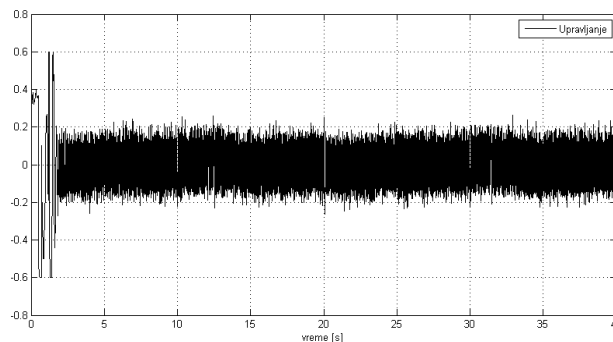
Slika 10. Ugao klatna.



Slika 11. Ugaona brzina klatna.



Slika 12. Brzina kolica.



Slika 13. Upravljanje.

V. ZAKLJUČAK

Konačan cilj upravljanja je zaljuljati klatno i dovesti ga do uspravne pozicije i zatim ga održavati u tom položaju. Promenljive stanja koje opisuju dinamiku ponašanja sistema su pozicija kolica, ugao klatna, brzina kretanja kolica i ugaona brzina klatna. Na osnovu ovih promenljivih je moguće modelirati sistem upravljanja inverznim klatnom i projektovati upravljanje. Sistem se sastoji od dva regulatora. Prvi služi za dovođenje klatna u inverzni položaj, a drugi ga održava u tom položaju.

Za proces dovođenja klatna u inverzni položaj i za njegovo održavanje u tom položaju koristi se linearno kvadratni regulator (*LQ*) zbog toga što je on veoma neosetljiv na poremećaje tako da je sistem veoma robusan, dok se fazi logika koristi za projektovanje regulatora koji ima zadatak da klatno dovede u inverzan položaj, a da pri tom vodi računa da kolica ne izađu iz unapred zadatih granica. Fazi logika je veoma koristan pristup pri projektovanju regulatora u slučajevima kada je sistem veoma složen pa čak i kada je model sistema nepoznat. Jedna od najvećih razlika između klasičnih i fazi skupova je u tome što kod klasičnih skupova imamo uvek jedinstvenu funkciju pripadnosti, dok se za fazi skup može definisati beskonačno mnogo različitih funkcija pripadnosti kojima se on može opisati. Fazi logika na kojoj je zasnovano fazi upravljanje je u osnovi bliža ljudskom načinu razmišljanja i jeziku kojim se ljudi sporazumevaju.

LITERATURA

- [1] *INTECO Pendulum-Cart system* Matlab 6.5 and 7 (R14 SP2)
- [2] B.Danković, D.Antić, Zoran Jovanović, *Upravljanje procesima*.
- [3] J.Polo *Development and testing of number of MATLAB based FUZZY SYSTEM* , june 2001.
- [4] *Desing of fuzzy controller* by Jan Jantzen.
- [5] K.M.Passino, S.Yurkovich *Fuzzy Control*, Department of Electrical Engineering The Ohio State University.
- [6] User's guide *Fuzzy Logic Toolbox for Use with Matlab*

Projektovanje i implementacija mrežnog protokola za komunikaciju medicinskih uređaja za fizikalnu terapiju

D. Nešić, D. Tasić, N. Grujić

Sadržaj – Integracija medicinskih uređaja u centralizovane sisteme u poslednje vreme je veoma česta. Cilj ovog rada je projektovanje i implementacija mrežnog protokola za komunikaciju medicinskih uređaja za fizikalnu terapiju sa centralnim računarom radi prikupljanja informacija i centralizacije upravljanja. U radu će biti dat pregled osnovnih delova uređaja za fizikalnu terapiju. Zatim će biti predstavljen klijent – server model, na osnovu kojeg je izvršeno projektovanje. Mrežni protokol će biti ilustrovan UML dijagramom na kome će biti prikazan jedan scenario upotrebe protokola. Na kraju će biti dati rezultati opterećenja mreže prilikom rada protokola.

I. UVOD

Fizikalna terapija je medicinski tretman koji se primenjuje kada pacijent, usled starenja, povreda, bolesti ili poremećaja, ima probleme sa kretanjem ili funkcijom pojedinih delova tela [1]. Medicinski uređaji koji se koriste kod fizikalne terapije vrše stimulaciju delova tela. To može biti elektro stimulacija, laserska, magnetna ili stimulacija putem ultrazvučnih talasa [1]. U okviru projekta „Inteligentni kabinet za fizikalnu terapiju“ koji je finansiran od strane Ministarstva za nauku i tehnološki razvoj Republike Srbije, razvija se sistem za osavremenjavanje uređaja za fizikalnu terapiju. Jedan od ciljeva ovog projekta je povezivanje uređaja za fizikalnu terapiju na server u cilju upravljanja i praćenja rada uređaja.

Medicinski uređaji koji se koriste za tretman sastoje se od analognog dela, koji proizvodi određenu vrstu stimulacije i digitalnog dela, koji upravlja analognim. Svaki od ovih uređaja predstavlja jedan ugrađeni sistem. Ugrađeni sistem (eng. *embedded system*) je sistem zasnovan na mikrokontroleru koji je napravljen tako da vrši jedan poseban zadatak sa mogućnošću izbora različitih opcija, ali nije dizajniran da bude programiran od strane krajnjeg korisnika [2].

Mikrokontroler (eng. *microcontroller*) je višenamenski, programabilni uređaj koji prihvata digitalne podatke kao ulaz, procesira ih prema uputstvima koje čuva u svojoj memoriji i daje rezultate kao izlaz. On sadrži jezgro procesora, memoriju, ulazno/izlazne linije, analogno/digitalne i digitalno/analogne konvertore, brojače,

generator takta [3]. Mikrokontroler je dizajniran za ugrađene sisteme, i predstavlja isto što i mikroprocesor za personalni računar.

Da bi se uspostavila komunikacija između uređaja za fizikalnu terapiju, neophodno je postojanje mrežnog hardvera i mrežnog softvera [4]. Od mrežnog hardvera svaki od uređaja treba da ima priključak za mrežni kabl, tj. Ethernet kontroler ili neki od adaptera za bežičnu komunikaciju. Kako bi mrežni hardver mogao da se koristi neophodan je mrežni softver. Projektovanje mrežnog softvera je znatno pojednostavljeno ako se on organizuje u slojeve (eng. *layers*) [4,5]. Svaki od slojeva nudi određene usluge višim slojevima. Mrežni protokol (eng. *network protocol*) predstavlja skup pravila o formatu i značenju poruka koje se razmenjuju prilikom komunikacije između procesa na istom sloju [4]. Mrežni protokol koji se koristi kod ugrađenih sistema za rad u realnom vremenu zahteva visoku efikasnost, determinisanost kašnjenja, operativnu robusnost, fleksibilnost konfiguracije, malu zauzetost memorije i nisku cenu po čvoru [6].

Cilj ovog rada je projektovanje i implementacija mrežnog protokola za komunikaciju medicinskih uređaja za fizikalnu terapiju sa centralnim računarom radi prikupljanja informacija i centralizacije upravljanja. U radu će biti dat pregled osnovnih delova uređaja za fizikalnu terapiju. Zatim će biti predstavljen klijent – server model [4], na osnovu kojeg je izvršeno projektovanje. Mrežni protokol će biti ilustrovan UML dijagramom na kome će biti prikazan jedan scenario upotrebe protokola. Na kraju biće dati rezultati opterećenja mreže prilikom rada protokola.

II. UREĐAJI ZA FIZIKALNU TERAPIJU

U ovom poglavlju su opisani zahtevi sistema u okviru koga je implementiran protokol, kao i pregled najvažnijih komponenti uređaja za fizikalnu terapiju.

U okviru projekta „Inteligentni kabinet za fizikalnu terapiju“ razvijen je sistem koji je omogućio povezivanje uređaja za fizikalnu terapiju i centralnog računara. Zahtevi koje ovaj sistem treba da ispuni su: (a) upravljanje i puštanje u rad različitih aparata za fizikalnu terapiju sa jednog mesta-računara; (b) jednoznačno definisanje više različitih vrsta terapije za jednog pacijenta, sa dnevnim rasporedom, dužinom terapije, zbirnim vođenjem ukupnog broja terapija; (c) računarsko zakazivanje termina terapije i rasporeda korišćenja medicinskih aparata; (d) različite statističke prikaze po pacijentu / medicinskom uređaju

Prilikom realizacije ovog sistema korišćeni su uređaji za fizikalnu terapiju firme Elektromedicina iz Niša.

Dušan Nešić, Darko Tasić and Nikola Grujić are students at the Department of Computer Science and Informatics, University of Niš, Faculty of Electronic Engineering, Aleksandra Medvedeva 14, 18000 Niš, Serbia, E-mail: cekanz@gmail.com, tasa87@gmail.com, grujicnikola87@gmail.com

Projektom je obuhvaćeno 6 uređaja za fizikalnu terapiju iz proizvodnog pogona ove kompanije. To su uređaji: Eksposan, Magnemed, Intermed, Vakumed, Diaton i Sonoton. Ovakvi uređaji su sastavni deo kabineta za fizikalnu terapiju koje oprema kompanija Elektromedicina. Prosečan kabinet poseduje 10 – 12 uređaja različitog tipa. Pacijentima se terapija zakazuje na svakih pola sata, tako da se u toku jednog radnog dana obavi oko 20 terapija.

Na svakom od uređaja moguće je izabrati parametre terapije, pokrenuti terapiju, zaustaviti terapiju kao i menjati određene parametre u toku terapije. Uređaji poseduju elektrode koje se povezuju sa pacijentom i prenose stimulaciju na određeni deo tela, zatim displej na kome se prikazuju parametri terapije, kao i tastere za podešavanje parametara. Na slici 1 je prikazan izgled Diatona koji je tipičan predstavnik uređaja za fizikalnu terapiju koji su se koristili prilikom realizacije projekta.



Slika 1. Izgled uređaja za fizikalnu terapiju.

Svi navedeni delovi predstavljaju interfejs uređaja ka korisniku, koji je u okviru pomenutog projekta povezan na ulazno izlaze linije mikrokontrolera. Mikrokontroler koristi, za proveru ispunjenosti određenih uslova, binarne promenljive koje mogu da uzmu vrednost 0 ili 1 i koje se nazivaju flegovima (eng. *flags*).

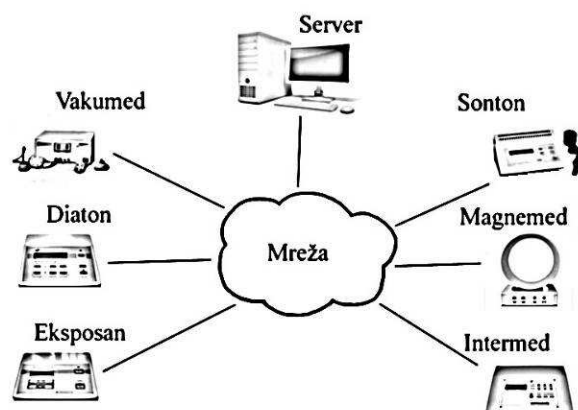
Mikrokontroler obično ima dva tipa memorije: programsku memoriju i memoriju podataka. Programska memorija (eng. *program memory*), za koju se uzima ROM ili Flash memorija, se koristi za smeštanje programa koji se izvršava na mikrokontroleru. U memoriji podataka (eng. *data memory*) se privremeno smeštaju podaci i rezultati kreirani i korišćeni tokom rada mikrokontrolera. Za nju se koristi RAM memorija [3].

U sledećem poglavlju biće opisan klijent – server model koji je primenjen kod realizacije sistema.

III. KLIJENT – SERVER MODEL

U sistemima za obradu podataka po klijent/server modelu mogu se uočiti tri klase komponenti: server, klijenti i mreža [4]. Na slici 2 predstavljena je topologija inteligentnog sistema za fizikalnu terapiju. Server (eng. *server*) predstavlja računar koji služi za upravljanje zajedničkim resursima, kao što su podaci; upravljanje bazom podataka kojoj pristupa više korisnika; kontrola pristupa i bezbednosti podataka i centralizovano obezbeđenje integriteta podataka. Klijenti (eng. *clients*) su

jednostavni uređaji koji koriste resurse sa servera [4]. Na slici 2 klijente predstavljaju uređaji za fizikalnu terapiju.



Slika 2. Topologija inteligentnog sistema za fizikalnu terapiju.

Kod klijent – server modela se odvijaju dva procesa: jedan na klijentu i jedan na serveru. Komunikacija se ostvaruje tako što klijentski proces preko mreže pošalje poruku serverskom procesu, i čeka na odgovor. Kada serverski proces dobije zahtev, on izvršava zahtevani zadatak ili pronalazi podatke i šalje odgovor.

Računarska mreža i mrežni softver omogućavaju prenos podataka između klijenta i servera. Skup slojeva i protokola koji čine mrežni softver se zajedničkim imenom nazivaju arhitektura mreže (eng. *network architecture*) [4]. Postoji nekoliko referentnih modela arhitekture mreže, ali teoretski najboljim i najkompletnijim se smatra OSI referentni model. Ovaj model ima sedam slojeva [3,4]. Prilikom realizacije protokola su obuhvaćeni mrežni, transportni i aplikativni sloj.

Zadatak mrežnog sloja (eng. *network layer*) je prenos podataka sa kraja na kraj mreže. On treba da omogućiti uspostavljanje, održavanje i raskid veze. Najvažnija funkcija mrežnog sloja je usmeravanje - rutiranje (eng. *routing*) odnosno odabir optimalnog puta između dve mreže koje mogu biti geografski daleko [4]. Najbitniji protokol na ovom sloju je IP protokol.

Transportni sloj (eng. *transport layer*) je granica između korisnički orijentisanih (viših) slojeva i komunikacijski orijentisanih (nižih) slojeva. Ovaj sloj deli podatke koji dolaze od strane pošiljaoca i ponovno ih spaja na strani primaoca. U slučaju da su podaci stigli pogrešnim redosledom on ih presloži u ispravan poredak. Ovaj sloj ima dva glavna protokola: UDP i TCP [4].

UDP (eng. *User Datagram Protocol*, *UDP*) je protokol koji koriste aplikacije koje ne zahtevaju pouzdan prenos podataka, ali imaju potrebe za manjim kašnjenjem. TCP (eng. *Transmission Control Protocol*, *TCP*) je pouzdan protokol koji garantuje dostavu poslatih podataka od jednog računara do drugog bez dupliranja ili gubljenja podataka. Da bi bilo moguće da više različitih programa na istom računaru istovremeno koristi usluge mreže, pored IP adrese koja služi za određivanje računara koji prima i šalje

podatke, uvodi se i 16-bitni broj koji se naziva *port* (eng. *port*) [3,4].

Sloj aplikacije (eng. *application layer*) sadrži sve protokole koje su najčešće potrebni korisnicima.

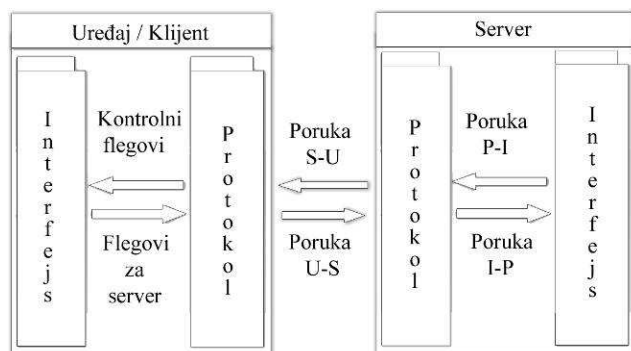
IV. PROJEKTOVANJE MREŽNOG PROTOKOLA

U ovom poglavlju biće objašnjeni detalji projektovanja protokola.

Sistem koji je izrađen u okviru projekta odgovara klijent – server modelu koja je opisana slikom 2. Mrežni softver koji omogućava povezivanje celokupnog sistema je protokol, koji je centralna tema ovog rada.

Mrežni protokol je sastavljen iz dva dela. Jedan se nalazi na uređaju i on predstavlja klijentski proces, dok je drugi deo na serveru i on je serverski proces. Ovakva podela je u skladu sa klijent – server modelom, uz tu razliku da oba ova dela protokola mogu da se ponašaju i kao klijent (da zahtevaju akciju) i kao server (da odgovaraju na zahtev).

Na slici 3 su date komponente celokupnog sistema. Vidi se da obe strane imaju komponentu protokola i komponentu interfejsa. Na server stani se komunikacija između ove dve komponente odvija razmenom poruka. Klijent strana je malo specifičnija, pošto ima mnogo manju procesorsku snagu, kao i ograničenu memoriju, tako da su ovde korišćeni flegovi za razmenu informacije između ovih komponenti.



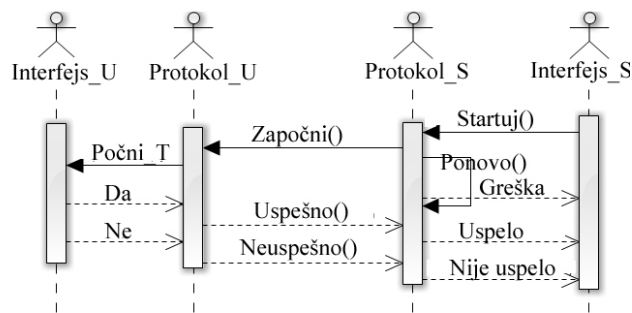
Slika 3. Komponente sistema.

Komunikacija između servera i uređaja na mreži se obavlja razmenom poruka putem UDP protokola na portovima 161 i 162, koji se originalno koriste u SNMP protokolu za kontrolu i nadgledanje uređaja preko mreže [7]. Kako je UDP protokol generalno nepouzdan, protokol je projektovan tako da podrži ponovno slanje poruka u slučaju njihovog gubitka na mreži. Protokol ima mogućnost otkrivanja novih čvorova, kao i izbacivanje čvorova koji nisu više aktivni. Pored toga omogućeno je još nekoliko zahteva od kojih su najvažniji: (a) Pokretanje terapije sa servera; (b) Zaustavljanje terapije sa servera; (c) Promenu parametara sa servera; (d) Periodičnu razmenu statusnih informacija; (e) Slanje obaveštenja serveru o pokretanju terapije sa uređaja; (f) Slanje obaveštenja serveru o zaustavljanju terapije na uređaju; (g) Slanje obaveštenja

serveru o grešci na uređaju; (h) Slanje obaveštenja o kraju terapije nakon isteka vremena; (i) Preuzimanje baze terapija sa servera.

Iz navedenih zahteva je proisteklo 11 scenarija upotrebe protokola. Na slici 4, u cilju ilustracije, je predstavljen jedan od UML dijagrama sekvence za pokretanje terapije od strane servera. Prilikom pokretanja terapije sa servera, komponenta protokola na strani servera (Protokol_S, slika 4) dobija poruku od interfejsa (Interfejs_S, slika 4), da je potrebno pokrenuti terapiju na uređaju koji se identifikuje preko jedinstvenog ID-ja. Protokol tada u svojoj tabeli nalazi preslikavanje ID u IP adresu uređaja kome treba uputiti zahtev za pokretanje terapije. Na poruku koja se šalje se dodaje potrebno zaglavlje i ona se šalje na mrežu.

Kada komponenta protokola na strani uređaja (Protokol_U, slika 4) primi poruku, aktivira određene flegove kako bi obavestila interfejs (Interfejs_U, slika 4) o tome da je potrebno pokrenuti terapiju. Kada interfejs obavi potrebne akcije za pokretanje terapije, obaveštava protokol o uspešnosti akcije. Tada protokol šalje određenu poruku nazad serveru kojom ga obaveštava da li je uspešno puštena terapija.



Slika 4. UML dijagram sekvence za scenario pokretanja terapije od strane servera.

Protokol na serveru na kraju obaveštava interfejs o pristiglom odgovoru na zahtev, čime se zaokružuje kompletan ciklus. Treba pomenuti i to da u slučaju da ne dobije odgovor posle određenog vremena, protokol na serveru pokušava još 2 puta da pošalje poruku uređaju. Ako ni nakon ta dva puta nema odgovora, interfejs se obaveštava o tome da je nastupila greška.

Na sličan način su projektovani i ostali slučajevi korišćena protokola u sistemu.

V. REZULTATI IMPLEMENTACIJE

Za realizaciju protokola na strani uređaja korišćena je razvojna ploča LV-18F v6 proizvođača MikroElektronika, sa mikročipom PIC 18F87J60. Ova komponenta je programirana u razvojnom okruženju mikroC PRO v 4.15. Ukupna veličina ovog dela protokola je 44Kb, što predstavlja oko 35% procenata programske memorije korišćenog mikroprocesora.

Komponenta protokola na strani servera je razvijen u programskom jeziku C# u razvojnom okruženju Visual Studio 2008. On zauzima 28KB, što je manje od jednog procenta veličine cele serverske aplikacije.

Broj različitih tipova poruka koje se koriste u sistemu je dat u tabeli I. Sve poruke date u tabeli I označene su na slici 3.

TABELA I
BROJ TIPOVA PORUKA KOJE SE KORISTE U SISTEMU

Poruka	Broj poruka
Poruka uređaj – server	15
Poruka server – uređaj	19
Poruka protokol – interfejs na serveru	20
Poruka interfejs – protokol na serveru	8
Flegovi za server	15
Kontrolni flegovi	15

U cilju evaluacije vremena odziva i brzine razmene, korišćen je programski alat Wireshark za snimanje realnog protoka podataka između servera i uređaja u toku terapije. Na slici 5 je dat prikaz ekrana iz navedenog programa. Vidi se da je razmenjeno nekoliko UDP poruka između dve IP adrese. Za poruku koja se posmatra vidi se da je njena veličina 94B.

Time	Source	Destination	Protocol
7.543245	GemtekTe_76:19:3f	Broadcast	ARP
7.543257	00:1f:29:91:a0:ea	GemtekTe_76:19:3f	ARP
7.544352	192.168.1.105	192.168.1.100	UDP
16.457123	192.168.1.105	192.168.1.100	UDP
16.462184	192.168.1.100	192.168.1.105	UDP
21.241921	192.168.1.105	192.168.1.100	UDP
21.244542	192.168.1.100	192.168.1.105	UDP
26.477200	192.168.1.105	192.168.1.100	UDP
26.481862	192.168.1.100	192.168.1.105	UDP
27.594573	192.168.1.105	192.168.1.100	UDP
30.340463	192.168.1.105	192.168.1.100	UDP
30.344866	192.168.1.100	192.168.1.105	UDP
33.750747	192.168.1.105	192.168.1.100	UDP
33.755153	192.168.1.100	192.168.1.105	UDP
36.456242	192.168.1.105	192.168.1.100	UDP
36.458894	192.168.1.100	192.168.1.105	UDP

Frame 12 (94 bytes on wire, 94 bytes captured)

Slika 5. Prikaz ekrana iz programa Wireshark

U Tabeli II je dat pregled ostvarenog saobraćaja za svaki od identifikovanih scenarija. Za svaki scenario je dat broj poruka koji se razmeni između uređaja i servera prilikom dešavanja tog scenarija, zatim učestalost dešavanja scenarija u toku jednog dana i na kraju ukupan protok koji se ostvari za jedan dan. Merenja su izvedena u uslovima koji simuliraju kabinat za fizikalnu terapiju od 12 uređaja, pod pretpostavkom da se terapija zakazuje na pola sata, radni dan traje 10 sati i da je prosečna veličina poruke 80B. Ilustracije radi, za započinjanje terapije sa servera razmene se 2 poruke, što se pod opisanim uslovima desi 10 puta za jedan radni dan i tom prilikom se ostvari saobraćaj od 1,6KB (tabela II, osenčena vrsta).

TABELA II
OPTEREĆENJE MREŽE PO SLUČAJEVIMA KORIŠĆENJA

Scenario	Broj por.	Učest. scenar.	KB
Prijavljivanje na sistem	5	1	0,4
HELLO poruke	2	3600	562,5
Početak terapije, uređaj	2	10	1,6
Početak terapije, server	2	10	1,6
Kraj terapije	2	20	3,2
Promena parametara, server	2	50	8
Promena parametara, uređaj	2	50	8
Prekoračenje	2	5	0,8
Zaustavljanje terapije, uređaj	2	5	0,8
Zaustavljanje terapije, server	2	5	0,8
Sinhronizacija baze, uređaj	24	1	1,9

Zbirni saobraćaj za jedan dan iz tabele II iznosi 589,6 KB. Pošto je ukupan saobraćaj za jedan dan veoma mali, uređaji mogu da budu povezani preko veza koje imaju veoma mali protok, kao što su modemske veze od 56K.

VI. ZAKLJUČAK

U ovom radu prikazan je mrežni protokol za komunikaciju medicinskih uređaja za fizikalnu terapiju sa centralnim računarom radi prikupljanja informacija i centralizacije upravljanja. Dat je pregled osnovnih delova uređaja za fizikalnu terapiju. Predstavljen je klijent – server model, na osnovu kojeg je bilo izvršeno projektovanje. Mrežni protokol je ilustrovan UML dijagramom na kome je prikazan jedan scenario upotrebe protokola. Na kraju su dati rezultati opterećenja mreže prilikom rada protokola.

Projektovani protokol otkriva nove čvorove i izbacuje neaktivne, ima mogućnost za ponovno slanje izgubljenih poruka, zauzima mali deo memorije, ne opterećuje mrežu velikim saobraćajem i samim tim ispunjava osnovne zahteve koji se traže od protokola na ugrađenim sistema.

LITERATURA

- [1] "Guide to Physical Therapist Practice, Revised 2nd Edition", American Physical Therapy Association, USA, 2001.
- [2] S. Heath, "Embedded systems design", 2nd ed., Newnes, UK, 2003.
- [3] J. Axelson, "The Microcontroller Idea Book: Circuits, Programs & Applications Featuring the 8052-BASIC Single-Chip Computer", Lakeview Research, US, 1994.
- [4] A. Tanenbaum, "Računarske mreže", prevod četvrtog izdanja, Mikro knjiga, Beograd, Srbija, 2005.
- [5] L. Peterson, B. Davie, "Computer Networks, Fourth Edition: A Systems Approach", Morgan Kaufmann Publishers, San Francisco, USA, 2007.
- [6] B. Upender, P. Koopman, "Embedded Communication Protocol Option", Proceedings of the Embedded Systems Conference, San Jose, CA, October 3-5, 1993.
- [7] D. Zeltserman, "A Practical Guide to SNMPv3 and Network Management.", Upper Saddle River, New York, USA, 1999.

Bežična komunikacija u industrijskim računarskim mrežama

S. Petković

Sadržaj - Savremeni trend razvoja i unapređivanja industrijskih postrojenja uveliko nameće umrežavanje proizvodnih pogona i njihovo organizovanje u hijerarhijski osmišljenu celinu sa različitim nivoima upravljanja i kontrole. Počelo se sa razvojem raznih protokola komunikacije za sve nivoe mreže, odnosno proizvodnje, kako bi se omogućila nesmetana implementacija na postojeću mrežu, i isto tako omogućila proizvodnja što većeg broja uređaja koji bi se mogli međusobno povezati. Bežične računarske mrežne tehnologije se sve više koriste u sistemima za upravljanje i nadzor u industriji i industrijskim postrojenjima. Glavni razlozi za to su prednosti koje takve aplikacije daju: brže, jednostavnije i jeftinije praktično realizovanje, modifikovanje i proširivanje sistema, jeftinija i mobilnija mrežna infrastruktura, jednostavnije i jeftinije održavanje.

Imajući u vidu da su u industrijskim postrojenjima uglavnom prisutne i često izražene jače električne smetnje, pri projektovanju i realizovanju ovakvih sistema potrebno je o tome voditi računa i koristiti snažniju opremu za bežično umrežavanje, odnosno opremu adekvatne snage.

I. INDUSTRIJSKI BEŽIČNI LAN (INDUSTRIAL WIRELESS LAN-IWLAN)

Moderni trend u industrijskim računarskim mrežama je i sve češća primena bežičnih veza za realizaciju neke vrste udaljenog upravljanja ili udaljenog praćenja nekog industrijskog postrojenja ili industrijskog procesa. Komunikacija između prenosivog računara i ostale mreže PLC (Programmable Logic Controller) sistema ostvaruje se preko bežične mreže protokolom IEEE 802.11, koji je veoma sličan ethernetu, sa svega nekoliko razlika. Otuda je potekao i njegov naziv WLAN. Taj protokol ima više definisanih standarda koji se razlikuju u fizičkom sloju, po frekvencijama i modulacijama rada. Postoji nekoliko 802.11 standarda koji su odobreni od strane IEEE (engl. Institute of Electrical and Electronics Engineers, Inc.), među kojima se u industrijskim bežičnim komunikacionim modulima sreće najčešća primena 802.11a, 802.11b, 802.11g, 802.11h, 802.11e, 802.11i. Vrlo česte su i njihove kombinacije u hardverskim rešenjima. Osnovna razlika u standardima je u radijskoj frekvenciji na kojoj rade:

- 802.11a radi na frekvencijama oko 5 GHz,
- 802.11b i g rade na frekvenciji od 2,4 GHz,
- 802.11h je modifikacija ostalih 802.11 specifikacija

radi kompatibilnosti sa evropskim propisima u opsegu od 5 GHz,

- 802.11e je dodatak QoS (Quality of Service) za 802.11a, b i g za aplikacije prenosa glasa ili videa i
- 802.11i poboljšava bezbednost bežičnih mreža.

U industrijskom pogonu i industrijskim primenama je potrebno imati što kvalitetniji signal zbog različitih uređaja koji mogu izazvati smetnje pri korišćenju bežične mreže. Zbog toga je u industriji uglavnom upotrebljen infrastrukturni način realizovanja mreže.

Industrijski bežični LAN (IWLAN) pruža nove perspektive za pouzdanu automatizaciju. Robusni bežični komunikacioni moduli različitih proizvođača predstavljaju osnovu za integrisana rešenja u svim granama industrije koja će omogućiti pouzdaniju komunikaciju pa i u oblastima gde je teško ili nemoguće postići drugačiju komunikaciju. Na sledećoj slici dat je prikaz jednog takvog modula marke Siemens.



Uglavnom komunikacioni moduli ovakvog tipa nude različite pogodnosti u pogledu pouzdanosti, robusnosti i bezbednosti. Pored toga što se troškovi ožičenja smanjuju, štedi se i na vremenu potrebnom za kabliranje. Pouzdanost se ogleda u cikličnom i predvidivom protoku podataka, brzom prenosu konekcije na sledeću (roaming) stanicu, praćenju bežične veze, bežičnom redundantnosti i automatskom prebacivanju frekvencijskih kanala. Robusnost se ogleda kroz mehaničku stabilnost, otpornost na prašinu i kondenzaciju u industrijskim postrojenjima. Što se bezbednosti veze tiče, postoje standardni mehanizmi za identifikaciju korisnika (autentifikacija), kriptovanje podataka kao i visok stepen zaštite od neovlašćenog

pristupa pomoću WPA2 i (*Advanced Encryption Standard*) AES tehnika. Takođe je sve popularnije da se pored svih navedenih mogućnosti integrišu i najsavremeniji servisi kao što je VoIP (Voice over IP) i na taj način se povećava iskorišćenost jedne takve mrežne infrastrukture.

II. REALIZACIJA BEŽIČNOG UPRAVLJANJA SIEMENS PLC-OM

U konkretnim laboratorijskim uslovima, za realizaciju bežičnog upravljanja upotrebljen je standardni WLAN ruter. Laboratorijski uslovi su daleko optimalniji od bilo kakvog industrijskog proizvodnog okruženja pa nije bilo potrebe za robusnijim bežičnim komunikacionim modulima (Industrial Wireless LAN- IWLAN- modulima) kakvi se primenjuju u industriji, a konfiguracioni postupak i parametri za podešavanje su veoma slični. Možda standardni WLAN ruteri poseduju i nešto više opcija za konfigurisanje i više servisa od IWLAN komunikacionih modula, ali, pošto se koristi standardizovan 802.11 protokol i kod jednih i kod drugih, u laboratorijskim uslovima i za eksperimentalne varijante, WLAN ruter u mnogome može da omogućiti realizaciju jedne realne demonstracije udaljenog bežičnog upravljanja. Naravno, i kada je domet u pitanju treba voditi računa pri projektovanju i realizovanju ovakvih sistema i koristiti snažniju opremu za bežično umrežavanje, odnosno opremu adekvatne snage. U laboratorijskim uslovima bitno je da snaga opreme zadovoljava demonstracioni nivo. Na sledećoj slici dat je prikaz laboratorijskog panela sa SIEMENS PLC-om i Wireless ruterom.



Slika 1. Laboratorijski panel sa SIEMENS PLC-om i Wireless ruterom.

Potrebno je kofigurisati sve parametre PLC-a pomoću softverskog okruženja STEP7, SIMATIC WinCC flexible i SIMATIC WinCC flexible Runtime. Takođe treba učitati neki prethodno napravljeni program za PLC, odnosno zadatak u obliku programa koji će on da izvršava. Ovde je demonstracije radi, dat primer logičkog „i-kola“ koje pali jednu LED-diodu na izlazu.

Akcenat je stavljen na konfigurisanje parametara mrežnih komponenti kako bi se ostvarila bežična komunikacija, a sa njom i bežično upravljanje udaljenim sistemom. Kada se takva komunikacija ostvari, PLC-u se mogu zadavati programi različite složenosti.

Kada se sve konfiguriše kako treba, korišćenjem nekog od web čitača koji se standardno instaliraju na PC računaru, trebalo bi da se pozivanjem preko IP adrese, sa udaljenog laptopa koji je u dometu konfigurisane bežične mreže, može otvoriti startna strana za logovanje na server, odakle se zatim može pokrenuti program na PLC-u i pobuditi zadati izlaz kontrolera.

Realizacija udaljenog bežičnog upravljanja ostvarena je na laboratorijskoj opremi SIEMENS PLC-a i upotrebljen je sledeći hardver:

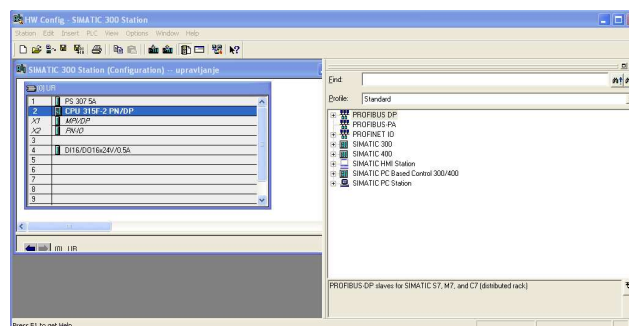
- Siemens CPU 315F-2 PN/DP,
- Modul za napajanje PS 307 5A,
- Modul sa digitalnim ulazima i izlazima: DI 16/DO16x24V/0.5A,
- Wireless Network ruter Linksys WRT54GL,
- desktop računar,
- laptop računar sa wireless karticom;

i sledeći softver:

- STEP 7 V5.4,
- SIMATIC WinCC flexible 2005 advanced,
- SIMATIC WinCC flexible Runtime 2005 advanced,
- LINKSYS SETUP software za konfigurisanje wireless rutera.

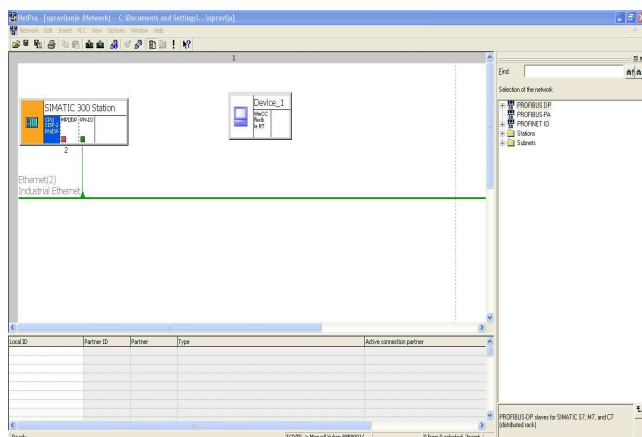
A. Kreiranje projekta u Simatic manager-u

Najpre treba izvršiti konfigurisanje PLC sistema. Nakon pokretanja STEP 7 Simatic manager-a i kreiranja novog projekta, treba podesiti hardversku konfiguraciju koja odgovara laboratorijskoj opremi.



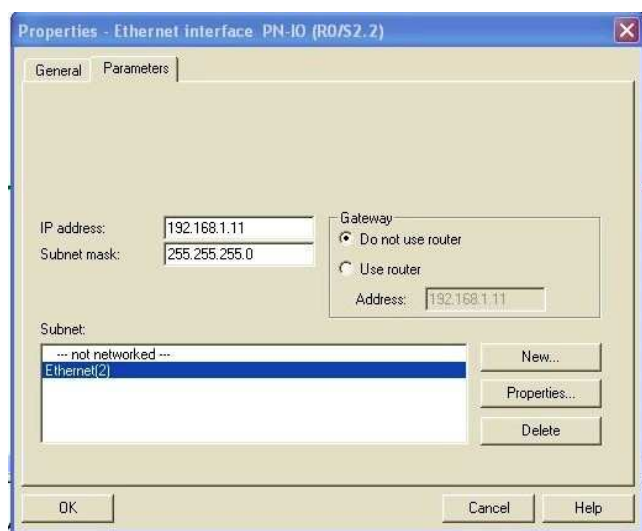
Slika 2. Hardverska konfiguracija.

Za komunikaciju, odabira se Industrial Ethernet protokol:



Slika 3. Odabir Ethernet protokola.

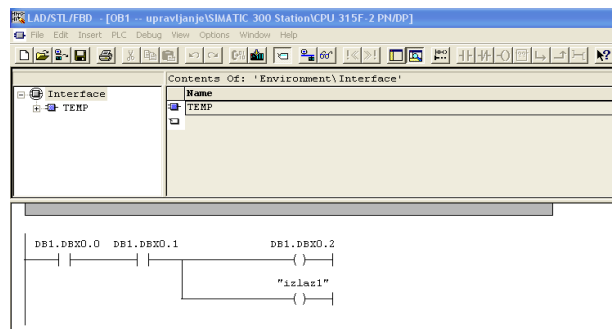
Nakon toga u *Properties* tabu ethernet interfejsa će se zadati IP adresa 192.168.1.11 i maska pod mreže PLC-a 255.255.255.0. Izbegnuta je adresa 192.168.1.1 jer ona spada u adrese koje su rezevisane za rutere na mreži.



Slika 4. Properties tab ethernet interfejsa PLC-a.

Potrebno je konfigurirati i parametre mrežne kartice PC računara. IP adresa će takođe biti statička i biće 192.168.1.100 i naravno ista pod mreža kao i PLC sa maskom 255.255.255.0. Ovdje je uzeta upravo ova adresa jer se kasnije pojavljuje kao podrazumevana u Sma@rt Server-u.

Uz prethodno snimanje promena, ovako podešena konfiguracija će se klikom na dugme download učitati u PLC. Ako nema grešaka, ni jedna od led-dioda na kontroleru ne bi trebalo da svetli crveno. Sada je sve spremno za programiranje i evo prikaza napravljenog demonstracionog programa.

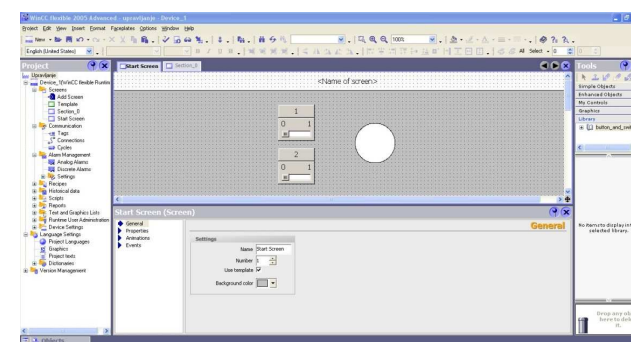


Slika 5. Demonstracioni program.

Da bi se kasnije ostvarila veza sa vizuelizacijom, dodaće se još jedan data blok, gde će se smestiti promenljive. Data blok će biti DB1 i u njega će se upisati tri promenljive tipa BOOL : Uključi, Isključi i Potvrda. Njihova inicijalna stanja možemo staviti kao FALSE.

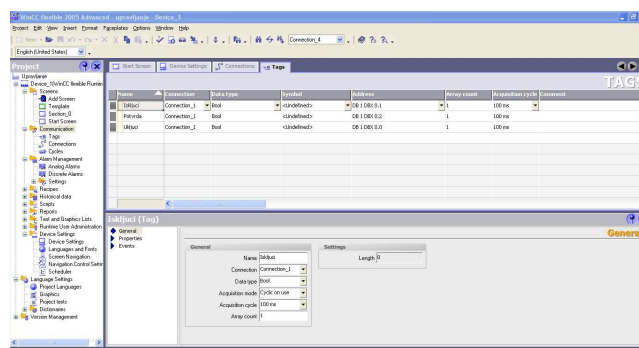
B. Vizuelizacija u WinCC Flexible-u

Nakon kreiranja projekta na WinCC runtime PC-u postavlja se sledeće: jedan ekran i na njemu se postavljaju dva prekidača, sa oznakama 1 i 2, i jedan idikator (križić bele boje na slici 6). Za ove objekte se moraju vezati odgovarajući tagovi. Za vizuelizaciju u ovom zadatku upotrebljen je običan PC računar.



Slika 6. Ekran sa dva prekidača i jednim idikatorom.

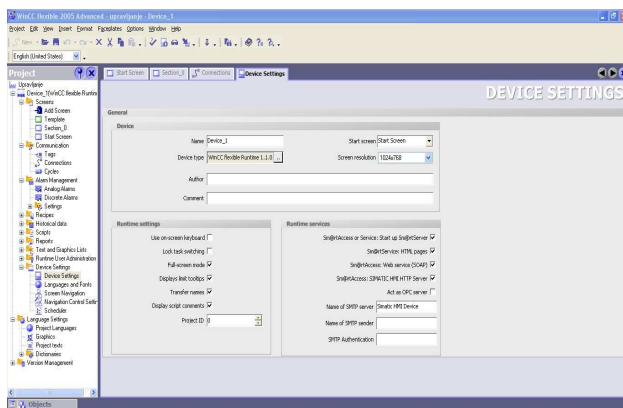
Takođe je potrebno povezati tagove i konekciju Tagova, to se podešava u opciji *Communication-Tags*



Slika 7. Povezivanje tagova u WinCC flexible-u.

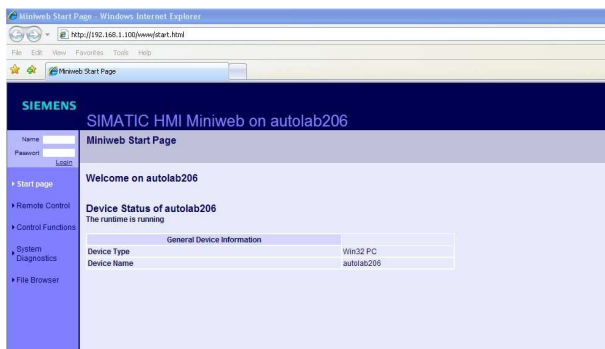
Sledeći korak je omogućiti pristup sistemu na LAN mreži kako bi se preko web pretraživača moglo pristupiti aplikaciji.

U tab-u *Device Settings* - *Device Settings*, pod *Runtime service*, primetićemo opcije *Start up Sm@rt Server*, *Sm@rt Service* i *Sm@rt Access*, i oni će se aktivirati. Ove opcije omogućiću da se pokrene softver na serveru koji će služiti da se pomoću *Sm@rt Access*-a čitaju stranice u web čitaču i pristupa sa udaljene lokacije. Naime, Siemens je napravio par standardnih HTML stranica, koje se mogu naći u folderu WinCC-a, i njihovim pozivanjem u web čitač, pomoću servera, omogućen je pristup. Po standardu Username je: administrator, password je: 100. Naravno, ovi parametri se lako mogu promeniti, kao i izgled same HTML stranice. Pristup RT uređaju je napravljen korišćenjem Sm@rt Client Siemens aplikacije, koja u stvari predstavlja VNC (Virtual Network Computing) program.



Slika 8. Aktiviranje potrebnih opcija.

Nakon što su aktivirane potrebne opcije, po standardu se automatski aktivira i Server. Unošenjem adrese 192.168.1.100 u web čitač PC računara dobija se prikaz strane:



Slika 9. Izgled ekrana u IE explorer-u.

C. Bežično povezivanje na sistem pomoću laptop računara

Nakon uspešnog povezivanja na Siemens PLC bežičnu mrežu, treba otvoriti web čitač, IE ili Mozilla (koji bi trebalo da imaju najnoviji Java Runtime instaliran) i

zadajemo adresu servera: <http://192.168.1.100>. U čitaču će se pojaviti sledeća početna HTML strana.

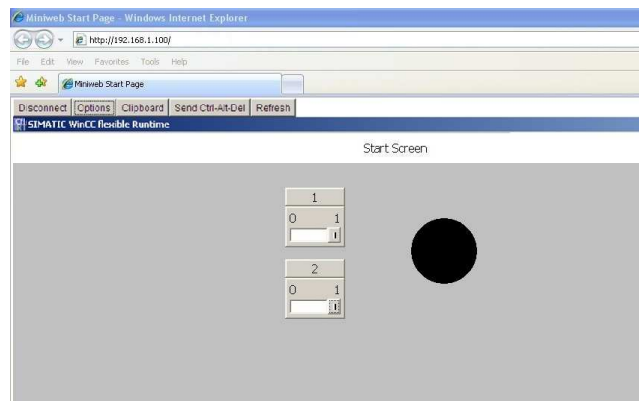


Slika 10. Početna HTML strana servera: <http://192.168.1.100>.



Slika 11. Strana za logovanje u web pretraživaču.

Sledeća slika prikazuje udaljeno upravljanje preko bežične mreže, ostvareno sa laptop računara :



Slika 12. Preuzeto upravljanje nad procesom – uključeno „i-kolo“.

Na raspolaganju su sledeće opcije: *Remote Control* (daljinska kontrola), *Control Functions*, *File Browse* (pomoću koga se mogu pregledati postojeće HTML strane) i *System diagnostic*.

Nakon logovanja, može se pristupiti udaljenom upravljanju, odnosno upravljanju preko bežične mreže. Više od jednog računara, nije moguće povezati na WinCC Flexible RT sistem.

Kada se izvrši logovanje na RT sistem, preuzima se potpuna kontrola nad sistemom.

III. ZAKLJUČAK

Zadatak realizovan na laboratorijskoj opremi SIEMENS PLC-a koji je u ovom radu opisan prikazuje način praktičnog projektovanja i realizovanja sistema za upravljanje u industriji uz primenu PLC uredjaja, personalnih i prenosivih računara i bežične komunikacije. Iako se radi o relativno jednostavnijem sistemu realizovanom u laboratoriji, opisani principi i rešenja se na isti ili sličan način realizuju i na mnogo složenije i zahtevnije aplikacije u različitim oblastima primene, a prvenstveno na slične primene u industrijskim postrojenjima i sistemima.

Slični hardverski principi i slična softverska rešenja se lako prilagođavaju ili jednostavno razvijaju u skladu sa konkretnom primenom.

LITERATURA

- [1] S. Mackay, E. Wright, D. Reynders, J. Park, *Practical Industrial Data Networks: Design, Installation and Troubleshooting*, 2004, IDC Technologies.
- [2] S. Mackay, E. Wright, J. Park, *Practical Fieldbus, DeviceNet and Ethernet for Industry*, 2006, IDC Technologies
- [3] S. Mackay, E. Wright, J. Park, *Practical Data Communications for Instrumentation and Control*, 2003, IDC Technologies.
- [4] Materijal sa internet adrese
<http://www.automation.siemens.com/mcms/automation/en/industrial-communications/iwlan-industrial-wireless-communication/Pages/Default.aspx>
- [5] Materijal sa internet adrese
http://www.automation.siemens.com/mcms/industrial-communication/en/industrial-wireless-communication/network_components/Pages/network-components-iwlan.aspx

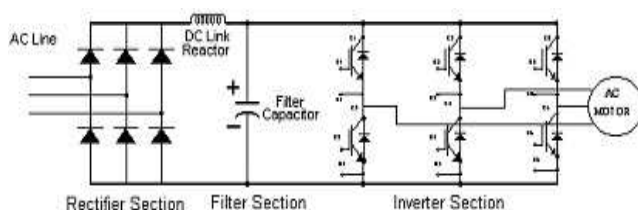
Primena opreme Schneider Electric u upravljanju cirkulacionim pumpama kod sistema daljinskog grejanja

M. Mihajlović, M. Đorđević

Sadržaj – Trend u upravljanju elektromotornim pogonima je zamena motora jednosmerne struje asinhronim motorima upravljanih frekvencijskim regulatorima pomoću kojih se postižu dobre upravljačke karakteristike. Puštanjem u rad motora velikih snaga (reda MW) direktnim priključivanjem na energetski sistem destabilišu se isti. Takva velika preopterećenja elektro sistema nisu dozvoljena od strane elektroprivrede, a ako jesu onda su veoma skupa za potrošača. Primenom frekvencijskih regulatora smanjena su preopterećenja energetskog sistema jer regulator postepeno povećava napon i frekvenciju statora asinhronog motora. Ovaj rad posvećen je uređaju za regulaciju brzine asinhronog motora (Altivar 71) i pratećoj opremi. Takođe biće izložen primer upravljanja asinhronim motorom u laboratorijskim uslovima.

I. FREKVENCIJSKI REGULATOR ALTIVAR 71

Unutrašnja struktura frekvencijskog regulatora je data na slici 1.



Slika 1. Unutrašnja struktura frekvencijskog regulatora.

Frekvencijski regulator radi na sledeći način. Prvo se u ispravljačkom stepenu konvertuje trofazno naizmenično napajanje (AC linija) u jednosmerni napon (DC linija), nakon čega se u filternom stepenu vrši njegovo „glačanje“. Tako „izglačani“ napon se dovodi na invertorski stepen, gde se jednosmerni napon ponovo pretvara u naizmenični, okidanjem odgovarajućih grupa tranzistora. Na ovaj način dobijaju se impulsi jednosmernog napona jednakih amplituda, različitih širina (trajanja) i polariteta (+/-).

Širina impulsa se određuje u upravljačkom kolu odgovarajućim trajanjem okidnog impulsa tranzistora u zavisnosti od željene frekvencije struje u statoru. Naime širim impulsima odgovara manja frekvencija struje u statoru, a užim veća. Odgovarajuća promena širine i

frekvencije ovih impulsa u namotajima statora izaziva stvaranje struje čija se efektivna vrednost može aproksimirati sinusnom funkcijom.

Jednačina kojom se iskazuje brzina obrtanja magnetnog polja statora je:

$$\omega = 2\pi f = \frac{2\pi n_s}{60} \left(\frac{\text{obr}}{\text{min}} \right) \quad (1)$$

gde je ω – brzina obrtnog magnetnog polja statora, f – frekvencija napajanja statora, broj 60 u obrascu je uveden radi transformacije jedinice obrtaja u sekundi (o/s) na obrtaje u minuti (o/min), a n_s – sinhrona brzina obrtnog magnetnog polja statora.

Iz jednačine 1 sledi:

$$n_s = \frac{60f}{p} \left(\frac{\text{obr}}{\text{min}} \right) \quad (2)$$

gde je p – broj pari polova na statoru.

Iz jednačine 2 se zaključuje da sinhrona brzina direktno zavisi od frekvencije napajanja statora, što je dovelo do toga da se regulacija brzine reguliše promenom samo jednog parametra čime se postiže brža i bolja regulacija.

Međutim zbog inercije, otpora u ležajevima osovine statora javlja se za posledicu odstupanje brzine rotora za sinhronom brzinom ortnog magnetnog polja statora. Ova pojava se naziva klizanje, označena je sa „s“ i izražava se procentualno. To je jedini nedostatak asinhronih motora u poređenju sa motorima jednosmerne struje.

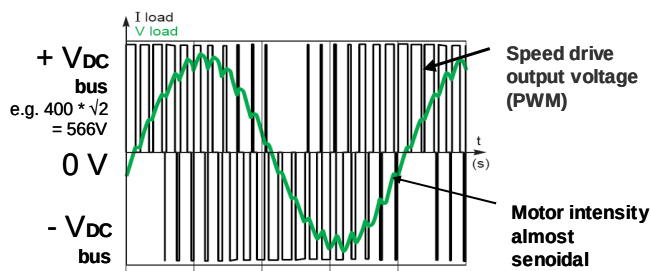
$$s = \frac{n_s - n}{n_s} * 100 \quad (3)$$

gde je n – brzina obrtanja osovine (rotora) motora.

Svaki proizvođač motora ovaj podatak ispisuje na natpisnoj pločici motora. Taj podatak se unosi i u tablicu podataka o motoru u frekvencijskom regulatoru iz razloga da bi regulator preciznije upravljao motorom kada se zada referentna brzina i da bi mogao u toku rada preciznije da proračunava trenutnu brzinu obrtanja rotora.

M. Mihajlović i M. Đorđević su studenti na modulu za Upravljanje sistemima, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija,

E-mail: elektromicko@gmail.com, djordjevic@rocketmail.com



Slika 2. PWM i struja u namotajima rotora.

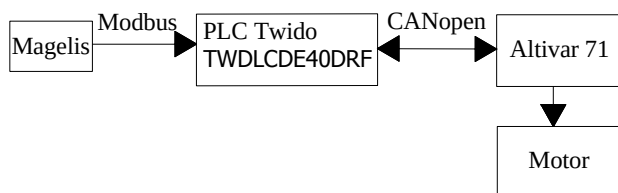
II. REALIZACIJA UPRAVLJANJA CIRKULACIONIM PUMPAMA

A. Zadatak

U laboratorijskim uslovima izvršiti upravljanje asinhronim motorom koristeći panel osetljiv na dodir tipa Magellis, programabilni logički kontroler PLC iz familije Twido, komunikacione protokole CANopen i Modbus, i frekvencijski regulator Altivar 71.

B. Realizacija zadatka

Upravljačke komande se zadaju preko Magellis panela osetljivog na dodir. Komanda setuje ili resetuje odgovarajuću memorijsku lokaciju u panelu koja se Modbus komunikacionim standardom prenosi u PLC. PLC izvršava logički program koji na zadati upravljački signal u skladu sa programom i podešavanjima prosleđuje upravljačku komandu invertoru Altivar 71 putem CANopen industrijskog standarda. Invertor reaguje na upravljačku komandu tako što startuje, zaustavlja ili reguliše brzinu motora po unapred definisanim rampama ili referentnim brzinama respektivno. Blok šema opisanog sistema data je na slici 3.



Slika 3. Blok šema sistema upravljanja motorom.

Da bi opisani sistem funkcionisao neophodno je najpre sve komponente povezati u skladu sa standardima koje je propisao proizvođač.

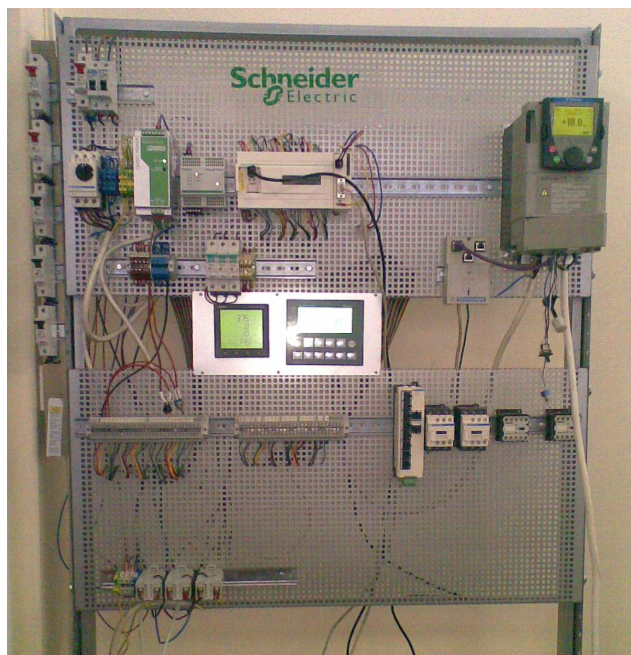
Korišćene komponente proizvođača Schneider Electric:

- o PC računar sa Windows 2000 ili XP operativnim sistemom
- o Strujni transformator - 16451
- o Magnetni motorni prekidač - GV2-L08

- o Digitalni merač snage – Power Logic PM700
- o Jednosmerni izvor napajanja - Telemecanique ABL8MEM24012
- o Programabilni logički kontroler iz familije Twido – TWDLCDE40DRF
- o Komunikacioni modul - CANopen TWDNCO1M
- o Upravljački panel osetljiv na dodir – Magellis XBT RT500
- o Frekvencijski regulator - Altivar 71 ATVHO75N4
- o PLC priključni kabl - XBTZ9980
- o Račva – VW3CANTAP2
- o Dodatna oprema za povezivanje - VW3CANCARR03
- o Motor – Sever 1ZK9096 (750W, 3 ~ Mot, 220/380V, cosφ 0.72, 50Hz, 920o/min, s = 1%)

Zatim se pristupa programiranju svakog elementa sistema na sledeći način:

- 1) Panel osetljiv na dodir se programira u programskom okruženju Vijeo Designer Lite. U programu se vrši postavljanje tastera, prekidača, grafikona, trend grafova, navigacije po prozorima aplikacije i signalizacija alarmnih stanja procesa. Zatim se izvrši povezivanje PC računara sa Magellis panelom osetljivim na dodir komunikacionim kablom XBTZ925(A) nakon čega se program snimi u memoriju panela.
- 2) Programabilni logički kontroler (PLC) programira se u programskom okruženju Twido Suite (pisanje leder dijagrama i konfigurisanje komponenti sistema), takođe u ovom programu se kofigurišu i standardi komunikacije PLC-a sa perifernim uređajima (Magellis, Altivar). Zatim se PLC poveže sa PC računarom XBTZ9780 kablom i izvrši se transfer programa u memoriju PLC – a. PLC se postavi u RUN tzv. radnom režimu čime se startuje njegov rad.
- 3) Frekvencijski regulator Altivar 71 se podešava manuelno preko HMI panela. Odnosno u regulator se upisuju podaci sa natpisne pločice motora, podešavaju se rampe ubrzanja, usporavanja, kočenja, smer obrtanja rotora motora. Podešava se tip upravljanja motorom na U/F u 5 tačaka zbog zahteva radnog procesa da se u koracima povećavaju napon u frekvencija i na taj način savlada veliki polazni moment na osovini cirkulacione pumpe.



Slika 4. Laboratorijska maketa sa opremom Schneider Electric.

III. ZAKLJUČAK

Razvoj Energetskih poluprovodničkih komponenti (diode, tranzistori, mosfeti, IGBT itd.) i mikroprocesora doprineo je poboljšanju upravljačkih karakteristika asinhronih motora, naime snižena je cena upravljanja po kW snage motora što znatno utiče na izbor uređaja za upravljanje motorima.

Osnovna svrha im je regulacija i stabilizacija brzine, ali takođe utiču i na poboljšanje karakteristika prilikom startovanja i zaustavljanja motora.

Pored primene za pokretanje pumpi, o čemu se spominje u radu, ovi uređaji se koriste skoro svuda gde se upotrebljavaju motori. Tako na primer koriste se i u industriji, u proizvodnim pogonima (pivare, auto-industriji, fabrike keksa, čokolade, rudarskim kopovima), kod aviona, dizalica itd.



Slika 5. Asinhroni motor snage 400kW koji pogoni cirkulacionu pumpu u Toplani.

IV. ZAHVALNICA

Autori se zahvaljuju svim nastavnicima i saradnicima sa Katedre za Automatiku. Autori se zahvaljuju na saradnji radnicima i inženjerima preduzeća JKP Gradska toplana Niš. Ovaj projekat predstavlja završni ispit iz predmeta Regulacija elektromotornih pogona.

V. LITERATURA

- [1] Električne mašine, Elektronski fakultet Niš.
- [2] Literatura dostupna na:
http://bussmann.ru/doc_pdf/inverters/ATV71/atv71-programming
- [3] Literatura dostupna na:
http://bussmann.ru/doc_pdf/inverters/ATV71/atv71_installation_manual_eng.
- [4] Literatura dostupna na:
http://www.plcs.net.pl/downloads/schneider/XBT-N_manual_en.pdf.
- [5] Literatura dostupna na:
<http://www.powerlogic.com/literature/63230-501-209.pdfT>.
- [6] Literatura dostupna na:
http://v1.graybar.com/automation/ga_manuals/Magelis/XBTG/Vijeo%20Designer%20Tutorial.pdf
- [7] Literatura dostupna na: www.schneiderelectric.com

GreatWarriors – strateška multiplayer igra za bada OS

A. Ilić, V. Janković, S. Stošović

Sadržaj – U ovom radu je predstavljena aplikacija za mobilni telefon pod nazivom GreatWarriors. Ona predstavlja prvu multiplayer aplikaciju za bada operativni sistem koji koristi veliki broj Samsung smart telefona. Termin multiplayer podrazumeva da igru mogu igrati dva korisnika između sebe korišćenjem Internet ili Bluetooth tehnologije. Aplikacija je razvijena u Bada SDK 1.0 na Eclipse razvojnom okruženju. Korišćen je programski jezik C++, dok su za određene funkcionalnosti korišćeni Flash Lite 3.1, PHP i MySQL.

I. UVOD

Mobilni telefoni predstavljaju novu eru u razvoju računarske i komunikacione tehnologije, tako da postaju sve pristupačniji i imaju sve veće mogućnosti. Za njih se razvija softver koji omogućava korisniku da ima pristup svim važnim informacijama ali i omogućava korisniku zabavu kroz najrazličitije igre. U poslednje vreme društvene mreže postaju sve popularnije, tako da mobilni telefoni imaju sve veću ulogu na toj sceni.

Za razliku od desktop aplikacija i računara, mobilni telefoni se dosta razlikuju. Osim razlika u samom hardveru, dimenzije telefona su mnogo manje od dimenzija klasičnog desktop računara. U pogledu resursa mobilni telefon je dosta siromašniji, mada zadnjih godina na tržište dolaze telefoni koji imaju zavidne karakteristike, kao što su pametni (*smart*) telefoni. Pored navedenog, mobilne telefone karakteriše veliki broj senzora, npr. ekran na dodir, detektor metala, GPS (sistem za pozicioniranje), merač ubrzanja, merač temperature itd. Sve ove senzore treba iskoristiti na pravi način kako bi privukli korisnike. Sa druge strane, desktop računari imaju mnogo veće resurse, poseduju miša kojim korisnik interaguje sa računarom, zatim veliku tastaturu, mobilni uređaji raspolažu mnogo manjim resursima. Jedan veoma bitan faktor koji karakteriše mobilne telefone je to što oni ostaju uključeni danima, nedeljama, pa čak i mesecima. Iz tog razloga je veoma bitno da telefon troši što je moguće manje energije, kao i da bude rešeno pitanje curenja memorije, jer bi nakon dužeg vremenskog perioda došlo do premašanja memorije.

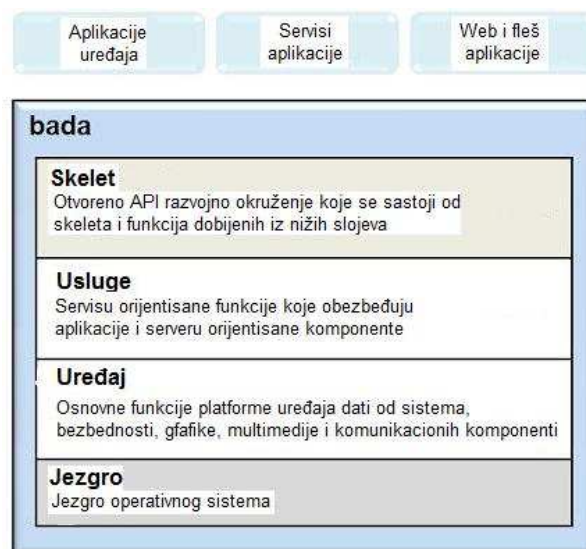
Smart telefoni predstavljaju aktuelni korak u evoluciji mobilnih telefona. Trenutno postoji veliki broj modela čiji se rad zasniva isto tako na velikom broju mobilnih platformi. Među najpoznatijim mobilnim platformama

spadaju Windows Mobile [1], Android Framework [2], iOS(Apple) [3], Java ME [4], kao i novo kreirana platform kompanije Samsung, bada [5].

II. BADA OS

Prilikom samostalnog razvijanja platforme, korporacija Samsung je imala na umu da otvori potpuno novi pravac razvoja pametnih telefona [6]. Njihov cilj nije bio da konkurišu trenutnim platformama, već da stvore novi pravac pametnih telefona, a to je smart telefon za svakoga. Operativni sistem je baziran na otvorenom kodu (eng. *open source*) i namenjen je širokom spektru uređaja. Nova smartphone platforma je nazvana “bada”, što na korejskom jeziku znači “okean”, kao sinonim za ogromne mogućnosti same platforme. Prilikom razvoja ovog operativnog sistema Samsung se rukovodio idejom “Smart telefon za sve”. Cilj ove ideje nije da bada uđe u trku sa postojećim smartphone platformama već da smart telefone učini pristupačnijim. Pun potencijal bada smartphone platforme se može videti na telefonima iz serije Wave, dok i na jeftinijim modelima, slabijih performansi pruža prijatno korisničko iskustvo.

Za razliku od drugih operativnih sistema, bada OS nije klasičan operativni sistem, već platforma sa podesivom arhitekturom jezgra, koja omogućava upotrebu jezgra operativnog sistema u realnom vremenu, ili Linux jezgra. Na Sl. 1 prikazana je arhitektura bada OS – a. Na vrhu jezgra se nalazi kernel, zatim uređaj pa servis i na kraju sloj razvojnog okruženja [7].



Sl. 1 Arhitektura bada OS-a.

A. Ilić i V. Janković su studenti na smeru Savremene Računarske Tehnologije i članovi VTŠ Apps Tim Visoke Tehničke Škole Strukovnih Studija u Nišu, Aleksandra Medvedeva 20, 18000 Niš, e-mail: saleilic80@hotmail.com, vladarule@yahoo.com

S. Stošović je asistent na Visokoj tehničkoj školi strukovnih studija u Nišu i koordinator VTŠ Apps Tim, Aleksandra Medvedeva 20, 18000 Niš, e-mail: slavimir.stosovic@vtsnis.edu.rs

Sloj uređaja obezbeđuje usluge kao što su grafika, telefonija, protokoli, bezbednost itd. Sloj servisa obezbeđuje SNS, mapiranje, kupovinu kroz aplikacije, kao i druge servise. Da bi se obezbedile takve mogućnosti, tu je bada server. Gornji sloj, sloj razvojnog okruženja, pruža API (Application Programming Interface) u koji je ugrađen C++ programski jezik.

Bada pruža različite kontrole korisničkog interfejsa programerima: pruža osnovne kontrole korisničkog interfejsa kao što su ListBox, Color Picker, Tab itd. Osim toga, ona poseduje kontrolu web pretraživača, zasnovanu na otvorenom kodu WebKit, kao i mogućnosti Adobe Flash-a. I jedan i drugi mogu biti ugrađeni u srodne bada aplikacije.

Bada IDE (Integrated Development Environment) predstavlja integrisano razvojno okruženje koje obezbeđuje set razvojnih alata, kao što su C++ editor, kompajler, debager i deo za kreiranje korisničkog interfejsa (eng. UI builder). Bada IDE je zasnovano na Eclipse CDT (C/C++ Development Tools). Eclipse obezbeđuje set alata za razvoj koda u tekst editoru. Ovi alati podržavaju CDT mogućnosti, kao što su senčenje sintaksnog koda, slaganje koda, slaganje dokumenata, sadržaj pomoći.

Da bi mogli da pokrenemo Bada SDK potrebno je da hardver računara zadovolji potrebni minimum, a to je: Microsoft Windows XP, 1.4 GB RAM memorije, 1.8 GB slobodnog prostora na hard disku, administratorska prava, minimalnu rezoluciju ekrana od 800x600 piksela (zbog jasnog prikazivanja simulatora) pristup internetu da bi pristupili bada developer sajtu [8] i na kraju članstvo na bada sajtu, da bi smo mogli da preuzmemo SDK fajl.

Razvoj aplikacija za Bada platformu se vrši u Eclipse okruženju na C++ jeziku, posebno prilagođenom karakteristikama mobilnih telefona, tako da se razlikuje od standardnog C++ jezika.

III. OPIS IGRE

“GreatWarriors” je igra pogađanja sa elementima strategije i predstavlja varijaciju popularne igre “Potapanje brodova”. Igra je prošla sertifikaciju Samsung kompanije i može se preuzeti sa Samsung Apps portala [9], koji omogućava jednostavno i lako preuzimanje najrazličitijih aplikacija za telefon.

Nakon pokretanja igre i uvodnog splash screen-a korisnik na početnoj formi (Sl. 2) može da bira jednu od ponuđenih opcija:

- **Single Player** – Mod igre koji korisniku omogućava da igra protiv računara.
- **Multiplayer** – Mod igre koji omogućava igranje između dva korisnika korišćenjem internet ili bluetooth konekcije.
- **Options** – Deo za podešavanje svih potrebnih opcija.
- **How to play** – Uputstvo korisniku o načinu igranja i mogućim opcijama.
- **About us** – Deo koji sadrži osnovne informacije o VTŠ Apps Timu, koji je kreirao aplikaciju.



Sl. 2 Početna forma igre.



Sl. 3 Izbor vojskovođe.

Nakon izbora jednog od dva ponuđena načina igranja (single ili multiplayer) korisnik, na narednoj formi, bira jednog od 10 ponuđenih istorijskih vojskovođa (Sl. 3) među kojima su Car Dušan, Aleksandar Veliki, Julije Cezar, Džingis Kan i drugi. Prilikom odabira vojskovođe korisnik dobija osnovne informacije o toj istorijskoj ličnosti kao i o karakterističnim vojnim jedinicama koje su bile u sastavu njegove vojske. Posle odabira vojskovođe potrebno je postaviti svoje vojne jedinice u okviru mape veličine 100 polja (10x10). Forma za postavljanje vojnih jedinica je prikazana na Sl. 4. Svaki vojskovođa raspolaže sa 4 vojnika vrednosti jednog polja, 3 vojnika od dva polja, 2 vojnika vrednosti 3 polja i jednim vojnikom koji zauzima 4 polja.



Sl. 4 Postavljanje vojnih jedinica.



Sl. 5 Forma za bitku.

Nakon postavljanja vojnih jedinica prelazi se u formu za bitku (Sl. 5). Koncept bitke se zasniva na naizmeničnom gađanju vojnih jedinica. Kada je korisnik na potezu bira polje na mapi (10x10) koje želi da gađa pomoću pokazivača u obliku luka i strele (Sl. 3). Ukoliko pogodi

protivničkog vojnika gađa ponovo, ukoliko ne pogodi, protivnik je na potezu. Pobjednik je onaj igrač koji prvi uništi sve protivničke vojnike.

Pobjednik kao nagradu za svoje strateško umeće dobija citat jednog od velikih vojskovođa.

IV. METOD RADA

“GreatWarriors” aplikacija je izrađena na programskom jeziku C++ sa kombinacijom Fleša i PHP-a i MySQL-a na serverskom delu.

Ovo je *form based* aplikacija, aplikacija bazirana na formama. Aplikacija se sastoji od 12 formi:

- **About.cpp** – Forma sa informacijama o timu koji je razvio aplikaciju
- **Battle.cpp** – Forma za singleplayer borbu u kojoj se nalazi funkcija za simulaciju protivnika
- **BattleBluetooth.cpp** – Forma za multiplayer borbu preko bluetooth-a
- **BattleMulti.cpp** – Forma za multiplayer borbu preko Internet-a
- **Bluetooth.cpp** – Forma za uspostavljanje veze dva korisnika preko Bluetooth-a
- **ChooseWarrior.cpp** – Forma za prikaz i izbor vojskovođe
- **HowTo.cpp** – Forma sa uputstvom za korišćenje aplikacije
- **Menu.cpp** – Forma za prikaz osnovnog menija aplikacije
- **Multiplayer.cpp** – Forma za uspostavljanje veze između dva korisnika preko Interneta
- **Options.cpp** – Forma za podešavanje jačine zvuka i prikaza animacije
- **SetUp.cpp** – Forma za postavljanje jedinica na mapu „GreatWarriors” omogućava igru u singleplayer i multiplayer modu.

A. Single player mod

Singleplayer je realizovan u okviru forme Battle.cpp. Simuliranje protivnika je rešeno tako što se bira slučajno polje iz matrice 10x10. Ukoliko je polje već gađano postupak se ponavlja sve dok se ne dobije polje koje nije gađano. U slučaju pogotka simulator gađanja bira jedno od polja u okolini pogođenog polja. Nakon potpunog uništenja vojnika simulator popunjava polja oko uništenog vojnika kako bi ih zabranio za dalje gađanje. Nakon svakog gađanja korisnik dobija obaveštenje o poziciji i uspešnosti hica. Ukoliko je hitac uspešan prikazuje se animacija koja je realizovana kombinacijom Flash Lite 3.1 (verzija koju podržava bada smartphone platforma) i kontrole animation koja je integrisana u BadaSDK. Za igru je kreirana Flash animacija gađanja katapultom, čija je jedna scena prikazana na Sl. 6.

Ako je potrebno, korisnik u svakom trenutku može da pročita i uputstvo za lakše korišćenje aplikacije (Sl. 7).



Sl. 6 Scena Flash animacije.



Sl. 7 Deo uputstva za igru.

B. Multiplayer mod

“GreatWarriors” je prva multiplayer igra realizovana za bada platformu koja ima podršku za igru preko Internet-a i preko Bluetooth-a. Najveći izazov je bio razviti multiplayer mod koji će funkcionisati sa bilo koje mreže bez dodatnih podešavanja rutera. Naime većina rutera se ponaša kao firewall pa je nemoguće doći do realne IP adrese telefona. Bilo je potrebno napraviti protokol koji funkcioniše preko http zahteva na portu 80, pošto ruter dozvoljava ovakav vid komunikacije. Na Sl. 8 je prikazana forma multiplayer pomoću koje korisnik kreira “server” ili se konektuje na postojeći “server”. Pod pojmom „server” podrazumeva se korisnik koji se prijavljuje na stvarni server i čeka protivnika, odnosno „klijenta”.

Prilikom startovanja multiplayer forme od korisnika se traži da unese korisničko ime, koje se upisuje u bazu podataka, i da odabere da li će se konektovati kao simbolički nazvan “server” i čekati protivnika ili kao simbolički nazvan “klijent” i izabrati protivnika iz liste aktivnih “servera”. Korisničko ime se mora razlikovati od imena koja su trenutno nalaze u bazi podataka.

Nakon klika na dugme “Create server” ili “Join server”, aplikacija šalje http zahtev, u okviru koga se prosleđuju 3 parametra. Prvi parametar, “Ime”, prosleđuje ime korisnika, drugi parametar, “Login”, prenosi informaciju o tome da li se upisuje ime u tabelu ili se briše iz nje. Treći parametar, “Prijava”, prenosi informaciju o tipu korisnika (“Server” ili “Client”).

Primer:

“Create server”

Lista.php?Ime=“Marko”&Login=“1”&Prijava=“CREATE”

“Join server”

Lista.php?Ime=“Stefan”&Login=“1”&Prijava=“JOIN”



Sl. 8 Multiplayer forma.



Sl. 9 Multiplayer forma nakon kreiranja "klijenta".

Ukoliko je ime slobodno upisuje se u bazu podataka u tabelu "AktivniKorisnici" (TABELA I), a u slučaju da je korisnik izabrao kreiranje „servera“ i u tabelu "Parovi" (Sl. 7) i vraća lista aktivnih servera aplikaciji. Ukoliko ime nije slobodno šalje se povratna poruka "Zauzeto". Kada aplikacija primi listu aktivnih servera prikazuje ih, dok u slučaju prijema poruke "Zauzeto" obaveštava korisnika da je to korisničko ime zauzeto.

TABELA I
AKTIVNI KORISNICI

ImeKorisnika	Tip	VremUpisa
Marko	CREATE	2011-09-23 12:47:11
Stefan	JOIN	2011-09-23 12:44:08

TABELA II
PAROVI

PLAYER1	PLAYER2	POSX	POSY	HIT	Potvrda	PL1F	PL2F
Marko		0	0	0	Nedefinisano	10	10

Nakon uspešnog upisa imena u bazu podataka aplikacija korisnika koji je izabrao "Create server" šalje http zahtev za proveru (ProveraPL1.php?Ime="Marko"), koji ima ulogu da obavesti korisnika ukoliko mu je neko od protivnika poslao zahtev za igru. U slučaju da nema zahteva php skripta vraća odgovor "NemaZahteva". Po prijemu ovog odgovora aplikacija ponavlja slanje istog http zahteva sve dok neko od protivnika ne "izazove" korisnika koji je kreirao "server".

```
<?php
$Igrac1 = $_GET["Player1"];
$con=mysql_connect("localhost","korisničko_ime","šifra");
if(!$con)
{
    die("Ne moze se konektovati: ".mysql_error());
}
```

```
}
mysql_select_db("mselekt_Great1",$con);

mysql_query("UPDATE aktkor SET VremeUpisa=NOW() WHERE
ImeKorisnika=$Igrac1");
$result = mysql_query("SELECT * FROM parovi WHERE
PLAYER1=$Igrac1");
while($row = mysql_fetch_array($result))
{
    if($row['PLAYER2'] == "")
    {
        echo "NemaZahteva";
    }
    else if($row['PLAYER2'] != "")
    {
        echo $row['PLAYER2'];
    }
}

mysql_close($con);
?>
```

Korisnik koji je izabrao "Join server" dobija listu aktivnih "servera" (Sl. 9).

Klikom na dugme "Refresh list" šalje se http zahtev za osvežavanje liste aktivnih korisnika. Izborom imena iz liste šalje se http zahtev za uparivanje korisnika kao što sledi u nastavku:

Zahtev.php?Player1="Marko"&Player2="Stefan"

Nakon obrade zahteva "Zahtev.php", upisuje se ime "klijenta" u tabelu "Parovi" u kolonu pod nazivom "PLAYER2" u redu u kome se nalazi ime izabranog "servera". Tada ProveraPL1.php detektuje zahtev i prosleđuje ime „klijenta“ aplikaciji „servera“, koja postavlja pitanje korisniku da li želi da prihvati izazov. Za to vreme „klijentska“ aplikacija šalje zahtev ProveraPL2.php koji proverava da li je „server“ odgovorio. U slučaju negativnog odgovora „serverska“ aplikacija nastavlja sa slanjem zahteva ProveraPL1.php, ime „klijenta“ se briše iz tabele parovi i „klijent“ se obaveštava da je njegov zahtev odbijen. U slučaju pozitivnog odgovora u tabelu „parovi“ u koloni „Potvrda“ menja se stanje iz „Nedefinisano“ u „Da“ što znači da su korisnici upareni i može se početi sa igrom.

TABELA III
IZGLED TABELE "PAROVI" NAKON UPARIVANJA KORISNIKA

PLAYER1	PLAYER2	POSX	POSY	HIT	Potvrda	PL1F	PL2F
Marko	Stefan	0	0	0	Da	10	10

Klikom na dugme „Back“ korisnik se vraća u glavni meni i šalje se http zahtev za brisanje korisničkog imena iz baze podataka. Ukoliko korisnik izgubi vezu sa serverom, nakon 2 minuta automatski se briše iz baze.

Nakon uparivanja korisnika startuje se forma „ChooseWarrior.cpp“ (Sl. 3), a nakon izbora vojskovođe i forma „SetUp.cpp“ (Sl. 4). U okviru forme „SetUp“

korisnik pozicionira svoje trupe. Vojne jedinice su prikazane pomoću kontrole „Label“ koja je implementirana u bada. Kao pozadinska slika „labele“ se koristi „Bitmap“ kontrola pomoću koje se predstavljaju slike u bada OS-u. Zbog transparentnosti moraju se koristiti slike u formatu png. Postavljanje „labele“ na željenu poziciju se vrši drag-and-drop metodom pomoću interfejsa „ITouchEventListener“ [6] metodom „OnTouchMoved“. „Labele“ se pozicioniraju na osnovu unapred definisane matrice tačaka, gde jedna tačka predstavlja instancu klase „Point“. Svaka tačka je potencijalna početna pozicija labele. Nakon što korisnik postavi jedinicu na željenu poziciju aplikacija, pomoću funkcije „UporediPozicije“, proračunava najbližu tačku u matrici i na tu poziciju postavlja labelu. Ova funkcija se poziva u okviru metode „OnTouchReleased“ koja je takođe sastavni deo interfejsa „ITouchEventListener“.

```
Point
SetUp::UporediPozicije(Point tacka)
{
    Point pomocna;
    pomocna = matrica[0][0];
    double rastojanje;
    double rastojanje1;
    for(int i=0; i<10; i++)
    {
        for(int j=0; j<10; j++)
        {
            rastojanje = Math::Sqrt(
(Math::Abs(tacka.x-pomocna.x) * Math::Abs(tacka.x-pomocna.x)) +
(Math::Abs(tacka.y-pomocna.y) * Math::Abs(tacka.y-pomocna.y)));

            rastojanje1 = Math::Sqrt(
(Math::Abs(tacka.x-matrica[i][j].x)*Math::Abs(tacka.x-matrica[i][j].x)) +
(Math::Abs(tacka.y-matrica[i][j].y)*Math::Abs(tacka.y-matrica[i][j].y)));

            if(rastojanje1 <= rastojanje)
            {
                pomocna = matrica[i][j];
            }
        }
    }
    AppLog("Tacka[%d][%d]",pomocna.x,pomocna.y);
    return pomocna;
}
```

Nakon postavljanja trupa, klikom na dugme „Potvrdi“, šalje se http zahtev Ready.php, koji ima ulogu da u tabeli „parovi“ postavi polje PL1F ili PL2F na „R“(Ready), u zavisnosti od toga ko šalje zahtev. Kada se oba polja postave na Ready pokreće se forma BattleMulti.cpp i može se početi sa bitkom. Informacije o tome ko je „klijent“ a ko „server“ se čuvaju u bazi Registry. Klijentska aplikacija odmah po startovanju kreće sa slanjem zahteva Gadjao.php, koji ima ulogu da vrati koordinate gađanog polja ukoliko je protivnik to uradio. Za to vreme „server“ bira polje koje želi da napadne. Pritiskom na dugme „gađaj“ šalje se zahtev „Gađam.php“ koji prenosi informaciju o tome ko gađa i koje polje je gađano. Ovaj

zahtev postavlja polje PL1F na vrednost „G“ (Gađao) i u polje POSX i POSY upisuje x i y koordinatu gađanog polja. Kada „klijent“ detektuje da je njegovo polje gađano čita koordinate hica, proverava da li je pogodak i preko http zahteva Pogodak.php upisuje u polje PL2F koja je jedinica pogodena ili „0“ u slučaju promašaja. Kada se završi ciklus pogodena ili „0“ u slučaju promašaja. Kada se završi ciklus polja PL1F i PL2F se postavljaju na Ready i kreće novi ciklus. U svakom od navedenih http zahteva je implementirana funkcija za proveru prisutnosti protivnika, tako da ukoliko jedan od korisnika izgubi vezu sa serverom drugi će biti obavešten i igra će se prekinuti. Nakon završetka igre korisnici se mogu vratiti u Multiplayer formu ili u glavni meni igre.

V. ZAKLJUČAK

Žanr strateških igara je oduvek bio veoma popularan među ljubiteljima PC igara, što važi i za igre na smart telefonima. Ovakve igre je oduvek bilo zanimljivije igrati sa prijateljima kroz multiplayer mod. Cilj autora ove aplikacije je bio da stvori igru koja će korisnicima bada smart telefona preneti popularan koncept „Potapanja Brodova“ osvežen prijatnom grafikom i zanimljivim informacijama iz života velikih istorijskih vojskovođa, kao i da im omogući povezivanje sa prijateljima radi igre u paru. „GreatWarriors“ je prva igra na bada platformi koja podržava povezivanje korisnika preko Internet-a i preko Bluetooth-a.

ZAHVALNICA

Aplikaciju su relizovali članovi VTŠ Apps Tima u okviru Samsung Apps Laboratorije na Visoskoj tehničkoj školi strukovnih studija u Nišu. Zahvaljujemo se Samsung Electronics Adriatic, Belgrade Branch-u na sveukupnoj podršci u radu.

LITERATURA

- [1] <http://msdn.microsoft.com/en-us/windowsmobile/bb264318>, septembar 2011.
- [2] <http://developer.android.com/index.html>, septembar 2011.
- [3] <http://developer.apple.com/devcenter/ios/index.action>, septembar 2011.
- [4] <http://www.oracle.com/technetwork/java/javame/index.html>, oktobar 2011.
- [5] <http://www.bada.com/whatisbada/>, septembar 2011.
- [6] http://www.samsung.com/rs/consumer/mobile-phones/mobile-phones/index.idx?pagetype=type_p2&, septembar 2011.
- [7] B. Morris, M. Bortenschlager, C. Luo, J. Lansdell, M. Sommerville, *Introduction to Bada. A developers guide*, Great Britain, John Wiley & Sons Ltd, 2010.
- [8] <http://developer.bada.com>, septembar 2011.
- [9] <http://www.samsungapps.com/topApps/topAppsDetail.as?productId=G00001514651>, oktobar 2011.

Bežični (RF) senzorski mikrosistem sa mogućnošću skladištenja na SD kartici u realnom vremenu

Miloš Milunović

Sadržaj – Obzirom da danas u svetu mikroelektronike preovladava bežična tehnologija sve je veća potreba za realizacijom uređaja koji se baziraju na RF, Bluetooth ili nekoj drugoj vrsti bežične komunikacije. U ovom radu opisan je mikrosistem koji se bazira na RF komunikaciji, tačnije prikupljanju rezultata sa senzora, skladištenju tih podataka na memorijskom medijumu u ovom slučaju SD kartici zajedno sa vremenom i prikazu podataka na 4x20 karakternom LCD displeju.

I. UVOD

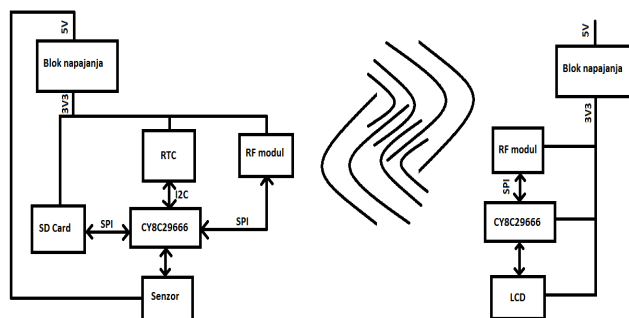
Ideja za realizacijom ovog uređaja potekla je od činjenice da danas preovladava bežična tehnologija kao i od činjenice da postoji stalna potreba za merenjem određenih fizičkih veličina koje nam mogu biti od velikog značaja. Naravno, još jedna činjenica je veoma važna, a to je skladištenje tih podataka na nekom memorijskom medijumu (SD kartici) i njihova vizuelizacija radi pružanja izlaznih informacija korisnicima. Takođe, jako je bitno da korisnici budu u mogućnosti da prate rezultate sa više senzora i na taj način kontrolišu više fizičkih veličina kao i da imaju uvid u to kad je određena veličina izmerena. Naglasiću da je za demonstraciju rada ovog uređaja iskorišćen jedan senzor. Sve u svemu ideja je bila da se napravi jedan moderan senzorski uređaj sa trenutno aktuelnim komunikacijama i sa velikom primenom u mnogim granama industrije. Konkretno ovakav jedan uređaj bio bi veoma koristan u postrojenjima gde je potrebno praćenje određenih fizičkih veličina (temperatura, pritisak, vlažnost...) i njihovo slanje do istog takvog modula u kancelariji inženjera koji prate promene tih veličina. Takođe postojanje ovakvih modula na nekim mestima gde je rizik za prisustvom čoveka veliki je od neprocenjivog značaja posebno zbog toga što čovek do tih informacija može doći sedenjem kod kuće zahvaljujući širokom spektru performansi uređaja kao što je RF komunikacija.

Bežični interfejs je široko rasprostranjen i primenljiv u svakodnevnom životu, sa mnogo načina da se taj interfejs ostvari, a u ovom radu je prikazano jedno od mogućih rešenja za realizaciju uređaja opisanog u prethodnom odeljku.

Miloš Milunović je sa smera Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija, e-mail: milos.milunovic88@gmail.com

II. PRINCIP RADA

Blok šema projektovanog uređaja prikazana je na sl. 1. Uređaj bi trebao da prikuplja podatke sa senzora, skladišti ih na SD kartici zajedno sa vremenom kad je merenje odrađeno i da radio vezom šalje te podatke bežično do drugog, prijemnog, modula koji će te podatke prihvatati, obrađivati i prikazivati na LCD 4x20 displeju. Naravno, moguće je i prikazivanje na računaru preko RS232 porta, ali sam se zbog praktične primene odlučio za 4x20 karakterni displej. Budući da danas ne postoje moderni mikrosistemi bez mikrokontrolera, u ovom projektu korišćen je Cypress-ov mikroprocesor CY8C29666 24PVXI [1]. Celokupan softver ovog mikrokontrolera pisan je u PSoC Designeru verzije 4.4 [2]. Komunikacija sa SD karticom vrši se preko SPI (serial peripheral interface) protokola što je ustvari serijska razmena podataka.



Slika 1. Blok šema projektovanog uređaja.

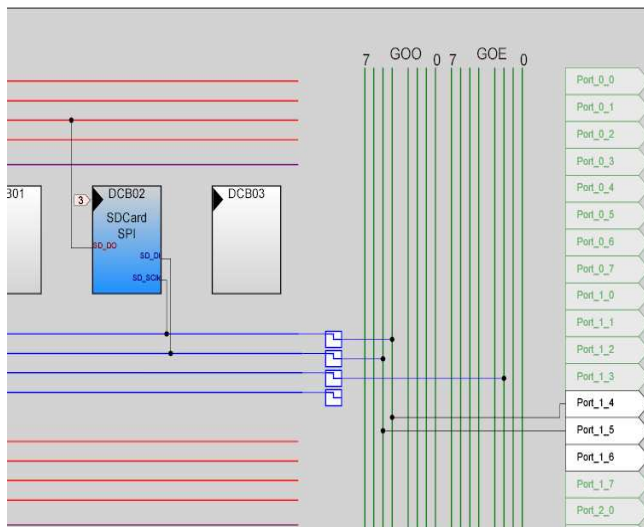
SPI moduli su integrisani u mikrokontroler. Sama realizacija ovog projekta zahtevala je više SPI modula (SD kartica, RF moduli) što zahvaljujući odličnoj strukturi ovog mikrokontrolera nije predstavljalo problem jer on podržava i do 4 SPI (master) nalogodavac modula i do 4 SPI (slave) izvršilac modula. Takođe podržava i do 4 ADC modula (analogno-digitalnih konvertora) tako da je moguće više senzora pratiti. Ovaj mikroprocesor karakteriše i sasvim pristojnih 32K flash memorije i 2K RAM tako da je i sa te strane zadovoljio sve potrebe projekta. SPI modul za komunikaciju sa SD karticom konfigurisan je da bude nalogodavac, pošto je procesor nalogodavac a SD kartica je u ovom slučaju izvršilac. Što se tiče RF modula, odluka je pala da to bude microchip-ov MRF89XAM8A [3] koji radi na 868Mhz, sa naponom napajanja od 2.1V do 3.6V

U današnjem svetu elektronike jako je bitan aspekt potrošnje tako da ceo sistem radi na 3.3V (iako ima

nekoliko iskorišćeni za lakše rukovanje uređajem, a ostali će biti upotrebljeni u nekim narednim verzijama ovog projekta.

III. SOFTVER

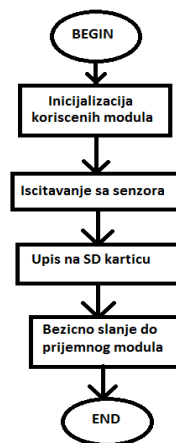
Softver mikrokontrolera pisan je u PSoC designer-u 4.4. Ovo programsko okruženje se razlikuje od nekih dugih okruženja mikrokontrolera po tome što osim standardnog dela gde se razvija sam softver (Application editor) sadrži i Device editor u kome se vrši hardverska konfiguracija modula unutar čipa što je prikazano na sl. 3.



Slika 3. Hardverska konfiguracija SD Card modula.

Radi ilustracije na sl. 3 je prikazana hardverska konfiguracija SD Card modula koji se nalazi unutar čipa. Celokupan softver se blokovski odvija na sledeći način. Najpre se vrši inicijalizacija svih modula koji se koriste kao što su na primer ADC, SDCard, SPIM, I2C, LCD... Dijagram toka izgledao bi na sledeći način, isčitavanje vrednosti senzora, skladištenje na SD kartici zajedno sa vremenom kao i slanje radio vezom do prijemnog modula.

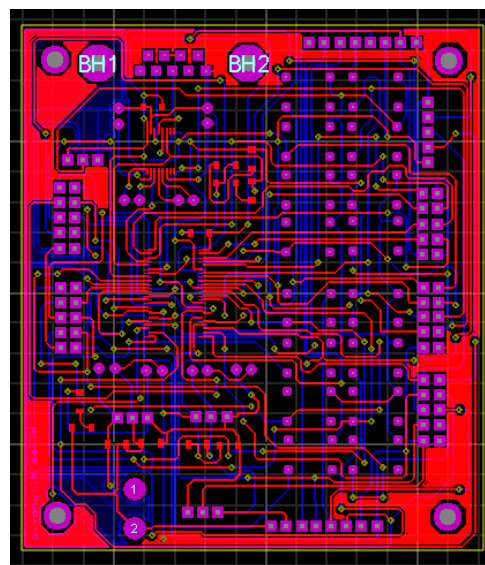
Na samom kraju vrši se prikaz dobijenih vrednosti na 4x20 LCD-u. Blokovski gledano, algoritam mikrokontrolera izgledao bi kao što je prikazano na sl. 4. PSoC Designer platforma podržava C programski jezik i Asembler. Celokupan softver je pisan u C-u. Mnoštvo komunikacija korišćeno je u projektu, a sama realizacija komunikacija olakšana je hardverskim povezivanjem u device editor-u u kome nam je omogućen odabir i globalnih resursa kao što su klock procesora, napon napajanja, klock ostalih modula u čipu itd. Sve u svemu samo pisanje softvera jako je olakšano samom formom i izgledom ovog programskog okruženja.



Slika 4. Algoritam programa.

IV. ŠTAMPANA PLOČA

Električna šema uređaja kao i pločica projektovane su u softverskom paketu Proteus 7.8 koji obuhvata programe kao što su Isis za crtanje električne šeme i simulacije i Ares za projektovanje pločice, a izgled štampane pločice prikazan je na sl. 5.



Slika 5. Štampana pločica modula.

V. ZAKLJUČAK

Budući da je bežična komunikacija, kao i praćenje određenih veličina od velikog značaja u većini grana industrije, a skladištenje tih podataka na memorijskom medijumu je takođe još jedan važan faktor, smatram da je ovaj multifunkcionalni uređaj sigurno jedna solucija za

zahteve pomenute kroz ceo rad. Dakle, prikupljanje rezultata sa senzora, skladištenje tih podataka na SD kartici zajedno sa realnim vremenom kada je to učinjeno kao i bežično slanje sa visokim procentom pouzdanosti do identičnog prijemnog modula i prikaz na LCD displeju.

ZAHVALNICA

Autor se zahvaljuje celokupnoj katedri za Mikroelektroniku, naročito prof. dr Zoranu Prijiću kao i asistentu dr Danijelu Dankoviću na pruženom razumevanju. Autor se posebno zahvaljuje kolegama Deviću i Nesiću na pruženoj pomoći.

LITERATURA

- [1] <http://www.alldatasheet.com/datasheet-pdf/pdf/106384/CYPRESS/CY8C29666.html>
- [2] <http://www.cypress.com/?id=2522>
- [3] <http://www.microchip.com/search/searchapp/searchhome.aspx?id=2&q=MRF89XAM8A&ac=1>
- [4] <http://www.national.com/ds/LM/LM35.pdf>
- [5] <http://www.national.com/ds/LM/LM158.pdf>
- [6] http://www.nxp.com/documents/data_sheet/PCF8583.pdf
- [7] <http://datasheets.maxim-ic.com/en/ds/MAX3222-MAX3241.pdf>
- [8] <http://www.sparkfun.com/datasheets/Components/LM7805.pdf>
- [9] <http://www.national.com/ds/LM/LM1086.pdf>

Realizacija elektronske brave za sef korišćenjem potencijometra i PIC mikrokontrolera

Miloš Marjanović

Sadržaj - U ovom radu predstavljen je uređaj za kontrolu otključavanja brave za sef. Korisnik unosi šifru okretanjem potencijometra, u slučaju da je šifra ispravna mikrokontroler šalje signal kako bi se brava otključala. Takođe, omogućena je promena šifre. Uređaj je jednostavan i efikasan u pogledu potrošnje energije.

I. UVOD

Godinama su korišćene mehaničke brave za sefove. Brave vodećih marki [1] odlikuju se visokom preciznošću izrade, što pruža sigurnost i pouzdanost prilikom korišćenja takve brave. Međutim, korisnik može izgubiti ključ, što stvara probleme. Problemi u eksploataciji brava sa ključem mogu se izbeći montiranjem kodirane elektronske brave. Vlasnik sefa može sam da menja i podešava novu šifru na jednostavan način, u bilo kom trenutku, i ne mora da sa sobom nosi ključ od sefa. Elektronska brava omogućava niz specijalnih funkcija (blokada i sl.), koje principijelno nisu moguće kada je reč o mehaničkim bravama. Najčešće se koriste elektronske brave sa tastaturom. Nedostatak elektronske brave jeste njena visoka cena koja se ponekad izjednačava sa cenom samog sefa.



Slika 1. Ilustracija mehanizma brave za sef.

U ovom radu prikazano je jedno od mogućih rešenja za elektronsku kodiranu bravu za sef, koju je moguće nadograđivati novim funkcijama.

II. RAZVOJ UREĐAJA

A. Princip rada

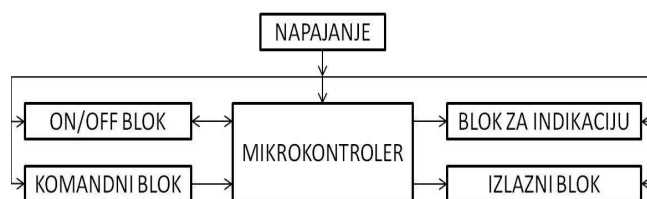
Korisnik unosi šifru pomoću potencijometra. Pun opseg potencijometra podeljen je na 11 delova, tako da se formira skala: cifre od 0 do 9 i pozicija za ulazak u mod za promenu šifre. U mikrokontroler je uprogramirana početna

šifra od 4 cifre. Korisnik unosi cifru po cifru dovođenjem klizača potencijometra na određenu poziciju na skali. Mora da se sačeka 3 sekunde, kako bi unos bio registrovan u mikrokontroleru. Kada je cifra registrovana, zeleni LED se uključuje u trajanju od 1 sekunde bez obzira da li je uneta cifra deo šifre. Posle unete 4. cifre, sledi provera. Ako je uneta šifra tačna, sef se otvara, uređaj signalizira uključivanjem zelenog LED-a. Tada korisnik može da promeni šifru dovođenjem klizača potencijometra u krajnji desni položaj. Uređaj, u tom slučaju, prelazi u mod za promenu šifre. Četiri cifre koje korisnik unese sa pauzom od 3 sekunde između unosa predstavljaju novu šifru. Ukoliko korisnik ne želi da promeni šifru, nakon otključavanja uređaj se isključuje.

U slučaju da korisnik unese pogrešnu šifru, sef će ostati zaključan, svetleće crveni LED. Sa unošenjem nove kombinacije cifara korisnik može nastaviti odmah.

B. Opis blokova uređaja

Uređaj se sastoji iz nekoliko funkcionalnih blokova. Blok šema uređaja prikazana je na slici 2.



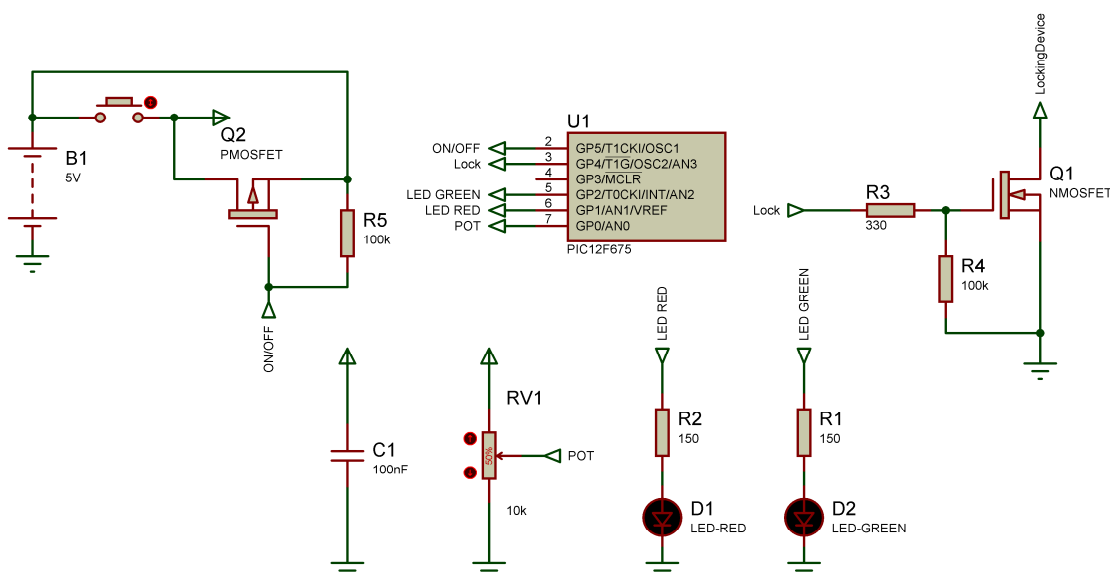
Slika 2. Blok šema uređaja.

Uređaj se napaja sa 5 V DC.

Komandni blok sastoji se iz jednoobrnog potencijometra sa linearnom promenom otpornosti [2]. Potencijometar je jednim krajem vezan na DC napajanje, a drugim na masu. Klizač potencijometra je povezan na jedan od pinova mikrokontrolera, kao što je prikazano na slici 3. Izabran je precizni potencijometar, jer je to od važnosti za pouzdan rad uređaja. Na osnovu eksperimentalnih merenja otpornosti potencijometra, odnosno rezultata analognog – digitalne konverzije pomoću mikrokontrolera određeni su opsezi za cifre od 0 do 9 i 11. u koji treba da se dovede klizač potencijometra kako bi se aktivirao mod za promenu šifre.

Mozak uređaja je Microchipov mikrokontroler PIC 12F675 [3]. Izabran je baš ovaj mikrokontroler jer je mali,

M. Marjanović je student na modulu Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: m_milos@medianis.net



Slika 3. Električna šema uređaja.

ali ima zadovoljavajuće količine RAM i EEPROM memorije, a poseduje i ADC modul. Pored svih prednosti ima i nisku cenu.

Blok za indikaciju sastoji se iz crvenog i zelenog LED-a i dva otpornika koji ograničavaju struje kroz diode (R1 i R2 na slici 3). Kada je sef zaključan svetli crveni LED, kada je otključan zeleni, a prilikom ulaska u mod za promenu šifre naizmenično blinkaju crveni i zeleni LED. Na svaku registrovanu cifru, uključuje se zeleni LED u trajanju od 1 sekunde.

Blok za uključivanje/isključivanje (ON/OFF blok) uređaja sastoji se iz rid-releja [4] i p-kanalnog MOSFET-a [5] (Q2 na slici 3). Kada korisnik počne da okreće klizač potencijometra iz krajnjeg levog položaja (oblast nule na skali), magnet privlači listiće u releju, mikrokontroler dobija napajanje i počinje izvršavanje programa. Na jedan od pinova, koji je vezan na gejt MOSFET-a, mikrokontroler šalje napon logičke nule, kojim se uključuje ovaj tranzistor pa se mikrokontroler sada napaja preko njega. Kada korisnik unese ispravnu šifru iz mikrokontrolera se na gejt MOSFET-a dovede napon logičke jedinice, kojim se tranzistor vodi u zakločenje, a time se isključuje i mikrokontroler. Da bi se ponovo uključio, korisnik mora da klizač potencijometra dovede u krajnji levi položaj kako bi magnetom aktivirao rid-relej.

Izlazni blok sastoji se iz n-kanalnog MOSFET-a (Q1 na slici 3) i predstavlja kolo za interfejs između uređaja i brave (elektromotora kojim se vrši otključavanje/zaključavanje). Elektromotor se u ovoj konfiguraciji vezuje između napajanja i drejna, pri čemu napon napajanja može da bude i veći od napona koji se šalje iz mikrokontrolera. Tranzistor se uključuje pomoću mikrokontrolera kada se unese tačna šifra- naponom logičke jedinice, a isključuje naponom logičke nule. U konfiguraciji sa p-kanalnim MOSFET-om bi se elektromotor vezivao između drejna tranzistora i mase, a

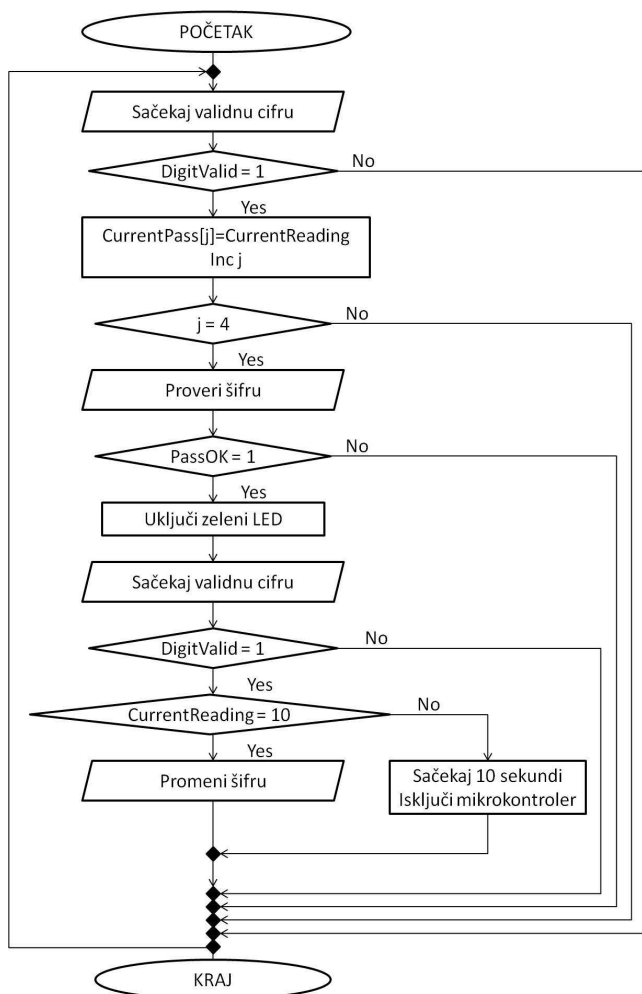
sors na napajanje. Kada bi napon napajanja bio veći od 5 V, što je maksimalni napon iz mikrokontrolera, javio bi se problem isključivanja tranzistora. Da bi se tranzistor isključio bilo bi potrebno na gejt iz mikrokontrolera dovesti napon koji je jednak naponu napajanja

C. Softver za mikrokontroler

Softver za mikrokontroler pisan je i kompajliran u ProtonIDE [6]. Kôd je pisan iz nekoliko funkcionalnih celina. Uprošćen algoritam celog programa dat je na slici 4. Glavni program radi sa podacima dobijenim kao rezultat izvršavanja tri različita potprograma. U glavnom programu se čeka validna cifra, koju šalje prvi potprogram. Nakon toga se ta cifra upisuje u niz. Sledi provera da li je korisnik uneo 4 cifre, ukoliko jeste poziva se potprogram za proveru šifre. Ako je uneta ispravna šifra, sef se otključava i tek onda se može izvršiti promena šifre. Nakon što otključa bravu korisnik treba da okrene klizač potencijometra u krajnji desni položaj. Kada mikrokontroler registruje ovu akciju, poziva se potprogram za promenu šifre. Ukoliko korisnik ne želi da promeni šifru, nakon otključavanja sefa uređaj se isključuje.

Rezultat prvog potprograma je validna cifra, koja se određuje na osnovu vrednosti otpornosti potencijometra. Cifra je validna ukoliko korisnik ne pomeri klizač potencijometra u trajanju od 3 sekunde. Deo koda iz ovog potprograma prikazan je na slici 5. Kada se iz glavnog programa pozove ovaj potprogram počinje analogno – digitalna konverzija (ADC). Rezultat konverzije je broj od 0 do 1023 u zavisnosti od napona na potencijometru. Ovaj broj se upisuje u posebnu promenljivu. Zatim se ulazi u while petlju unutar koje se ponovo radi ADC i novodobijeni rezultati porede sa rezultatom prve konverzije. Ukoliko je razlika rezultata unutar definisanog odstupanja (cDelta na slici 5), radi se nova provera (ADC). U suprotnom izlazi se iz potprograma, jer se javilo veliko odstupanje kao posledica pomeranja klizača potencijometra.

Na ovaj način dobija se svojevrsni softverski filter, koji je neophodno koristiti u radu sa potencijetrom. Potencijetar za malu promenu položaja klizača daje veliki pik napona, što bi moglo da predstavlja problem u konverziji. Rezultat konverzije ne bi bio tačan da nije upotrebljen ovaj filter. Kada istekne vreme od 3 sekunde, ako korisnik nije pomerao klizač potencijetra izlazi se iz petlje. Dobijeni rezultat konverzije deli se sa 10, celobrojni deo rezultata predstavlja cifru koju je korisnik uneo. Kao indikator uspešnog unosa u jednu od kontrolnih promenljivih upisuje se jedinica i završava se potprogram.



Slika 4. Uprošćen algoritam za glavni program.

Unutar drugog potprograma vrši se provera šifre. Uprošćen algoritam ovog potprograma prikazan je na slici 6. Pre svega čita se interna EEPROM memorija mikrokontrolera, korišćenjem naredbe ERead. Početna šifra za otključavanje brave upisana je u ovu memoriju. Čita se cifra po cifra iz memorije i upisuje u niz. Cifre koje je korisnik uneo upisane su u poseban niz. Cifre upisane u ova dva niza međusobno se porede, prva sa prvom, druga sa drugom i tako redom do četvrte. Ukoliko se cifre podudaraju, korisnik je uneo ispravnu šifru. U kontrolnu

promenljivu za ispravnost šifre upisuje se '1', što je indikator za glavni program da je uneta tačna šifra.

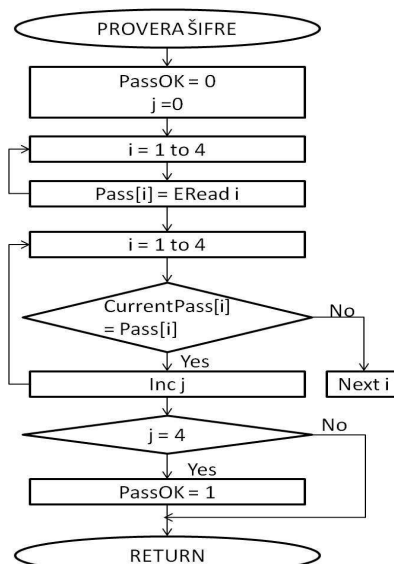
```

GO_DONE = 1
While GO_DONE = 1
Wend
AverageOld = ADRESH * 256 + ADRESL
i = 0
While i < 3000
DelayMS 1
GO_DONE=1
While GO_DONE=1
Wend
Average = ADRESH * 256 + ADRESL

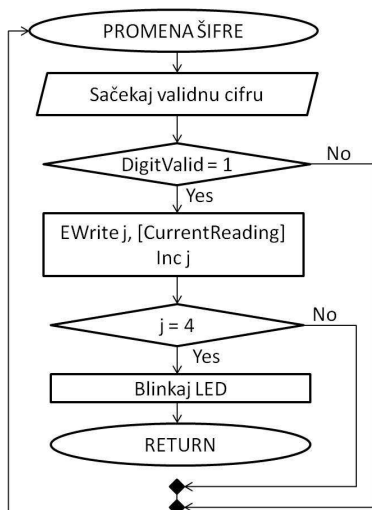
If AverageOld < Average Then
If Average - AverageOld < cDelta Then
Inc i
Else
Return
EndIf
Else
If AverageOld - Average < cDelta Then
Inc i
Else
Return
EndIf
EndIf
Wend
CurrentReading= Average/100
DigitValid = 1
  
```

Slika 5. Deo koda potprograma "Sačekaj validnu cifru".

Treći potprogram koristi se za promenu šifre. Uprošćen algoritam prikazan je na slici 7. Kada uređaj pređe u mod za promenu šifre, poziva se potprogram za dobijanje unete cifre. Ukoliko je cifra validna, korišćenjem naredbe EWrite upisuje se u memoriju. Kada se upišu 4 validne cifre završava se ovaj potprogram. Novounošene cifre predstavljaju novu šifru za otključavanje brave.



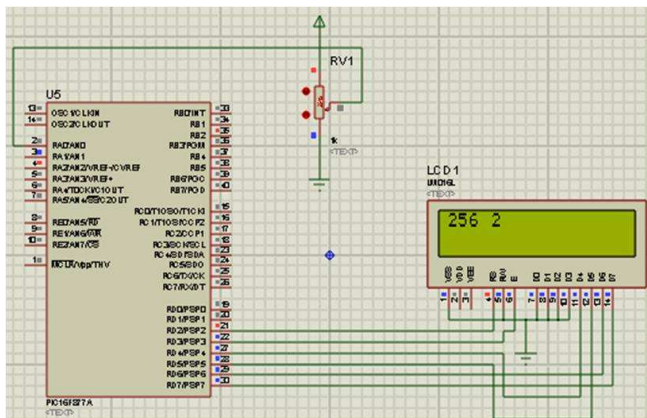
Slika 6. Uprošćen algoritam potprograma za proveru šifre.



Slika 7. Uprošćen algoritam potprograma za promenu šifre.

D. Simulacija rada uređaja

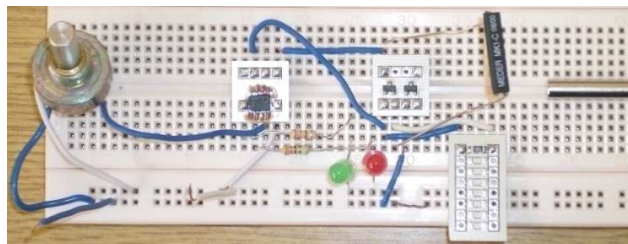
Za simulaciju rada ovog uređaja korišćen je ISIS 7 Professional [7]. Za potrebe simulacije korišćen je model PIC 16F877A [8], kako bi svi rezultati (konverzije, unete cifre, informacije o ispravnosti i promeni šifre) bili prikazani na alfa – numeričkom displeju (slika 8). Korišćenje drugog PIC-a podrazumeva i promenu softvera za mikrokontroler u smislu promene registara i ostalih podešavanja.



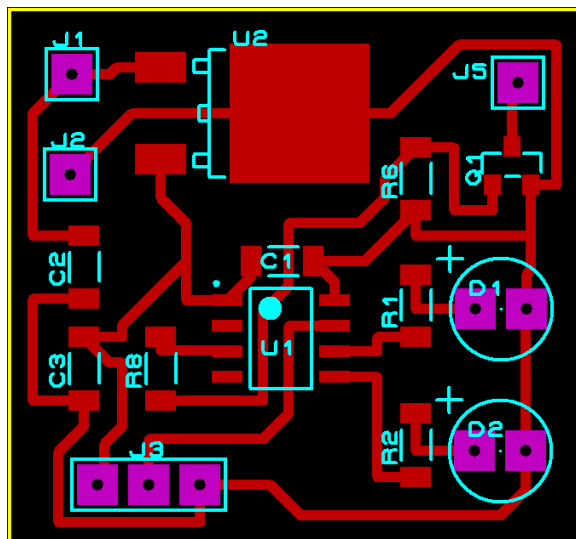
Slika 8. Šema uređaja korišćena u simulatoru.

E. Izrada uređaja

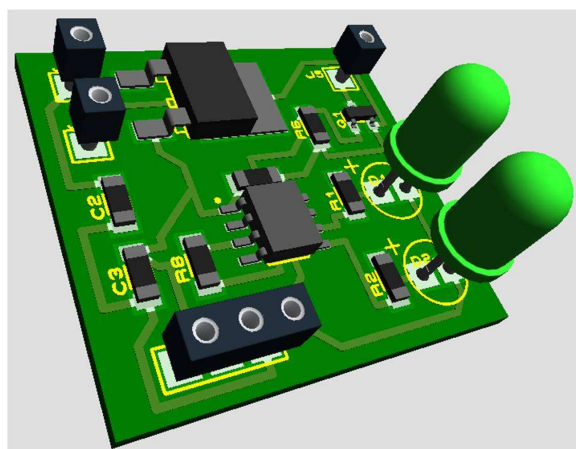
Uređaj je realizovan i testiran na protoploči (slika 9). Štampana ploča (PCB) uređaja projektovana [9] je u ARES 7 Professional [10]. PCB layout i 3D prikaz PCB-a prikazani su na slikama 10 i 11. Korišćene su “through hole” i SMD komponente u zavisnosti od komercijalne zastupljenosti. Sve komponente odabrane su po kriterijumima da svaka ima svoju zamenu i da su jeftine sa dobrim karakteristikama.



Slika 9. Uređaj realizovan na protoploči.



Slika 10. PCB layout.



Slika 11. 3D prikaz PCB-a.

III. ZAKLJUČAK

Novac i stvari od vrednosti i značaja, ljudi čuvaju u sefovima koji treba da budu bezbedni. Uređaj koji je prikazan u ovom radu predstavlja jednu od mogućnosti za kontrolu brave sefa. Prednosti ovog uređaja su: jednostavnost i mala potrošnja. Ostavljena je mogućnost nadogradnje uređaja u pogledu unosa šifre, odloženog otvaranja, blokade sefa, itd.

ZAHVALNICA

Autor se zahvaljuje svim nastavnicima i saradnicima sa Katedre za mikroelektroniku, a posebno mr Ljubomiru Vračaru i dr Danijelu Dankoviću, na stručnim savetima i korisnim sugestijama u izradi ovog rada.

LITERATURA

- [1] Brave za sefove, članak. [On Line]. Dostupno na: <http://www.grantorg.com/?brave-za-sefove,66>
- [2] S.Ristić, RLC komponente, Niš, 2004, pp. 43 – 47.
- [3] PIC 12F675, datasheet. [On Line]. Dostupno na: <http://ww1.microchip.com/downloads/en/devicedoc/41190c.pdf>
- [4] MEDER MK1-C, reed relay, datasheet. [On Line]. Dostupno na: <http://datasheet.octopart.com/MK1-C-MEDER-datasheet-41341.pdf>
- [5] NDS332P, p-kanalni MOSFET, datasheet. [On Line]. Dostupno na: <http://www.fairchildsemi.com/ds/ND/NDS332P.pdf>
- [6] Proton, software. [On Line]. Dostupno na: <http://www.protonbasic.co.uk>
- [7] Proteus ISIS 7 Professional, software. [On Line]. Dostupno na: www.labcenter.com
- [8] PIC 16F877A, datasheet. [On Line]. Dostupno na: <http://ww1.microchip.com/downloads/en/DeviceDoc/39582b.pdf>
- [9] PCB Design, tutorial. [On Line]. Dostupno na: <http://www.alternatezone.com/electronics/files/PCBDesignTutorialRevA.pdf>
- [10] Proteus ARES 7 Professional, software. [On Line]. Dostupno na: www.labcenter.com

Sistem za upravljanje prostorom za parkiranje

Jelena Mladenović, Aleksandar Mitić

Sadržaj - Ovaj projekt obuhvata kompletno upravljanje i nadzor parkinga sa jednim ili više nivoa i kapaciteta do 1000 vozila. Kompletna automatizacija omogućava funkcionisanje parkinga sa samo jednim operaterom u smeni. Omogućena je i opcija rezervacije mesta na parkingu.

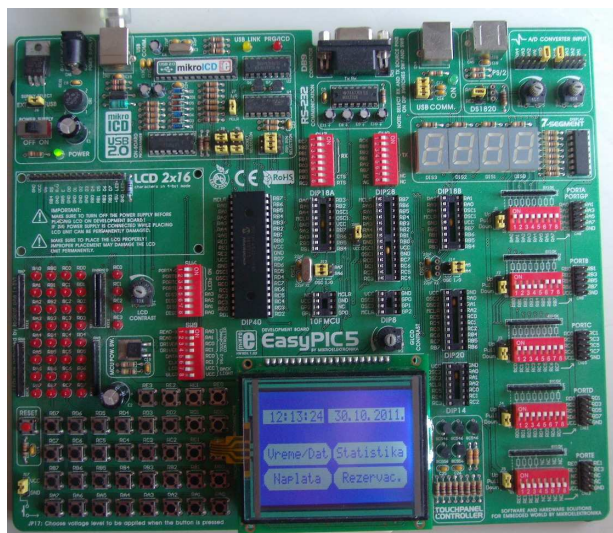
I. UVOD

Gustina saobraćaja u urbanim sredinama uzrokuje veliku potrebu za parkiralištima. Od velike važnosti je da se površine za parkiranje organizuju u skladu sa potrebama korisnika.

Dobro osmišljeno upravljanje površinama namenjenim parkiranju omogućava bolje iskoršćenje resursa i samim tim nižu cenu parking mesta i zadovoljnijeg korisnika usluga. U ovom radu je obrađena jedna od mogućnosti za upravljanje površinama za parkiranje.

Predviđene su površine za parkiranje različitih širina kao i površine za osobe sa posebnim potrebama. To je način da se bolje iskoristi površina parkirališta i da se korisnicima maksimalno izađe u susret.

II. HARDVER

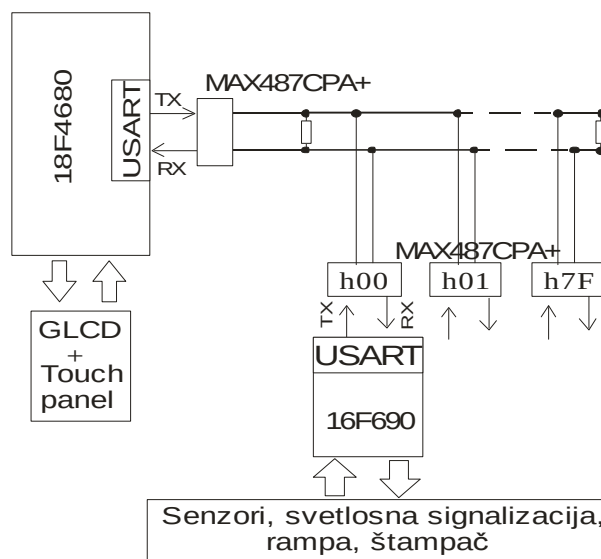


Slika 1. Izgled upravljačke konzole na razvojnju EasyPic5.

Sistem za upravljanje (sl.2) se sastoji iz sledećih elemenata:

- upravljačke konzole zasnovane na mikrokontroleru Pic18f4680 [1];
- *slave* mikrokontrolera Pic16f690 [2] koji kontrolišu senzore, displeje i rampe;
- MAX487CPA+ kojima je izvedena RS485 komunikacija između konzole i *slave*-ova ;
- senzore kojima se nadgleda nailazak vozila, prolaz kroz rampu i zauzetost parking mesta;
- senzore kojima se meri širina vozila.

Kada se uzme u obzir da jedan *slave* mikrokontroler 16f690 obrađuje 10 parking mesta (senzori i svetlosna signalizacija) i kolo MAX47CPA+ koje podržava 128 transimtera, maksimalan broj mesta koja se kontrolišu po jednoj komunikacionoj liniji je 1270. U taj broj ulaze: parking mesta, rampe, štampači, senzori i svetlosna signalizacija.



Slika 2. Blok šema upravljanja parkingom.

J. Mladenović i A. Mitić su studenti modula Mikroelektronika i mikrositemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Serbia, E-mail: jelena.email@gmail.com

III. ORGANIZACIJA PARKINGA

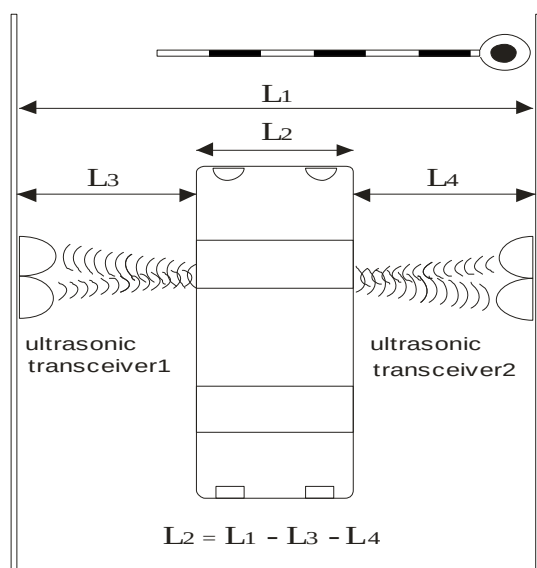
A. Rad parkinga od ulaska do izlaska

- Korisnik prvo nailazi na displej na kojem vidi očekivano vreme čekanja na slobodno mesto na parkingu, izraženo u minutima. Na osnovu toga može da odluči hoće li se priključiti koloni vozila koja su na čekanju za ulazak.

Ukoliko ima slobodnih mesta, očekivano vreme je nula.

Podatak o očekivanom vremenu čekanja se dobija statistički na osnovu prosečnog zadržavanja u datom danu u nedelji i datom satu za koje se vreme računa.

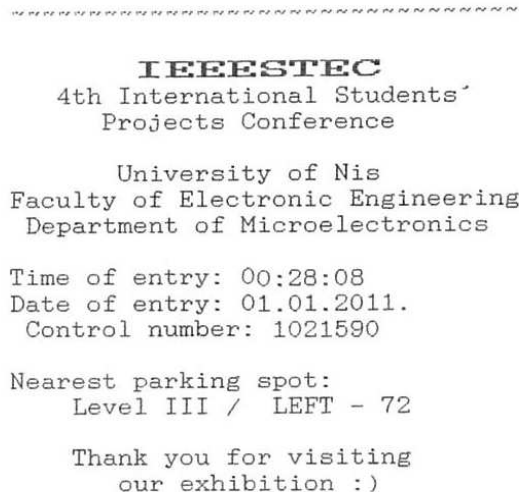
- Na ulazu na parking crveno-zeleni semafor daje znak za prilaz rampi kod koje se i uzima ulazni tiket.
- Pre izdavanja tiketa meri se širina vozila (sl. 3). U tu svrhu je moguće upotrebiti ultrazvučne merače daljine koji se nalaze sa obe strane vozila. Širina vozila se dobija tako što se meri rastojanje od senzora do vozila i dobijene vrednosti se oduzimaju od rastojanja između senzora. Određivanje širine vozila je predviđeno zbog bolje organizacije parkirališta, jer omogućava uvođenje parking mesta različitih širina (širina vozila + zona otvaranja vrata 50cm).



Slika 3. Grafički prikaz merenja širine vozila.

- Za osobe sa posebnim potrebama postoji adekvatno označen taster koji korisnik pritiska pre dobijanja tiketa. Njima će biti omogućeno da na tiketu dobiju poziciju unapred rezervisanog mesta adekvatne širine ili dva spojena mesta najbliža ulazu.
- Kada vozilo priđe rampi štampa se ulazni tiket (sl. 4). Na njemu se štampa godina, mesec, dan, sat, minut i

sekunda kada je tiket izdat, kontrolni broj i položaj najbližeg praznog mesta. Ono je označeno nivoom (I, II, III...), stranom (levo, desno) i brojem mesta (1,2,3,4...).



Slika 4. Primer ulaznog tiketa dizajniranog za IV International Students' Projects Conference.

Kontrolni broj generiše konzola i u memoriji ga povezuje sa ostalim podacima na tiketu, tako da, na izlazu operater dobija sve podatke vezane za naplatu i ispravnost ulaznog tiketa.

Kontrolni broj je uveden da bi se sprečilo eventualno falsifikovanje ulaznih tiketa.

- Po uzimanju tiketa pali se zeleno svetlo na semaforu za prilaz rampi i rampa se podiže.

Položaj vozila ispred i iza rampe prati se optičkim senzorima.

Svetlosna signalizacija iznad popunjenih parking mesta je ugašena, iznad slobodnih mesta stalno svetli, dok iznad mesta, koje je preporučeno na ulaznom tiketu kao najbliže slobodno, svetlosna signalizacija treperi. Time je omogućeno lakše pronalaženje slobodnog mesta.

Sva parking mesta su opremljena senzorima na osnovu kojih *slave* mikrokontroleri utvrđuju popunjenost i stanje signalizacije (jedan *slave* mikrokontroler obrađuje 10 parking mesta).

Konzola očitava stanje mesta na parkingu svaki put pred izdavanje ulaznog tiketa.

- Na izlazu operater unosi kontrolni broj sa tiketa. Na osnovu njega odštampa se listić koji sadrži datum i vreme ulaska, datum i vreme izlaska i broj započetih intervala za naplatu. Ukoliko se radi o korisniku sa rezervacijom, na tiketu za naplatu umesto broja započetih intervala piše cena u zavisnosti od cenovne politike davanja usluga. Intervale za naplatu, vreme, datum i ukupan kapacitet parkirališta definiše administrator.

B. Statistika

Predviđeno je da upravljanje parkingom u sebi sadrži statistiku koja će omogućiti efektivnije korišćenje parking prostora.

Statistički podaci na raspolaganju su:

- najveći i prosečan broj vozila po mesecu za proteklih 12 meseci,
- najveći i prosečan broj vozila po danu u mesecu,
- najduže i prosečno vreme zadržavanja po intervalu u proteklih 7 dana,
- najduže i prosečno vreme čekanja na ulaz po intervalu u proteklih 7 dana,
- broj korisnika sa posebnim potrebama po intervalu u proteklih mesec dana.

Na osnovu statistike se daje podatak o pretpostavljenom vremenu čekanja na slobodno mesto za parkiranje.

C. Rezervacije

Mogućnost rezervacija urađena je da radi sa najmanjim mogućim gubicima tako što su rezervisana mesta u opticaju za upotrebu do poslednjeg sata (ili manje, u zavisnosti od prosečne gustine zauzetosti) u odnosu na javljeno vreme dolaska korisnika sa rezervacijom.

Korisnik sa rezervacijom ne koristi isti ulaz kao i drugi korisnici već mora da prođe pored operatera kojom prilikom dobija poseban tiket.

Na tiketu su ispisani datum i vreme ulaska, broj rezervacije i pozicija rezervisanog mesta. Rezervacije je moguće i otkazati.

IV. ZAKLJUČAK

Merenje širine vozila na ulasku omogućava organizatoru parkinga da predvidi parking mesta različite širine. Time je obezbeđena bolja iskorišćenost površine predviđene za parkiranje uz poštovanje potreba korisnika.

Sistem za upravljanje zasnovan na mikrokontroleru je pouzdan i jednostavan za održavanje. Za svoj rad ne zahteva PC i softvere koji su neophodni za rad PC-a.

Mali je potrošač energije - ima stotruko manju potrošnju od personalnog računara, a za održavanje u *sleep* režimu dovoljna je baterija od 3V i struja manja od 1 μ A.

Uređaj je realizovan na razvojnom okruženju EasyPIC5.

Softver korišćen za razvoj je MicroBasicPro [4].

ZAHVALNICA

Zahvaljujemo se dr Danijelu Dankoviću na savetima bez kojih ovaj rad ne bi dobio ovakav konačni izgled.

LITERATURA

- [1] Datasheet za PIC18f4680,
www.microchip.com/wwwproducts
- [2] Datasheet za PIC16f690,
www.microchip.com/wwwproducts
- [3] Datasheet za MAX487CPA+ <http://www.maxim-ic.com/datasheet/index.mvp/id/1111>
- [4] www.mikroe.com
<http://www.sf.bg.ac.rs/downloads/dmdocuments/tes2010/C04%20-%20VUJIN.pdf>

Simulacija stanja kvantne tačke primenom numeričkih metoda

Nenad Kitanović

Sadržaj - U ovom radu predstavljena su stanja kvantne tačke sa umetnutim proizvoljnim potencijalom i kao takva je simulirana numeričkim metodama. Konkretno, korišćena je metoda konačnih razlika za rešavanje Šredingerove jednačine u numeričkom programu MATLAB i rezultati su uporedno predstavljeni grafički za jednu (1D) i sve tri dimenzije (3D).

I. UVOD

Moderne poluprovodničke procesne tehnike omogućavaju sintetičko kreiranje kvantnih konfiniranih struktura koje se sastoje od samo nekoliko elektrona. Ovakvi sistemi se nazivaju "kvantne tačke". Kvantna tačka predstavlja deo materijala (npr. poluprovodnika) čiji su eksitoni konfinirani (zarobljeni) u sve tri prostorne dimenzije. Poluprovodničke nanostrukture se poslednjih godina intenzivno istražuju zbog svojih jedinstvenih fizičkih osobina i potencijalne primene u mikro- i optoelektronskim komponentama [1]. Tačnije, jednoelektronska kvantna tačka predstavlja najznačajniju strukturu za implementaciju u kvantnim računarima. Kod poluprovodničkih nanostrukture slobodni nosioci naelektrisanja su konfinirani potencijalnim barijerama na malom prostoru. Ako je veličina ovog prostora manja od talasne dužine elektrona, elektronska stanja postaju kvantizovana na diskretne energetske nivoe. Upravo kvantna tačka predstavlja konačnu granicu za strukture malih dimenzija kod kojih su slobodni nosioci naelektrisanja konfinirani u sve tri prostorne dimenzije.

U radu je korišćen metod konačnih razlika koji predstavlja matrični numerički metod i može se koristiti za jednu i za više dimenzija. Ovaj metod je primenjen u programu MATLAB gde su iskorišćene neke već gotove funkcije ugrađene u program, pogotovo za operacije s matricama.

U radu biće simulirana kvantna tačka sa proizvoljnim potencijalom i rezultati će biti grafički predstavljeni za jednu dimenziju (presek kvantne tačke) i sve tri dimenzije. Biće predstavljen oblik potencijala kvantne tačke i vrednosti talasne funkcije ψ , tj. njen realni deo i moduo $|\psi|$.

II. SOPSTVENA STANJA I ENERGIJE

Kako bi se rešila sopstvena stanja i energije za ovu vrstu problema, potrebno je numerički rešiti Šredingerovu jednačinu. U konkretnom slučaju drugi izvod jednačine se primenjuje na mrežu. Šredingerova jednačina je veoma slična sa talasnom jednačinom iz nekih drugih oblasti, kao što su elektromagnetika i akustika, pa je tako dobro poznata materija za rešavanje ovakvih sistema jednačina [2]. Numerički metod je primenjen na vremenski nezavisnu Šredingerovu jednačinu (1):

$$E\psi(r) = -\frac{\hbar^2}{2m}\nabla^2\psi(r) + V(r)\psi(r) \quad (1)$$

A. Metod konačne razlike za jednu dimenziju

Najjednostavniji i najdirektniji pristup ovom problemu je primena metoda konačnih razlika na uniformnu rešetku [3]. Sistem se rastavlja u mrežu sa ćelijama istih dimenzija gde se izvodi predstavljaju kao razlika između vrednosti u susednim ćelijama. Drugi izvod u nekoj tački x_i se dobija kao:

$$\begin{aligned} \frac{\partial^2}{\partial x^2} \psi(x_i) &\approx \\ &\approx \left(\frac{\psi(x_{i+1}) - \psi(x_i)}{\Delta x} - \frac{\psi(x_i) - \psi(x_{i-1}))}{\Delta x} \right) = \\ &= \frac{1}{\Delta x^2} (\psi(x_{i+1}) - 2\psi(x_i) + \psi(x_{i-1}))) \end{aligned} \quad (2)$$

Kako bi se dobio izvod, potrebno je predstaviti talasnu funkciju kao vektor, a zatim kreirati matricu koja će biti pomnožena tim vektorom:

Dipl. ing. Nenad Kitanović je student doktorskih studija na Prirodno-matematičkom fakultetu u Nišu, odsek Fizika, Višegradska 33, 18000 Niš, Srbija, e-mail: 190583@gmail.com

$$\frac{\partial^2 \psi}{\partial x^2} = \frac{\psi}{\Delta x^2} \begin{bmatrix} -2 & 1 & 0 & 0 & \dots & 0 \\ 1 & -2 & 1 & 0 & & \vdots \\ 0 & 1 & -2 & 1 & & \\ \vdots & 0 & 1 & \ddots & & \\ \vdots & & & \ddots & \ddots & 1 \\ 0 & \dots & & & 1 & -2 \end{bmatrix} \quad (3)$$

Na kraju se dobija matrična jednačina čijim se rešavanjem dobijaju rešenja za sopstvene energije i kao takva predstavlja Šredingerovu jednačinu konačnih razlika za jednu dimenziju. Predstavljena je trodijagonalnom matricom Z gde su elementi glavne dijagonale jednaki:

$$-\frac{\hbar^2}{m\Delta x^2} + V_1, -\frac{\hbar^2}{m\Delta x^2} + V_2, \dots, -\frac{\hbar^2}{m\Delta x^2} + V_n, \quad (4)$$

dok su elementi sporednih dijagonala jednaki:

$$\frac{\hbar^2}{2m\Delta x^2} \quad (5)$$

Ostali elementi su jednaki nuli. Na kraju se dobija matrična jednačina preko koje dobijamo sopstvena rešenja:

$$\hat{H}\psi = \psi Z. \quad (6)$$

B. Metod konačne razlike za dve dimenzije

Za problem dve dimenzije koristi se isti operator kao u prethodnom slučaju, s tim što se menja talasna funkcija. Kako bi se dobio 3D grafički prikaz rezultata za sopstvene vrednosti energije primenjuje se metod konačnih razlika u pet tačaka [4] iz koga se dobija jednačina (7) za drugi izvod u dve dimenzije:

$$\begin{aligned} \nabla^2 \psi(x_i, y_j) &\approx \\ &\approx \frac{\psi(x_{i+1}, y_j) - 2\psi(x_i, y_j) + \psi(x_{i-1}, y_j))}{\Delta x^2} + \\ &+ \frac{\psi(x_i, y_{j+1}) - 2\psi(x_i, y_j) + \psi(x_i, y_{j-1}))}{\Delta y^2} \end{aligned} \quad (7)$$

Postoje dva indeksa, po jedan za svaku dimenziju. Za veće vrednosti N dobija se veća matrica sa velikim brojem nula, pa samim tim zauzima više memorije i potreban je veći broj operacija. Korišćenjem nepotpunih matrica u memoriju se unose samo vrednosti koje su različite od nule zajedno sa svojim indeksima. Nepotpune matrice su objekti prvog reda u MATLAB-u, pa tako postoji skup rutina posebno namenjenih za manipulaciju nepotpunim matricama i rešavanje nepotpunih sistema. Na ovaj način moguće je obrađivati sisteme značajnih veličina [5].

III. SIMULACIJA

Pre nego što se počne sa simulacijom, vrednosti nekih veličina se prevode iz osnovnih jedinica u atomske jedinice (a.j.). Konkretno, prevode se masa elektrona i redukovana Plankova konstanta i kao takve su mnogo pogodnije za rad u numeričkom programu:

$$1 \text{ nm} = 10^{-9} \text{ m} = 18.8972 \text{ a.j.}$$

$$1 \text{ eV} = 10^3 \text{ meV} = 0.036749 \text{ a.j.}$$

$$1 \text{ a.j.} = 0.0529 \text{ nm}$$

$$1 \text{ a.j.} = 27.2116 \text{ eV} = 27.2116 \times 10^3 \text{ meV}$$

Nakon definisanja atomskih jedinica uvode se konstante i parametri. Za redukovanu Plankovu konstantu se uzima da je jednaka $\hbar=1$, dok se za masu elektrona uzima $m_e=0.07$ (vrednost za GaAs). Definišu se parametri, tj. dimenzije rešetke N_x i N_y koje ne bi trebalo da budu manje od 50 i veće od 150. Za manje vrednosti od 50 ne dobijaju se dovoljno precizni grafički rezultati, a za veće od 150 potrebni su mnogo veći procesorski resursi. Za kreiranje mreže koristi se `linspace` funkcija u MATLAB-u kako bi se dobio niz (vektor) uniformno raspoređenih vrednosti od najmanje do najveće. Definišu se i krajevi (ivice) mreže $x_{max}, x_{min}, y_{max}$ i y_{min} .

A. Potencijal

U ovom radu se simulira lateralna kvantna tačka prostijeg oblika. Kako bi se kreirala, koristi se hiperbolički tangens određenog radijusa kako bi se simulirali "meki" zidovi kvantne tačke. Za ugrađene potencijale u kvantnoj tački koristi se Gausova funkcija i na taj način se dobija sistem koji je manje simetričan. Za formiranje potencijala kvante tačke bez ugrađenih potencijala koristi se jednačina:

$$V_{kt}(x, y) = \frac{V_0}{2} \left(1 + \tanh \left(\frac{x-a}{\sigma} \right) \right) \quad (8)$$

U jednačini (8) a predstavlja prečnik kvantne tačke, a σ predstavlja "mekoću" zidova, tačnije njihov nagib (strminu). Ovom jednačinom se i grafički predstavlja raspodela potencijala kvantne tačke (slika 1.). Potencijal pada približno na nulu u sredini kvantne tačke i ide do V_0 za veliko r .

Za proizvoljni ugrađeni potencijal, tj. "izbočinu" najbolje je koristiti Gausovu funkciju:

$$V_{up}(x, y) = V_0 e^{-\frac{(x-b)^2 + y^2}{2\sigma^2}} \quad (9)$$

U jednačini (9) b označava centar ugrađenog potencijala na x osi koji ima istu strminu kao i zidovi kvantne tačke σ . Kao što je napomenuto, moguće je koristiti proizvoljan broj potencijala raznih oblika i posmatrati dobijene rezultate simulacije. Ugrađeni potencijali se unose u potencijal kvantne tačke jednostavnim sabiranjem sa V_{kt} . Na primer, ukupan potencijal sa nekoliko ugrađenih proizvoljnih potencijala bi izgledao kao u jednačini (10):

$$V = V_{kt} + V_{up1} + V_{up2} \quad (10)$$

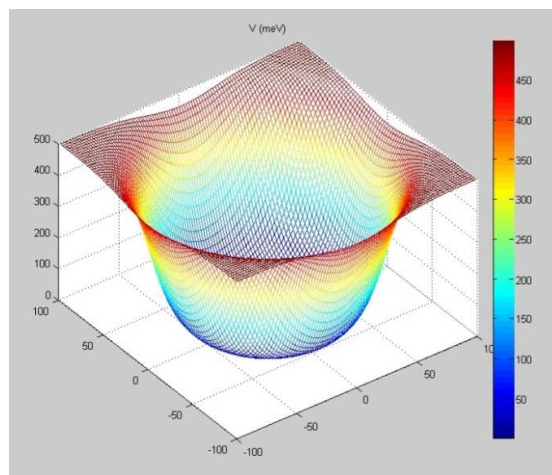
B. Hamiltonijan

U kvantnoj mehanici operator $\hat{H}$ (hamiltonijan) predstavlja operator koji odgovara ukupnoj energiji sistema. Spektar ovog operatora je skup mogućih rešenja pri merenju ukupne energije sistema [6]. Kako bi se grafički predstavio presek kvantne tačke i vrednosti talasne funkcije u datom preseku, rešava se sistem jednačina za 1D problem. Kôd za 1D problem u MATLAB-u je identičan kao onom za 2D, s tim što se za vrednost N_y uzima 1, a za vektor po y se stavljaju sve nule. Za dobijanje 2D hamiltonijana formira se KE matrica (oznaka u kôdu i predstavlja operator kinetičke energije). Pošto su formirane sve potrebne matrice pristupa se rešavanju sopstvenih stanja tj. sistema. U MATLAB-u postoji ugrađena funkcija `eigs` koja direktno rešava spostvene sisteme.

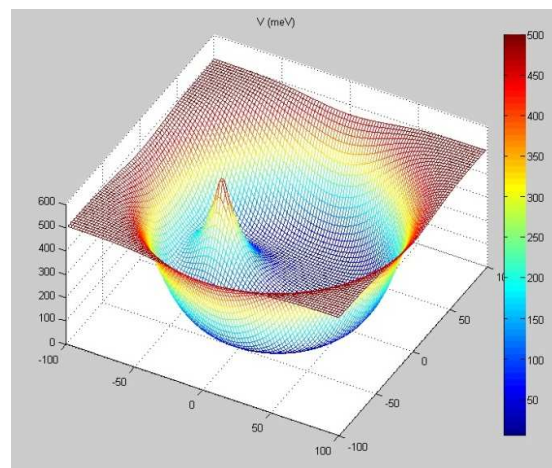
IV. REZULTATI I DISKUSIJA

Nakon definisanja svih konstanti i promenljivih i formiranja potrebnih matrica pristupa se simulaciji tj. grafičkom predstavljanju vrednosti potencijala i vrednosti talasne funkcije. Za 1D prikaz koristi se komanda `plot`

dok se za 3D prikaz mogu koristiti razne komande ugrađene u MATLAB u zavisnosti kakav tip rezultata je potreban. U konkretnom slučaju korišćena je komanda `surf` koja grafički predstavlja rezultate, s tim što različitim vrednostima dodeljuje različitu boju: od ljubičaste do tamno crvene za maksimalne vrednosti. Na slici 1. prikazana je raspodela potencijala za kvantnu tačku bez ugrađenih potencijala. Uočava se simetrična struktura sa minimumom na sredini. Na slici 2. prikazana je kvantna tačka sa ugrađenim proizvoljnim potencijalom i predstavlja sistem koji se simulira. Uočava se narušena simetrija. Upravo za ovaj slučaj se radi simulacija i grafički predstavljaju rezultati. Na slici 3. dat je 1D prikaz raspodele potencijala za sve preseke za koje je definisana simulacija. Jasno se uočava ugrađeni potencijal, njegova vrednost i pozicija unutar kvantne tačke.

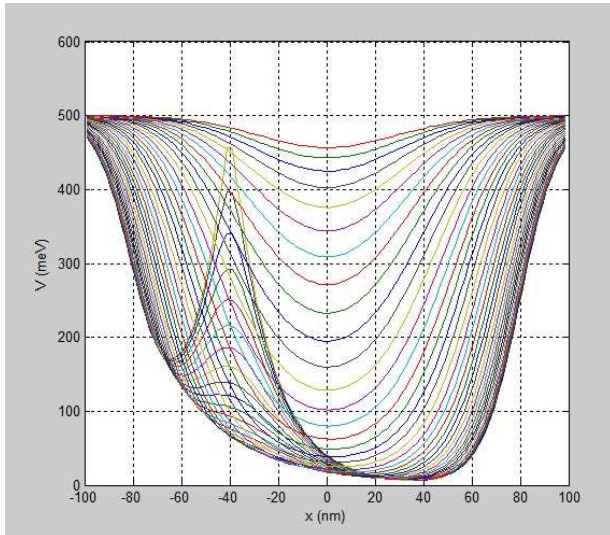


Sl. 1. Grafički prikaz raspodele potencijala kvantne tačke bez ugrađenih potencijala.

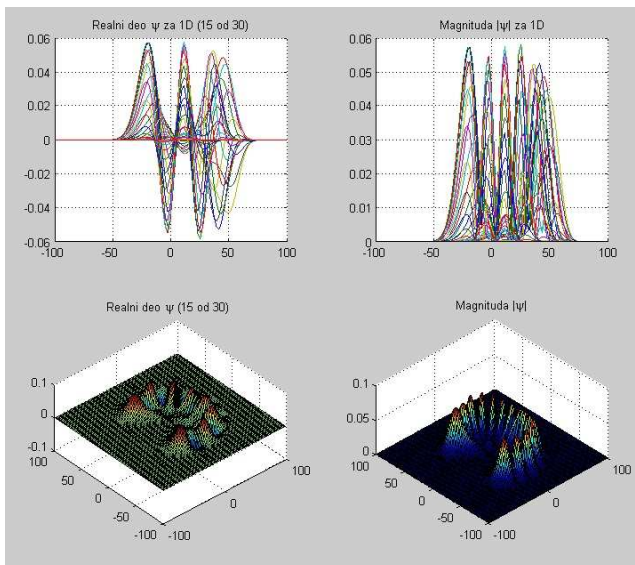


Sl. 2. Grafički prikaz energije kvantne tačke sa ugrađenim potencijalom. Slučaj koji se simulira.

Na slici 4. prikazani su 1D i 3D rezultati za realni deo i moduo za 15-ti presek. Moguće je prikazati rezultate za sve navedene preseke u simulaciji. Na slikama se jasno vidi ponašanje talasne funkcije u slučaju kada je ugrađen potencijal u kvantnu tačku. Uočava se jasna razlika u odnosu na kvantnu tačku bez ugrađenih potencijala. Rezultati simulacije su u skladu sa kvantnom teorijom [7], [8].



Sl. 3. 1D prikaz raspodele potencijala za kvantnu tačku sa ugrađenim potencijalom.



Sl. 4. 1D i 3D prikaz rezultata simulacije za realni deo ψ i moduo $|\psi|$

V. ZAKLJUČAK

Cilj ovog rada je primena numeričkog programa i numeričkih metoda za rešavanje jednostavnog problema kvantne mehanike, u konkretnom slučaju simulacija stanja kvantne tačke sa ugrađenim proizvoljnim potencijalom. Uz izbor odgovarajućeg numeričkog metoda, pravilnom primenom vrednosti i optimizacijom kôda dobijaju se rezultati u skladu sa teorijom. Rezultati mogu biti predstavljeni numerički i/ili grafički. Zbog nedostatka prostora nije moguće navesti kôd za rešavanje ovog problema isto kao i svih grafičkih rezultata, pa su stoga navedene neke osnovne komande korišćene u simulaciji i po jedan rezultat za navedenu vrednost energije. Za veći broj koraka u simulaciji i primenom ugrađenih funkcija u MATLAB-u moguće je dobiti animaciju stanja kvantne tačke za dati slučaj.

ZAHVALNICA

Posebna zahvalnost nastavnicima i saradnicima sa katedre za Mikroelektroniku i katedre za Matematiku Elektronskog fakulteta u Nišu na podršci u realizaciji ovog rada.

LITERATURA

- [1] http://en.wikipedia.org/wiki/Quantum_dot
- [2] <https://spaces.seas.harvard.edu/display/COMPUFEST11/ComputeFest+2011+Workshops>
- [3],[4] Richard L. Burden, Numerical Analysis, pp. 660-667
- [5] Amos Gilat, Uvod u MATLAB 7, pp. 49-65
- [6] [http://en.wikipedia.org/wiki/Hamiltonian_\(quantum_mechanics\)](http://en.wikipedia.org/wiki/Hamiltonian_(quantum_mechanics))
- [7] Jean-Luis Basdevant, Jean Dalibard, Quantum Mechanics, pp. 67-75
- [8] А. Соколов, Ю. Лоскутов, И. Тернов, Квантовая механика, pp. 54-64

Primena DSP razvojnog okruženja za realizaciju digitalnih audio efekata

Ana Dorđević, Marko Jelenković, Marko Ličanin, Jelena Zdravković

Sadržaj - Implementacija digitalnih audio efekata je postala veoma zahtevna usled rasta potrebe za visoko-preformansnom audio opremom. Često se projektuje specijalizovani hardver za realizaciju DSP aplikacija. U ovom radu su realizovani digitalni audio efekti na DSP razvojnog okruženju. Posebna pažnja je posvećena karakteristikama efekata realizovanih na DSP procesoru.

I. UVOD

Digitalni audio efekti posredstvom nekog sistema ili softverskog alata modifikuju pobudni signal ili zvuk prema nekim kontrolnim parametrima. Svoju primenu nalaze u raznim audio aplikacijama. Ulazni i izlazni signali se prate putem zvučnika ili slušalica, ali i pomoću neke vrste vizualne reprezentacije, kao što su prikazi signala u vremenskom ili frekvencijskom domenu, ili prikazi nivoa signala. Glavni cilj digitalnih audio efekata je modifikacija zvučne karakteristike pobudnog audio signala.

Digitalna obrada signala (*Digital Signal Processing* – DSP) predstavlja oblast u nauci koja se već dugi niz godina aktivno razvija. Napretkom tehnologije raste potreba da se izvršenje operacija nad digitalnim podacima odvija u realnom vremenu. Posledica toga je razvoj posebnih vrsta procesora sa specijalizovanim blokovima koji vreme obrade signala svode na teoretski minimum [1].

DSP procesori predstavljaju visokooptimizovane mikroprocesorske jedinice koje su namenjene za obavljanje matematičko intezivnih aplikacija [1]. Neki od hardverskih blokova DSP-a koji omogućavaju izvršenje ovakvih aplikacija su MAC (*multiply-accumulate*) jedinica, brzi množač, delitelj itd. MAC jedinica funkcioniše po principu kombinacije sabiranja i množenja pomoću posebnih registara unutar DSP-a. Često se koristi u operacijama sa vektorima gde se međurezultat čuva u registrima a posle svake iteracije tipa množenje-sabiranje rezultat se akumulira [2]. Na ovaj način se realizuju digitalni filtri i brza Furieova transformacija (*Fast Fourier Transform FFT*).

C6713 DSP Starter Kit (DSK) razvojna platforma koja je korišćena u ovom radu omogućava razvijanje aplikacija za Texas Instruments (TI) C67xx familiju DSP procesora.

A. Dorđević, M. Jelenković, M. Ličanin i J. Zdravković su studenti sa smera Elektronika, Univerzitet u Nišu, Elektronski Fakultet, A. Medvedeva 14, 18000 Niš, Serbia, E-mail: ana_djordjevic88@yahoo.com

Aplikacija razvijena u okviru ovog projekta omogućava da se pritiskom na određeni prekidač, koji se nalazi na DSK, aktivira određeni audio efekat koji modifikuje signal doveden na ulaz sistema.

II. DIGITALNI AUDIO EFEKTI

U sferi obrade audio signala termini koji se često sreću su “audio efekat” i “zvučni efekat”. Iako na prvi pogled postoji sličnost između ova dva termina, velika je razlika u semantici. Termin “zvučni efekat” se odnosi na subjektivni doživljaj transformisanog zvuka, dok se “audio efekat” odnosi na tehniku kojom se vrši transformacija zvuka [3]

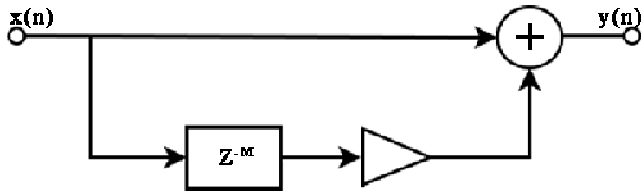
A. Efekti bazirani na liniji za kašnjenje

Kašnjenje (*delay*) se može opaziti u zatvorenim prostorima ili prostorima gde se zvuk reflektuje od neke prepreke. Zvučni talas reflektovan od zida će se superponirati sa izvornim zvučnim talasom. Ukoliko je zid na dovoljnoj udaljenosti, čuće se eho [3]. Sa druge strane, ukoliko je zid blizu, efekat postojanja refleksije će se ogledati kroz promenu boje zvuka. Rastojenja do prepreka definišu koliko će svaki reflektovani signal biti zakašnjen [3], [7]. Ekvivalenti ovih akustičkih fenomena implementirani su kao blokovi za procesiranje signala.

Princip rada digitalnih sistema za kašnjenje je sledeći: pobudni signal se odmerava u A/D konvertoru, a nakon završenog procesa digitalizacije se propušta kroz set blokova za digitalno procesiranje signala, u kojima se signal drži određeno vreme u baferu, a zatim se šalje na izlaz na osnovu parametara koje određuje korisnik. Zakašnjeni signal može se kombinovati sa nemodifikovanim signalom pre ili nakon slanja u D/A konvertor, koji obrađeni digitalni signal konvertuje u analogni, pogodan za reprodukciju.

Pobudni signal je zakašnjen za zadati vremenski interval. Efekat postaje čujan tek kada se procesirani signal kombinuje (sabere) sa pobudnim signalom, koji se posmatra kao referentni (Sl. 1.). Efekat poseduje dva podesiva parametra: vrednost vremenskog kašnjenja T i relativnu amplitudu zakašnjenog signala u odnosu na referentni signal. Ukoliko je kašnjenje u opsegu od 10 do 25 ms, čuće se brzo ponavljanje (poznato kao *slapback* ili *doubling*). Ukoliko je kašnjenje veće od 50 ms, čuće se eho.

Algoritam koji koristi eho modul da bi realizovao eho efekat je jednostavan i identičan algoritmu za opisani efekat kašnjenja. Ulazni signal (podaci) se šalje na izlaz, a u isto vreme se kombinuje sa signalom koji je zakašnjen definisani vremenski interval i oslabljen definisanim faktorom. Izlazni signal (podaci) se zatim skladišti, da bi se mogao kasnije upotrebiti. Efekat poseduje 2 parametra: kašnjenje i slabljenje. Kašnjenje se daje u milisekundima i definiše dužinu bafera u kome se čuva ulazni signal neophodan za generisanje efekta. Slabljenje definiše koliko je potrebno vremena efektu (ehu) da postane nečujan, i trebalo bi da se nalazi u normalizovanom opsegu između 0 i 1.



Sl. 1. Diskretna mreža digitalnog sistema za kašnjenje.

B. Efekti zasnovani na nelinearnom procesiranju

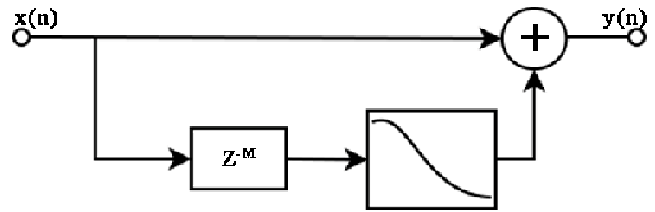
U mnogim oblastima, distorzija se karakteriše kao neželjena promena signala. U muzici, distorzija se često namenski koristi kao efekat. Reč distorzija se bukvalno odnosi na bilo kakvu modifikaciju talasnog oblika signala, u odnosu na pobudni signal, bilo kojim sredstvom ili vrstom opreme. U kontekstu muzičkih aplikacija, distorzija se izjednačava sa odsecanjem (*clipping*) [3], [7]. Odsecanje je nelinearni proces kojim se generišu frekvencije koje nisu prisutne u originalnom audio signalu.

Kod digitalne obrade signala, odsecanje se javlja kada je signal ograničen po amplitudi opsegom odabrane reprezentacije. Na primer, ukoliko se u sistemu koristi 16-bitno kodovanje (16-to bitna celobrojna vrednost sa jednim bitom za znak), 32767 je najveća pozitivna vrednost koja se može predstaviti. Ukoliko se tokom obrade, amplituda signala udvostruči, vrednost odmerka, od npr. 32000 bi trebalo da postane 64000, ali umesto toga ona biva svedena na maksimalnih 32767 (saturaciona aritmetika). U praktičnim aplikacijama, odsecanje kao efekat se češće koristi od pakovanja, do kojeg dolazi ukoliko je digitalnim hardverom omogućeno prekoračenje, ignorisanjem bitova najveće težine (MSB) kojima je predstavljena amplituda signala, a nekada čak i ignorisanjem bita za znak, što rezultuje velikom distorzijom signala.

C. Ritam mašina

Ritam mašina predstavlja digitalnu simulaciju analognog ritma. Ritam se dobija na osnovu kombinacije sintetizovanih efekata pojedinačnih udaraca u bubanj na osnovu postojećih ritmičkih pravila [4]. Jedna od tehnika

koja se može koristiti za dobijanje ritma (koja je ujedno koršćena i u ovom radu) je tehnika modifikacije talasnog oblika. Na Sl. 2. je prikazan blok dijagram algoritma primenjenog za sintezu. Da bi se postigla prirodnost zvuka pobudni signal treba da bude širokog spektra pa je u ovom slučaju generisan beli šum.



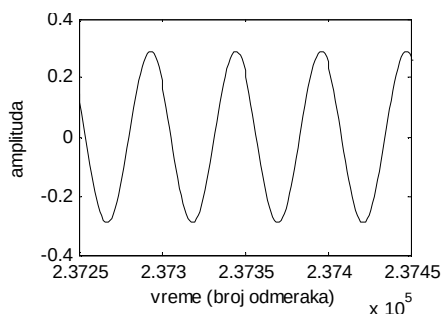
Sl. 2. Blok dijagram algoritma za sintezu ritma tehnikom modifikacije talasnog oblika.

Ulazni signal se propušta kroz digitalnu linije za kašnjenje, a zatim se nad njim primenjuje prozorska funkcija koja u vremenskom domenu postepeno smanjuje amplitudu signala. Sledeći stepen je sabiranje već obrađenog signala šuma i njegove originalne (nezakašnjene) verzije. U zavisnosti od broja ponavljanja ovog koraka reguliše se stepen obrade pobudnog signala.

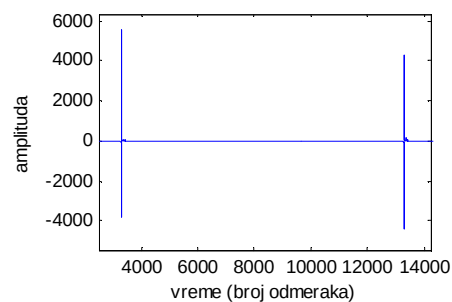
III. ISPITIVANJE KARAKTERISTIKA DIGITALNIH EFEKATA REALIZOVANIH NA TMS320C6713 DSK

Aplikacija koja se izvršava na TMS320C5510 DSK je realizovana tako da se pritiskom na određeni DIP prekidač aktivira određeni audio efekat i pali kontrolna LED koja ukazuje koji je DIP prekidač aktiviran. Realizovana su dva efekta koja se baziraju na liniji za kašnjenje (*delay* i *echo*), i jedan efekat koji se zasniva na nelinearnom procesiranju (distorzija). Signal koji pobuđuje sistem se dovodi na TI-ov AIC23 stereo kodek koji se nalazi na DSK-u. Unutar kodeka seodmerava analogni signal na linijskom ulazu i konvertuje u digitalne podatke tako da ih DSP može obrađivati. Kada DSP završi sa obradom podataka koristi kodek da iste konvertuje nazad u analogni signal na linijskom izlazu. [5]

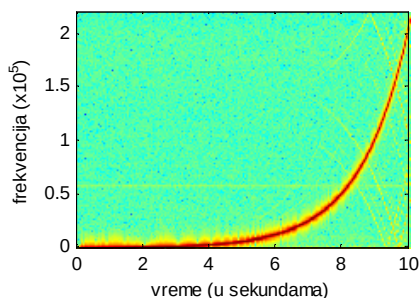
Signal koji je pobuđivao sistem radi ispitivanja predstavlja sinusni signal čija se frekvencija menja u vremenu po određenom zakonu (najčešće linearno ili eksponencijalno), tzv. swept sine (svipovana sinusoida) [6]. Dobijeni signal na izlazu sistema (tačnije deo signala), njegov spektrogram, kao i impulsni odziv merenog sistema kada se aplikacija izvršava ali nijedan DIP prekidač nije aktivan se mogu videti na Sl. 3, Sl. 4. i Sl. 5, respektivno. Posmatranjem spektrograma izlaznog signala može se primetiti da pobudni signal koji je doveden na ulaz skoro uopšte nije degradiran.



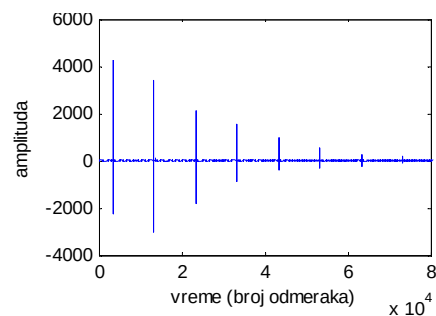
Sl. 3. Signal (deo signala) na izlazu sistema.



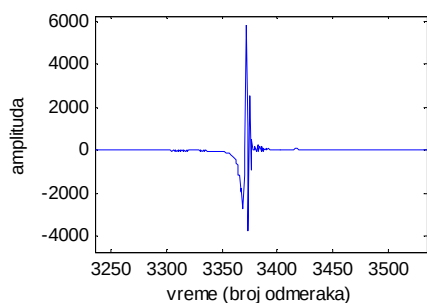
Sl. 7. Impulsni odziv meren na DSK-u kada se na njemu izvršava aplikacija, i kada je aktivan DIP#0 prekidač (efekat kašnjenja).



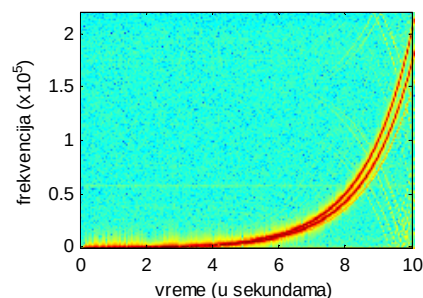
Sl. 4. Spektrogram izlaznog signala kada nijedan DIP prekidač nije aktivan.



Sl. 8. Impulsni odziv meren na DSK-u kada se na njemu izvršava aplikacija, i kada je aktivan DIP#1 prekidač (efekat eha).

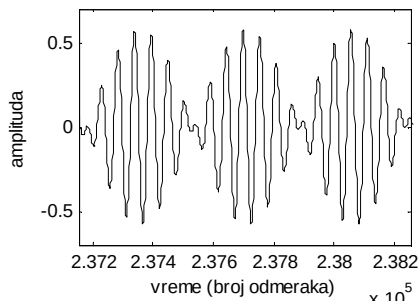


Sl. 5. Impulsni odziv meren na DSK-u kada se na njemu izvršava aplikacija, ali nijedan DIP prekidač nije aktivan.

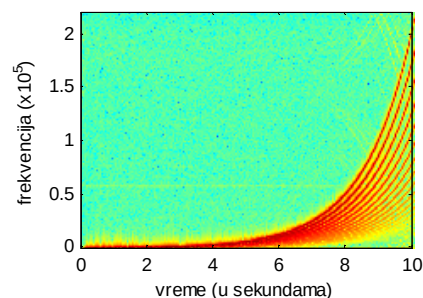


Sl. 9. Spektrogram izlaznog signala kada je prekidač DIP#0 aktivan (efekat kašnjenja).

Promena talasnog oblika izlaznog signala primenom efekta kašnjenja se može videti na Sl. 6. Razlika između efekta kašnjenja (*delay*) i eha se jasno može videti analizom njihovih impulsnih odziva, kao i analizom njihovog spektrograma (Sl. 7. - Sl. 10.).

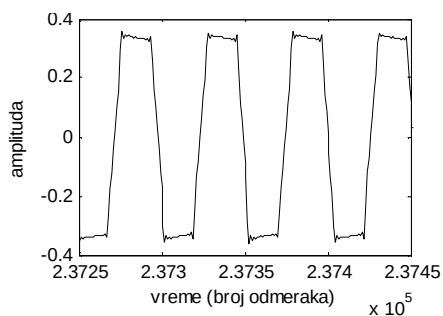


Sl. 6. Signal (deo signala) na izlazu sistema (kada je primenjen efekat kašnjenja).

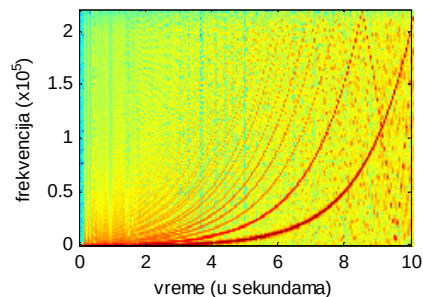


Sl. 10. Spektrogram izlaznog signala kada je prekidač DIP#1 aktivan (efekat eha).

Aktiviranjem prekidača DIP#2 primenjuje se efekat zasnova na nelinearnoj obradi, tj. distorzija. Posledice ovog efekta mogu se videti na Sl. 11. i Sl. 12.

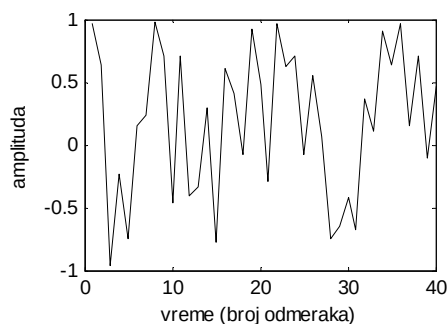


Sl. 11. Signal na izlazu sistema (kada je primenjen efekat distorzije).

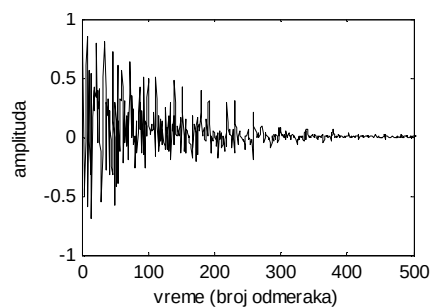


Sl. 12. Spektrogram izlaznog signala kada je prekidač DIP#2 aktivan (efekat distorzije).

Za sintezu zvuka razvijen je MATLAB modul, a signali koji su generisani istim su kasnije korišćeni u okviru aplikacije koja se izvršava na DSK –u. Efekat sinteze zvuka, odnosno ritma dobijenog na opisani način primenom tehnike modifikacije talasnog oblika je prikazan na Sl. 13 i Sl. 14. Polazni signal čiji se talasni oblik modifikuje predstavlja beli šum čiji je talasni oblik dat na Sl. 13. Primenom tehnike modifikacije ovog talasnog oblika može se dobiti efekata udarca u timpan koji se reprodukuje u okviru aplikacije na DSK-u. Talasni oblik ovako sintetizovanog zvuka je prikazan na Sl. 14.



Sl. 13. Originalni signal koji predstavlja beli šum (niz slučajnih brojeva uniformno raspoređenih u intervalu od 0 do 1) korišćen za sintezu udarca u timpan.



Sl. 14. Rezultat modifikovanja signala belog šuma sa Sl. 13 primenom algoritma za sintezu čime se dobija efekat udarca u timpan.

IV. ZAKLJUČAK

Na osnovu prikazanih rezultata može se zaključiti da je TMS320C6713 DSK jako pogodan za realizaciju audio efekata. Analiza signala na linijskom izlazu DSK pruža uvid u realne karakteristike realizovanih efekata i na taj način ostavlja prostor za dalje unapređivanje aplikacije. Dobra strana realizacije aplikacija na TMS320C6713 DSK je i mogućnost detaljne analize same aplikacije kroz *Code Composer Studio* (CCS) razvojno okruženje. Ono omogućava uvid u tok izvršenja aplikacije na DSP procesoru u realnom vremenu.

Kombinacija realizacije aplikacija u MATLAB-u i CCS razvojnom okruženju daje izvanredne rezultate. MATLAB omogućava razvijanje efikasnih algoritama za obradu signala i njihovu detaljnu analizu, dok CCS razvojno okruženje omogućava praktičnu realizaciju algoritama za obradu signala i njihovu implementaciju i analizu na DSP procesorima firme *Texas Instruments*.

ZAHVALNICA

Prezentovani rezultati su dobijeni u okviru projekta broj 44009 finansiranog od strane Ministarstva za nauku i prosvetu Republike Srbije.

LITERATURA

- [1] M. Stojčev, "RISC CISC I DSP Procesori" *Univerzitet u Nišu, Elektronski fakultet*, Niš 1997
- [2] Lapsley et. al, "DSP Processors Fundamentals: Architectures and Features", *IEEE Press*, 1996, .
- [3] U. Zolzer, "DAFX: Digital Audio Effects", *John Wiley & Sons Ltd*, Hamburg, 2011.
- [4] K. Karplus and A. Strong, "Digital Syntesis of Plucked-String and Drum Timbres" *The MIT Press, Computer Music Journal*, Vol. 7, No. 2 (Summer, 1983), pp. 43-55
- [5] Spectrum Digital, Inc., *TMS320VC5510 DSK Technical Reference*, 2002.
- [6] S. Müller and P. Massarani, "Transfer-function measurement with sweeps," *J. Audio Eng. Soc.*, vol. 49, no. 6, pp. 443–471, Jun. 2001.
- [7] G. Ballou, "Handbook for Sound Engineers", *Howard W. Sams & Co.*, 1991.

Proračun LPC koeficijenata korišćenjem procesora TMS320C5510

Bojan Cvetković, Marko Ličanin, Ana Đorđević

Abstract - Communication infrastructures and services have been changed dramatically in recent years to include data and images. However, speech is still the most important and common service in the telecommunication networks. Variety of methods of representing speech in digital form, and speech-coding techniques are used to achieve the spectral efficiency, security, and easy storage. One method of analysis of the speech signal is a linear prediction which is based on the assumption that the sample signal can be approximated by a linear combination of previous samples. In order to calculate the linear dependence between the samples, in this study, DSP TI TMS320C5510 has been used.

I. UVOD

Govor je signal koji nosi informaciju (akustički talasni oblik), čija je osnovna namena komunikacija. Obzirom da je govor najprirodniji način komunikacije između ljudskih jedinki, njegov značaj nije umanjen ni u doba potpune informatizacije svih aspekata ljudskog života. Mnogi sistemi koji nas danas okružuju temelje se na savremenim govornim tehnologijama koje u sebi sadrže algoritme digitalne obrade govora. Govorni signali se mogu konvertovati u električne talasne oblike pomoću mikrofona, tako da se obrada vrši nad digitalnim signalima. Nakon obrade, ovi signali se pomoću zvučnika mogu ponovo konvertovati u akustički oblik. Digitalna obrada govora predstavlja pretvaranje signala, diskretnog u vremenu, u niz brojeva ili simbola nad kojima se vrši dalja obrada. Analogni govorni signal se prevodi u digitalni oblik, koji je pogodniji za prenos, obradu i čuvanje informacije. Oblast najšire primene digitalne obrade govora je kodiranje govora. Cilj kodiranja je kompresija digitalnog signala govora kako bi se dobila niža bitska brzina, kao i efikasnije čuvanje i prenos. Da bi se govorni signal kodirao vrši se analiza uzoraka njegovog analognog oblika, i na osnovu toga dobijaju određeni parametri pomoću kojih se vrši dalja obrada [1, 2].

Jedna od metoda analize govornog signala je linearna predikcija koja je bazirana na pretpostavci da se uzorak signala može aproksimirati linearnom kombinacijom prethodnih uzoraka. Pošto govor može biti modeliran kao izlaz iz linearnog, vremenski promenljivog sistema, pobuđenog kvazi periodičnim nizom impulsa (za vreme trajanja zvučnog govora) ili slučajnim šumom (za vreme trajanja bezvučnog govora), on može biti opisan nizom

koeficijenata. Izračunavanje ovih koeficijenata se vrši metodama linearne predikcije, primenom određenog matematičkog aparata [3].

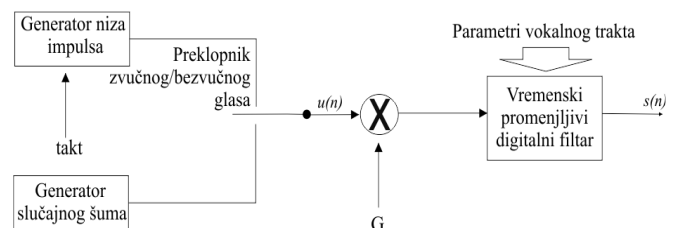
Dva glavna aspekta pri računanju koeficijenata linearne predikcije su potrebna količina memorije i broj množenja. Zbog toga je pogodno da se ovakva izračunavanja vrše na sistemima koji su specijalizovani za aritmetičko intenzivne aplikacije. Jedna vrsta ovakvih sistema su DSP procesori (Digital Signal Processors). Njihova osnovna karakteristika su specijalizovani hardverski blokovi za kombinovane aritmetičke operacije.

Prema načinu predstavljanja podataka postoje DSP procesori koji rade u fiksnom (Fixed-Point) i pokretnom zarezu (Floating Point). Sistemi koji rade sa fiksnom zarezom su brži, pa su od velike koristi za izvršavanje aplikacija sa obimnim izračunavanjima. Zbog te osobine se koriste u analizi govora. U ovom radu je korišćen DSP Texas instruments TMS320C5510 razvojni sistem koji radi sa formatom fiksnog zareza [4].

II. LINEARNA PREDIKCIJA

Na slici 1 prikazana je blok šema vremeski promenljivog sistema pomoću koga se može modelirati govorni signal. Model govornog signala sastoji se od vremenski sporo promenljivog linearnog sistema koji je pobuđen signalom čija se svojstva takođe sporo menjaju od kvaziperiodičnih impulsa do slučajnog šuma. Prenosna funkcija sistema ima oblik:

$$H(z) = \frac{S(z)}{U(z)} = \frac{G}{1 - \sum_{k=1}^p a_k z^{-1}} \quad (1)$$



Sl. 1. Blok šema sistema za modeliranje glasa.

B. Cvetković, M. Ličanin i A. Đorđević su studenti sa smjera Elektronika, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Serbia, E-mail: lichanin@elfak.rs

Sa slike se može uočiti da su osnovni parametri ovog modela položaj preklopnika za odabir tipa pobude (zvučni i bezzvučni glas), osnovna frekvencija za zvučne glasove, faktor pojačanja G i koeficijenti digitalnog filtra, a_k . Ovi parametri određuju se različitim metodama linearne predikcije. Najčešće primenjivane metode su: metoda kovarijanse (the covariance method), metod autokorelacije (the autocorrelation formulation), metoda korišćenja mrežaste strukture (the lattice method). Ovakav sistem se može opisati izrazima:

$$GU(z) = S(z) - a_1 S(z)z^{-1} - \dots - a_p S(z)z^{-p} \quad (2)$$

$$Gu(n) = s(n) - a_1 s(n-1) - \dots - a_p s(n-p) \quad (3)$$

iz kojih se dobija jednačina koja povezuje uzorke govornog signala $s(n)$ i pobude $u(n)$:

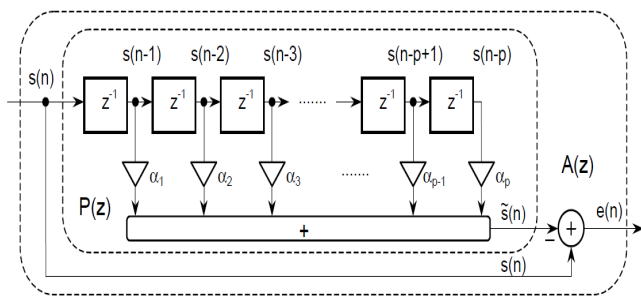
$$s(n) = \sum_{k=1}^p a_k s(n-k) + Gu(n) \quad (4)$$

Kao što je već pomenuto osnovna ideja linearne predikcije je da se se uzorak signala može aproksimirati linearnom kombinacijom prethodnih uzoraka. Ako je uzorak signala obeležen sa $s(n)$, njegova predikcija $\tilde{s}(n)$ se može izraziti kao:

$$\tilde{s}(n) = \sum_{k=1}^p \alpha_k s(n-k) \quad (5)$$

gde je α_k koeficijent predikcije, a p red prediktora. Ovakav prediktor je prikazan na slici 2 i opisuje se jednačinom:

$$P(z) = \sum_{k=1}^p \alpha_k z^{-k} \quad (6)$$



Sl. 2. Blok šema prediktora p-tog reda.

Prenosna funkcija prediktora sa slike je:

$$A(z) = \frac{E(z)}{S(z)} = 1 - \sum_{k=1}^p \alpha_k z^{-k} = 1 - P(z) \quad (7)$$

a njegova greška je definisana kao :

$$e(n) = s(n) - \tilde{s}(n) = s(n) - \sum_{k=1}^p \alpha_k s(n-k) \quad (8)$$

Može se primetiti da su izrazi (4) i (8) slični. Uz pretpostavku da je govorni signal stvarno nastao kao izlaz sistema $H(z)$, opisanog izrazom (1) i uz pretpostavku da su koeficijenti prediktora α_k jednaki koeficijentima sistema a_k , greška predikcije $e(n)$ jednaka je pobudnom signalu modela $Gu(n)$. To drugim rečima znači da kada bi govorni signal $s(n)$ propustili kroz sistem $A(z)$, na njegovom izlazu bi dobili pobudni signal sistema, pa se zbog toga može reći da je $A(z)$ inverzni filter sistema $H(z)$ odnosno da je:

$$H(z) = \frac{G}{A(z)} \quad (9)$$

Osnovni problem analize linearnom predikcijom je određivanje skupa koeficijenata prediktora α_k direktno iz uzorka odmerenog govornog signala na takav način da se postigne dobro poklapanje kratkotrajnih spektralnih svojstava govornog signala i modela prema izrazu (9) u čijem imeniocu figurišu koeficijenti α_k . Zbog vremenski promenjive prirode govornog signala, koeficijenti prediktora moraju biti određeni iz kratkog segmenta govornog signala unutar kojeg su spektralna svojstva signala stalna. Osnovna ideja linearne predikcije je pronalaženje takvih koeficijenata prediktora koji će minimizirati srednju kvadratnu grešku predikcije posmatranom segmentu govornog signala. Dobijeni koeficijenti α_k su koeficijenti polinoma u imeniocu jednačine (9). što znači da su oni jednaki parametrima sistema za modeliranje a_k .

Koeficijenti prediktora određuju se nad vremenskim segmentom govornog signala konačnog trajanja. Taj segment biće označen sa $s_n(m)$, a radi se o delu signala $s(n)$ u okolini indeksa n , određene rasponom indeksa m .

$$s_n(m) = s(n+m) \quad (10)$$

Srednja vrednost kvadrata greške prediktora jednaka je :

$$E_n = \sum_m e_n^2(m) \quad (11)$$

Kada u ovu jednačinu vrednost e_n zamenimo jednačinom (8) dobija se:

$$E(n) = \sum_m \left[s_n(m) - \sum_{k=1}^p \alpha_k s_n(n-k) \right]^2 \quad (12)$$

Raspon ove sume zavisi od metode predikcionog postupka, ali u svakom slučaju radi se o konačnom rasponu.

Vrednosti parametara a_k mogu se odrediti tako da se parcijalne diferencijalne jednačine E_n po nepoznatim koeficijentima izjednače sa nulom tako da se dobije sistem od p linearnih jednačina oblika

$$\sum_m s_n(m-i)s_n(m) = \sum_{k=1}^p \alpha_k \sum_m s_n(m-1)s_n(m-k) \quad (13)$$

Gornja jednačina se kraće može zapisati kao:

$$\phi_n(i, k) = \sum_m s_n(m-1)s_n(m-k) \quad (14)$$

A. Autokorelaciona metoda

Jedan od načina za određivanje granice sume je autokorelaciona metoda. Signal $s_n(m)$ se posmatra u intervalu $0 \leq m \leq N-1$ a van ovog intervala vrednost signala je 0, odnosno:

$$s_n(m) = s(m+n)w(m) \quad (15)$$

gde je $w(m)$ Hamming-ov vremenski prozor konačne dužine. Na osnovu ovoga i srednja vrednost kvadrata greške postoji samo u okviru intervala $0 \leq m \leq N-1$, pa se može pisati:

$$E_n = \sum_{m=0}^{N+p-1} e_n^2(m) \quad (16)$$

Smenom granica u jednačini (14) dobija se:

$$\phi_n(i, k) = \sum_{m=0}^{N-1-(i-k)} s_n(m)s_n(m+i-k) \quad (17)$$

$$1 \leq i \leq p; \quad 0 \leq k \leq p$$

Može se uočiti indentičnost jednačine (17) i autokorelacijske funkcije :

$$\phi_n(i, k) = R_n(i-k) \quad (18)$$

pa sledi:

$$R_n(j) = \sum_{m=0}^{N-1-j} s_n(m)s_n(m+j) \quad (19)$$

Elementarnim matematičkim transformacijama iz jednačine (19) dobija se sistem linearnih jednačina gde su nepoznate koeficijenti linearnog prediktora, α_k :

$$\sum_{k=1}^p \alpha_k R_n(|i-k|) = R_n(i) \quad (20)$$

$$1 \leq i \leq p$$

Ova jednačina se može predstaviti u matricnim obliku:

$$\begin{bmatrix} R_n(0) & R_n(1) & R_n(2) & \cdots & R_n(p-1) \\ R_n(1) & R_n(0) & R_n(1) & \cdots & R_n(p-2) \\ R_n(2) & R_n(1) & R_n(0) & \cdots & R_n(p-3) \\ \vdots & \vdots & \vdots & \cdots & \vdots \\ R_n(p-1) & R_n(p-2) & R_n(p-3) & \cdots & R_n(0) \end{bmatrix} \begin{bmatrix} \alpha_1 \\ \alpha_2 \\ \alpha_3 \\ \vdots \\ \alpha_k \end{bmatrix} = \begin{bmatrix} R_n(1) \\ R_n(2) \\ R_n(3) \\ \vdots \\ R_n(p) \end{bmatrix} \quad (21)$$

Za rešavanje ove jednačine razvijeno je više efikasnih rekurzivnih algoritama, a najčešće se koristi Levinson-Durbin algoritam. Treba uočiti da je matrica sa leve strane kvadratna i simetrična, svi elementi na glavnoj dijagonali i dijagonali paralelnoj glavnoj su jednaki. Levinson-Durbin algoritam koristi rekurzivnu funkciju oblika:

$$E_n^{(0)} = R_n^{(0)} \quad (22)$$

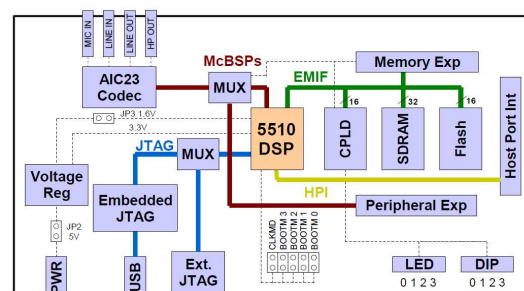
$$k_i = \frac{R_n(i) - \sum_{j=1}^{i-1} \alpha_j^{(i-1)} R_n(|i-j|)}{E_n^{(i-1)}} \quad (23)$$

$$\alpha_i^{(i)} = k_i; \quad \alpha_j^{(i)} = \alpha_j^{(i-1)} - k_i \alpha_{i-j}^{(i-1)}; \quad 1 \leq i \leq i-1 \quad (24)$$

$$E_n^{(i)} = (1 - k_i^2) E_n^{(i-1)} \quad (25)$$

B. DSK TMS320C5510

U ovom radu biće opisan postupak računanja LPC koeficijenata pomoću razvojnog sistema TI C5510 DSK. Ova razvojna platforma omogućava razvoj aplikacija za sve DSP procesore iz familije TI C55X DSP, projektovana je tako da se na ploči nalaze svi uređaji potrebni da se zadovolji širok spektar aplikativnog okruženja. Na slici 3 prikazana je blok šema sistema.



Sl. 3. Blok šema sistema za modeliranje glasa.

TI C5510 radi na frekvenciji od 200MHz a napon napajanja je 5V. Na njoj se nalazi AIC23 Codec koji omogućava emitovanje i primanje analognih signala. Analogni U/I sistem realizovan je preko 3.5 mm audio

priključka koji odgovara mikrofonsko i line in ulazu odnosno izlazu. Na ploči se takođe nalazi sinhrona SDRAM memorija kapaciteta 8Mb, po četiri LED dioda i prekidača, standardni konektor za povezivanje sa drugim karticama, fleš memorija kapaciteta 512 kb i registarsko polje koje se povezuje se komponentama na ploči.

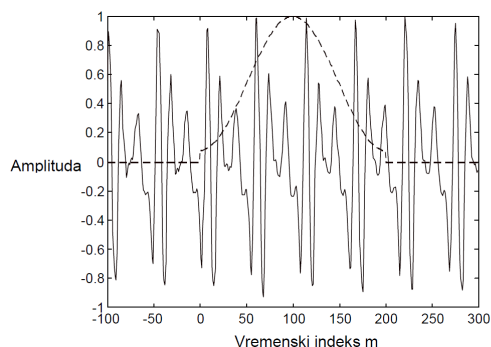
Ova ploča je dizajnirana da radi u posebno prilagođenom razvojnom okruženju Texas Instruments Code Composer Studio koji sa pločom komunicira preko JTAG emulator-a.

C. Izračunavanje LPC koeficijenata

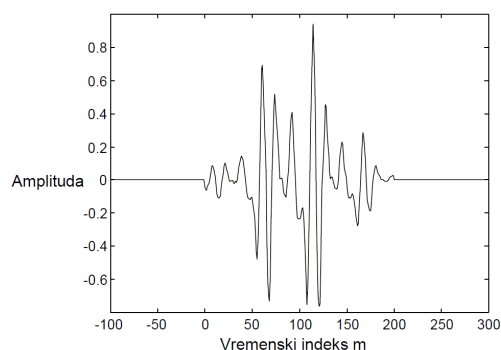
Napisan je program u C-u koji prati gore opisan Levinston-Durbin algoritam. Takođe je potrebno prilagoditi koeficijente za proračun u fiksnom zarezu i te koeficijente smestiti u neki fajl kako bi se oni mogli koristiti u daljoj analizi. Kod se sastoji od glavne i pomoćnih funkcija.

U glavnom programu vrši se proračun LPC koeficijenata muškog, ženskog i dečijeg glasa, smeštenih u fajlovima voice4.pcm, voice5.pcm, voice6.pcm. PCM fajl format čuva audio podatke koji nisu kompresovani. Ovi fajlovi su ulazni signali, a kao izlaz ovaj program pravi tri tekstualna (ASCII) fajla koja sadrže izračunate koeficijente. ASCII tabela α_k koeficijenata zbog svog obima u ovom radu nije grafički prikazana.

Funkcija Hamming-ovog prozora (Sl. 4) određuje dužinu prozora u okviru koga signal ima određenu vrednost a van njega ima vrednost nula (Sl.5).



Sl. 4. Signal i Hammingov vremenski prozor.



Sl. 5. Segment signala izdvojen vremenskim prozorom.

III. ZAKLJUČAK

Govor je najvažniji i najčešće korišćen servis u telekomunikacionim mrežama. Različitim tehnikama kodovanja govora postiže se veća efikasnost prenosa signala, štedi se na memoriji a ne gubi na kvalitetu signala. Da bi se sačuvao kvalitet govora prilikom povećavanja bitske brzine koriste se sofisticiraniji algoritmi za kodiranje govora. Sa druge strane, korišćenjem složenih algoritama za kodiranje povećava se kompleksnost hardvera, potrebno je više memorije i više aritmetičko logičkih operacija. Kompromis između bitske brzine i kvaliteta govornog signala, odnosno složenosti algoritma za kodovanje je najveća briga projektanata sistema za kodovanje govora - vokodera (voice coder).

ASCII tabela LPC koeficijenata dobijena u ovom radu se može iskoristiti pri projektovanju sistema za kodiranje govora vokodera. Pomoću ovih koeficijenata generiše se predikcioni signal koji se oduzima od originalne vrednosti signala. Na taj način se umesto vrednosti signala prenosi vrednost njihove razlike, čime se smanjuje broj potrebnih bitova za prenos, a samim tim i bitska brzina.

DSP procesor TMS320C5510, pripada familiji procesora koju karakteriše velika brzina rada i mala potrošnja električne energije. Rad u aritmetici fiksnog zarezu omogućava veliku brzinu izvršenja instrukcija, ali smanjuje preciznost rezultata. Hardverski blokovi za množenje sa sabiranjem i veliki broj registara takođe doprinose brzini i čine ove procesore pogodnim za izvršavanje matematičko intenzivnih aplikacija kakve se sreću kod digitalne obrade govora. Na osnovu ovoga možemo zaključiti da je pogodno koristiti ove procesore u realizaciji prenosivih telekomunikacionih uređaja.

ZAHVALNICA

Rezultati ovog rada predstavljaju deo istraživanja u okviru projekta TR-32009 - "Rekonfigurabilne visokopouzdanе platforme male potrošnje" finansiranog od strane Ministarstva za nauku i tehnološki razvoj Republike Srbije.

LITERATURA

- [1] S. M. Kuo, B. H. Lee, W. Tian, "Real-time digital signal processing: implementations and applications", John Wiley, 2006.
- [2] S. M. Kuo, and W. S. Gan, "Digital Signal Processors: Architectures, Implementations, and Applications", Prentice Hall, NY, 2005.
- [3] L. R. Rabiner, R. W. Schafer, "Introduction to digital speech processing", Foundations and Trends in Signal Processing, Vol. 1, No. 1–2, 2007, pp. 1–194
- [4] Spectrum Digital, "TMS320VC5510 DSK Technical Reference", 506205-0001 Rev. C, October 2002., <http://c5000.spectrumdigital.com>

Ispitivanje karakteristika TMS320C5510 procesora prilikom filtriranja signala u realnom vremenu

Jelena Zdravković, Marko Jelenković

Sadržaj – DSP procesori predstavljaju mikroprocesorske jedinice sa visoko-optimizovanim hardverskim blokovima namenjenim za brzo izvršavanje instrukcija. Njihova upotreba u današnjim modernim uređajima je postala veoma važna. U ovom radu su analizirane performanse TMS320C5510 DSP procesora za vreme izvršenja zadate aplikacije. Posebna pažnja je posvećena latenciji i ponovljivosti merenja impulsnog odziva sistema.

I. UVOD

Računarski sistemi koji upravljaju raznim procesima i nadgledaju iste nazivaju se sistemi za rad u realnom vremenu, eng. *real-time systems* (RTS) [1]. Za obradu signala u realnom vremenu koriste se DSP procesori (digital signal processors), koji pružaju efikasan način za realizaciju DSP algoritma koji se koriste u RTS. Poslednjih godina je naglo počela da raste potreba za ugradnjom DSP procesora u raznim sistemima, a razlog je njihova niska cena, što ih čini pristupačnijim, dok su njihove mogućnosti i namena prevazišle filtriranje, generisanje signala i frekvencijsku analizu [2].

Prednost DSP sistema je u tome što su oni mnogo fleksibilniji i pouzdaniji u odnosu na analogne uređaje kojima je namena slična. DSP sistemi (kao u ostalom i bilo koji drugi digitalni sistemi) vremenom ne gube na kvalitetu (tj. ne menjaju im se karakteristike) kao što to može biti slučaj sa analognim sistemima. Takođe je moguće vrlo lako modifikovati DSP sistem i nadograditi ga poboljšanom verzijom softvera koji implementira specifičnu aplikaciju.

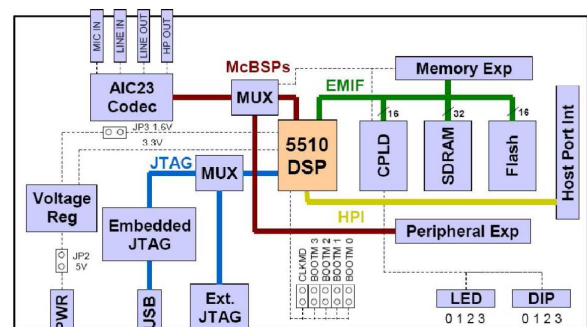
DSP procesori predstavljaju visokooptimizovane mikroprocesorske jedinice koje su namenjene za obavljanje matematičko intezivnih aplikacija [1]. Oni poseduju posebne razvojne blokove koji omogućavaju efikasno izvršenje matematičkih operacija, kao što su MAC (*multiply-accumulate*) jedinica, brzi množak, delitelj itd. DSP procesori se prema načinu na koji predstavljaju podatke mogu podeliti na one koji rade u fiksnom (*Fixed-Point*) i pokretnom zarezu (*Floating Point*). Sistemi koji rade u pokretnom zarezu su sporiji, ali sa aspekta dinamičkog opsega predstave brojeva znatno fleksibilniji.

U ovom radu je izvršeno ispitivanje preformansi *Fixed-Point* TMS320C5510 DSP analizom njegovog

odziva na pobudni signal, pri čemu se na procesoru izvršava aplikacija kojom je implementiran VF FIR filter. Posebna pažnja je posvećena latenciji i ponovljivosti merenja impulsnog odziva sistema, obzirom da su to parametri koji mogu bitno da utiču na karakteristike rada sistema za rad u realnom vremenu.

II. TEHNIČKE KARAKTERISTIKE TMS320C5510 DSK

TMS320C5510 DSP Starter Kit (DSK) je pristupačna, samostalna platforma koja omogućava korisnicima testiranje i razvoj aplikacija za TI C55xx DSP familiju. DSK u sebi sadrži veliki broj uređaja na ploči koji odgovaraju širokom spektru aplikacionih okruženja. Neke od glavnih karakteristika ovog razvojnog sistema su: TI TMS320C5510 DSP koji radi na 200MHz, AIC23 stereo kodek, 8MB sinhroni DRAM, 512 KB NV Flash memorija, četiri korisničkih LED-a i četiri DIP prekidača, standardne ekspanzore za povezivanje drugih ploča itd (Sl. 1) [3].



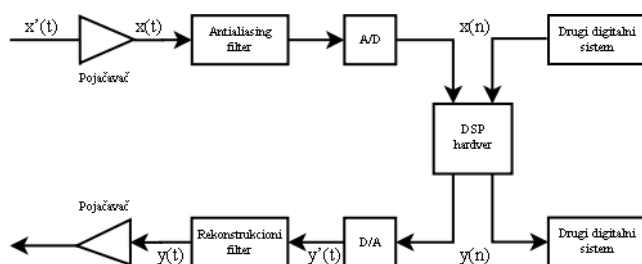
Sl. 1. Funkcionalni blok dijagram TMS320C5510 DSK [3].

DSK koristi TI-ov AIC23 stereo kodek kao ulaz i izlaz audio signala. Kodek odmerava analogni signal na mikrofону ili linijskom ulazu i konvertuje ga u digitalne podatke tako da ih DSP može obrađivati. Kada DSP završi sa obradom podataka koristi kodek da iste konvertuje nazad u analogni signal na linijskom izlazu ili slušalicama. Kodek komunicira koristeći dva serijska kanala, jedan za slanje i primanje digitalnih odmeraka audio signala, dok se drugi koristi za kontrolu kodekovih internih registara za konfigurisanje. McBSP1 se koristi kao unidirekcionni kontrolni kanal, dok se McBSP2 koristi kao bidirekcionni kanal za podatke [3].

J. Zdravković i M. Jelenković su studenti sa smera Elektronika, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Serbia, E-mail: jelena.z@elfak.rs, virtus@elfak.rs

III. IMPLEMENTACIJA APLIKACIJE NA TMS320C5510 DSK

DSP hardver i softver dizajniran za real-time procesiranje signala podrazumeva strogo pridržavanje pravila kako bi se određeni zadatak obavio u okviru unapred definisanog vremenskog intervala [2]. Na Sl. 2. se mogu videti osnovni funkcionalni blokovi DSP sistema gde se analogni signal konvertuje u digitalni signal, zatim procesira od strane DSP hardvera i konvertuje nazad u analogni signal. Ulazni signal može biti i digitalan, kao i što ne postoji uvek potreba da se digitalni signal na izlazu konvertuje u analogni (signal koji se obrađuje može da se nalazi u memoriji i da se nakon obrade vraća u istu).



Sl. 2. Funkcionalni blok dijagram *real-time* DSP sistema.

Kod aplikacije koja se koristi u ovom projektu audio podaci se prenose preko bidirekcionog serijskog porta McBSP2. DMA je konfigurisan tako da prihvati sve odmerke koji pristižu sa McBSP2 i smešta ih u memoriju. Kada se odmerci obrade šalju se preko McBSP2 nazad do kodeka, pa na izlaz. Takođe je implementirano i ping pong baferovanje, koje predstavlja efikasnu infrastrukturu za prenos podataka. Ping pong baferovanje je tehnika kod koje se dva bafera (PING i PONG) umesto jednog koriste za prenos podataka. Ideja je u tome da DMA koristi PING bafer sve dok se on ne napuni, a onda da se rekonfiguriše da koristi PONG bafer. Na taj način PING bafer može biti procesiran bez straha da će podaci biti prebrisani. Upotreba duplog sistema baferovanja obezbeđuje prostor za procesiranje vremenski jednak celom kapacitetu bafera nasuprot vremenu za obradu jednog sempla kod jednog bafera.

IV. ISPITIVANJE EFIKASNOSTI RADA TMS320C5510 PROCESORA

Proces ispitivanja se sastojao u merenju impulsnih odziva sistema primenom *Sine Sweep* tehnike. Pobudni signal koji se koristi kod ove tehnike (*swept sine*) predstavlja sinusni signal čija se frekvencija menja u vremenu po određenom zakonu (najčešće linearno ili logaritamski) [5].

Za generisanje, reprodukciju i snimanje signala

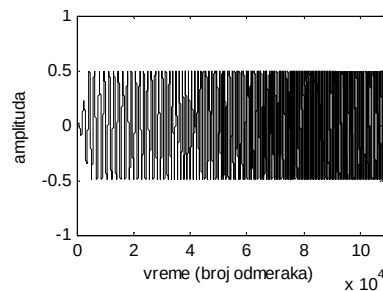
korišćen je program Cool Edit. Generisan je *swept sine* u trajanju od 10 sekundi, a potom je on reprodukovao sa računara i sniman na istom, pritom prolazeći kroz DSK, kako bi se dobio impulsni odziv. PC računar i DSK su povezani preko linijskih stereo ulaza/izlaza, tj. linijski izlaz PC računara je povezan sa linijskim ulazom AIC23, a linijski ulaz AIC23 sa linijskim izlazom PC računara. Kao referentni sistem uzet je PC računar sa integrisanom zvučnom karticom kome je takođe meren impulsni odziv.

Impulsni odzivi su izdjavani pomoću MATLAB programa pomoću koga je takođe i vršena dalja analiza istih. Analiza se sastojala u određivanju latencije između impulsnih odziva (koja predstavlja vremensko pomeranje jednog odziva u odnosu na drugi odziv), kao i određivanju vremenske i amplitudske ponovljivosti. Za svaki scenario u koji se sistem stavi (kada se aplikacija izvršava, ali filter nije aktiviran, i kada se aplikacija izvršava i aktivirana je opcija filtriranja) mereno je po 15 impulsnih odziva u nizu.

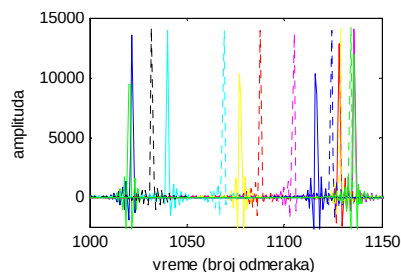
V. REZULTATI

Izgled signala na linijskom izlazu sistema (u vremenskom domenu) kada je ulaz pobuđen *swept sine* signalom se može videti na Sl. 3. Impulsni odzivi su najpre mereni na PC računaru laboratorije L59 koja se nalazi na Elektronskom fakultetu u Nišu, i njih ćemo smatrati referentnima. Radi boljeg pregleda, svih petnaest dobijenih impulsnih odziva je prikazano na jednom grafiku (Sl. 4). Frekvencijske karakteristike impulsnih odziva su takođe prikazane na jednom grafiku (Sl. 5).

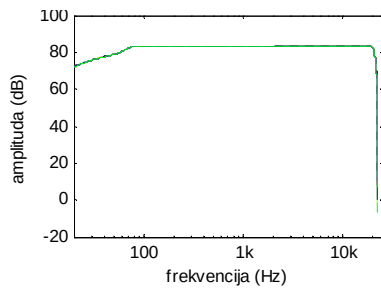
Kako bi se lakše uočila razlika u kašnjenju između odziva (ponovljivost latencije odziva) izračunato je kašnjenje između odziva u odnosu na odziv koji je najmanje zakašnjen. Rezultati su statistički prikazani na slici 6.



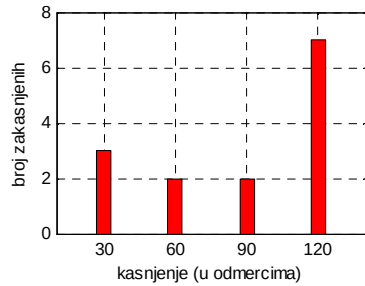
Sl. 3. Signal na izlazu sistema.



Sl. 4. Impulsni odzivi sistema mereni sa PC računaru.



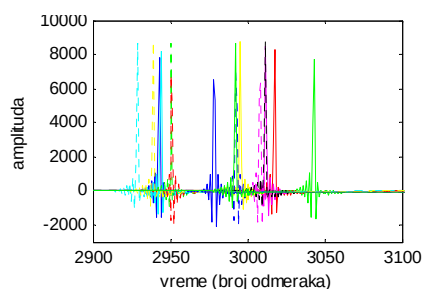
Sl. 5. Prenosna karakteristika sistema dobijena za PC računar.



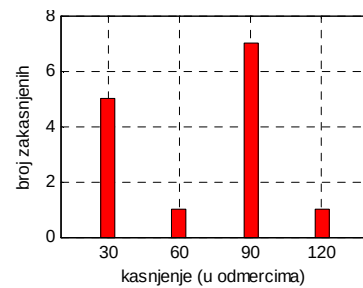
Sl. 6. Raspodela kašnjenja impulsnih odziva sistema merenih sa PC računom.

Na Sl. 7. mogu videti impulсни odzivi mereni na DSK, tj. kada je na PC računar povezan DSK preko linijskog stereo ulaza i izlaza. Primećuje se da je kašnjenje odziva veće nego ono izmereno samo na PC računaru (oko 2000 sempla). Dodatno kašnjenje u ovoj meri se može prepisati propagaciji kroz medijum, a ne obradi procesora. Ovo kašnjenje je posledica činjenice da signal putuje kroz kabl od linijskog izlaza PC računara do linijskog ulaza AIC23 kodeka na DSK, i od linijskog izlaza AIC23 kodeka do linijskog ulaza računara. Na Sl. 8. je prikazana ponovljivost latencije. Može se primetiti da ona ne odstupa previše u poređenju sa onom izmerenom samo na PC računaru.

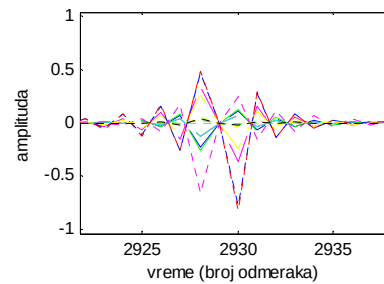
Takođe je određena i ponovljivost talasnih oblika odziva tako što je najpre eliminisano kašnjenje između odziva (svi odzivi su dovedeni u istu početnu tačku), a zatim su svi odzivi oduzeti od referentnog odziva. Na Sl. 9. je (u normalizovanom obliku) prikazan rezultat.



Sl. 7. Impulсни odzivi sistema mereni sa DSK kada se izvršava aplikacija, ali opcija filtriranja nije aktivna.



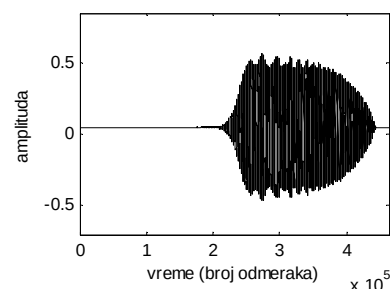
Sl. 8. Raspodela kašnjenja impulsnih odziva sistema merenih sa DSK kada se izvršava aplikacija, ali opcija filtriranja nije aktivna.



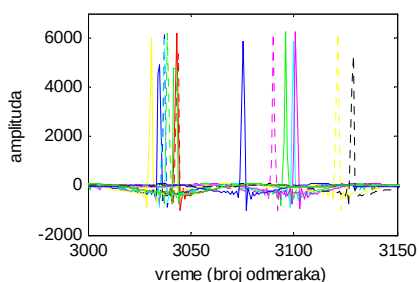
Sl. 9. Razlika impulsnih odziva bez latencije i referentnog odziva merenih na DSK kada se izvršava aplikacija, ali opcija filtriranja nije aktivna.

Aktiviranje VF filtra u okviru aplikacije koja se izvršava na DSK za posledicu ima trenutnu promenu na linijskom izlazu DSK. Na Sl. 10. se može videti vremenski domen signala na izlazu sistema. Analizom impulsnih odziva sistema (Sl. 11.) se može primetiti blago povećanje kašnjenja odziva (reda pedesetak odmeraka) u odnosu na kašnjenje izmereno kada opcija filtriranja nije aktivna. Što se tiče razlike u kašnjenju između odziva (Sl. 12.) može se uočiti da nema bitnije razlike. Ponovljivost talasnih oblika odziva se poboljšala (Sl. 13), što može biti posledica smanjenja komponenti signala.

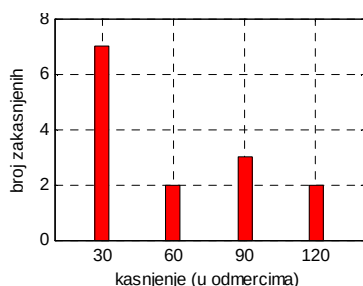
Na Sl. 14. je prikazan frekventni domen impulsnih odziva. Analizom frekventnog domena može se jasno videti efekat filtriranja.



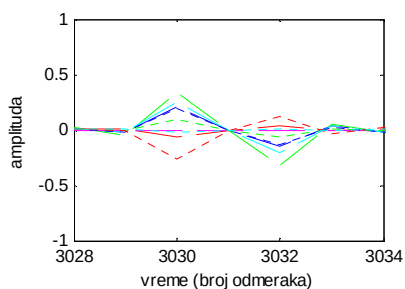
Sl. 10. Signal na izlazu sistema kada je opcija filtriranja aktivna.



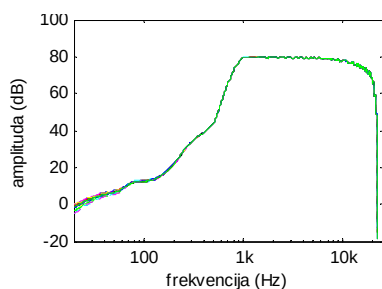
Sl. 11. Impulsni odzivi sistema mereni sa DSK kada je opcija filtriranja aktivna.



Sl. 12. Raspodela kašnjenja impulsnih odziva sistema merenih sa DSK kada je opcija filtriranja aktivna.



Sl. 13. Razlika impulsnih odziva bez latencije i referentnog odziva merenih na DSK kada je opcija filtriranja aktivna.



Sl. 14. Prenosna karakteristika sistema dobijena za DSK kada je opcija filtriranja aktivna.

VI. ZAKLJUČAK

Analizom rezultata dobijenih merenjem impulsnog odziva DSK može se zaključiti da DSP procesor veoma efikasno izvršava zadatu aplikaciju, no činjenica je da kašnjenje koje se javlja usled istovremene reprodukcije i snimanja odziva, kao i propagacije kroz medijum, nije ponovljivo. Ovo kašnjenje bi se moglo znatno smanjiti kada se pobudni signal ne bi dovodio u analognom obliku na linijski ulaz AIC23 kodeka, nego u izvornom (digitalnom) obliku direktno DSP procesoru.

Dobijeni rezultati jasno potvrđuju da u ovako zamišljenom sistemu nema ponovljivosti kašnjenja odziva, kao ni ponovljivosti njihove amplitude. Ipak, informacija o ponovljivosti (tj. razlici) kašnjenja i amplitude odziva može biti veoma korisna kod projektovanja sistema za rad u realnom vremenu, jer analizom ovih informacija može se predvideti moguće odstupanje signala koji se obrađuju, i shodno tome prilagoditi sistem.

ZAHVALNICA

Rezultati ovog rada predstavljaju deo istraživanja u okviru projekta TR-32009 - "Rekonfigurabilne visokopouzdan platforme male potrošnje" finansiranog od strane Ministarstva za nauku i prosvetu Republike Srbije.

REFERENCES

- [1] J. Park, S. Mackay, "Practical Data Acquisition for Instrumentation and Control Systems", Elsevier, 2003.
- [2] S. Kuao, B. Lee, W. Tian, "Real-time digital signal processing : implementations, applications and experiments with the TMS320C55X", John Wiley & Sons Ltd., 2006.
- [3] Spectrum Digital, Inc., TMS320VC5510 DSK Technical Reference, 2002.
- [4] A. Đorđević, M. Jelenković and M. Ličanin, "Research of Latency in Measurement of Impulse Response of Room as Acoustical System", 3rd Student projects Conference. IEEEESTEC, pp.81-85, Niš, 2010.
- [5] M. Stojčev, "RISC CISC I DSP Procesori" Univerzitet u Nišu, Elektronski fakultet, Niš 1997
- [6] P. Lapsley et. al, "DSP Processors Fundamentals: Architectures and Features", IEEE Press, 1996.
- [7] M. Jelenković, D. Cirić, M. Ličanin and A. Đorđević, "Repeatability of Room Impulse Response Measurements", 55th ETRAN Conference, Banja Vrućica, pp June 2011.
- [8] G. B. Stan, J. J. Embrechts, and D. Archambeau, "Comparison of different impulse response measurement techniques," J. Audio Eng. Soc., vol. 50, no. 4, pp. 249–262, Apr. 2002.

Analiza tranzijentne stabilnosti jednomašinskog sistema

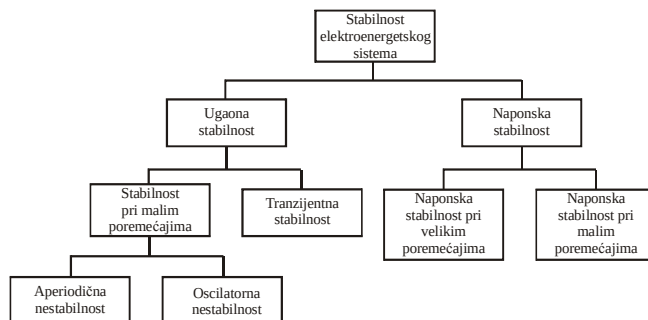
M. Antanasijević

Sadržaj – U radu su prikazani rezultati simulacije jednomašinskog elektroenergetskog sistema pri trolnom kratkom spoju neposredno na izlazu iz elektrane. Variranjem vremena isključenja prekidača određeno je maksimalno dozvoljeno vreme otklanjanja kvara sa aspekta tranzijentne stabilnosti.

I. UVOD

Za stabilnost elektroenergetskog sistema se može reći da predstavlja sposobnost tog sistema da ostane u stanju pogonske ravnoteže, u granicama normalnog rada, nakon dejstva poremećaja. Ukoliko posle dejstva poremećaja sistem ne dolazi u novo prihvatljivo ravnotežno stanje, onda je on nestabilan.

Osnovna podela stabilnosti je na ugaonu i naponsku stabilnost. (Slika 1.) Ugaona stabilnost se deli na stabilnost pri malim poremećajima i tranzijentnu stabilnost, a kod naponske razlikuju se naponska stabilnost pri malim i naponska stabilnost pri velikim poremećajima [1].



Sl. 1. Klasifikacija stabilnosti elektroenergetskog sistema.

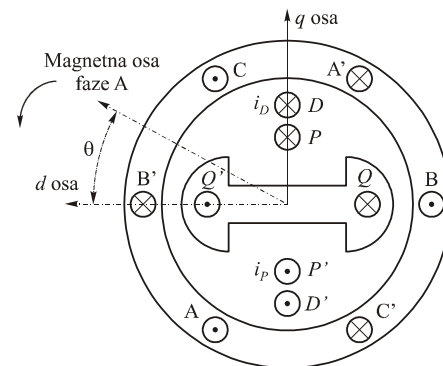
Tranzijentna stabilnost predstavlja stabilnost pri velikim poremećajima. Pod velikim poremećajima podrazumeva se ispad, odnosno isključenje pojedinih elemenata elektroenergetskog sistema, kao što su: vodovi, transformatori, generatori. Najčešći uzroci ispada iz pogona ovih elemenata su razne vrste kratkih spojeva.

U cilju provere tranzijentne stabilnosti generatora u SIMULINK-u je napravljen model jednostavnog elektroenergetskog sistema. Izborom različitih vremena isključenja prekidača određeno je kritično vreme isključenja sa aspekta tranzijentne stabilnosti. Poređenjem

rezultata simulacije za slučaj stabilnog, i slučaj nestabilnog rada generatora, može se bolje razumeti pojam tranzijentne stabilnosti.

II. MATEMATIČKI MODEL

Za formiranje matematičkog modela posmatraće se sinhroni generator sa istaknutim polovima, tj. hidrogenerator prikazan na slici 2. [1-3].



Sl. 2. Šematski prikaz poprečnog preseka hidrogeneratora.

Jednačine kojima se ovakav generator modeluje su:

$$u_d = -R_s i_d - \omega \psi_q - \frac{d\psi_d}{dt}, \quad (1)$$

$$u_p = R_p i_p + \frac{d\psi_p}{dt}, \quad (2)$$

$$u_D = R_D i_D + \frac{d\psi_D}{dt}, \quad (3)$$

$$u_q = -R_s i_q + \omega \psi_d - \frac{d\psi_q}{dt}, \quad (4)$$

$$u_Q = R_Q i_Q + \frac{d\psi_Q}{dt}, \quad (5)$$

$$u_0 = -R_0 i_0 - \frac{d\psi_0}{dt}, \quad (6)$$

$$\frac{T}{\omega_s} \frac{d^2 \delta}{dt^2} = \frac{P_m - P_e}{S_n}. \quad (7)$$

M. Antanasijević, Katedra za elektroenergetiku, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: maja_ant88vr@yahoo.com

Umesto vremenske konstante inercije T u SIMULINK [4] modelu se koristi vremenska konstanta H koja se dobija kao odnos kinetičke energije i nominalne snage

($H = \frac{1}{2} J \Omega_s^2 / S_n$). Vremenska konstanta T u jednačini (7) predstavlja dvostruku vrednost konstante H ($T = 2H$).

Impedansa, aktivna otpornost i reaktansa transformatora jednostavno se izračunavaju na osnovu kataloških podataka:

$$Z_T = \frac{u_k \% U_n^2}{100 S_n} \quad (8)$$

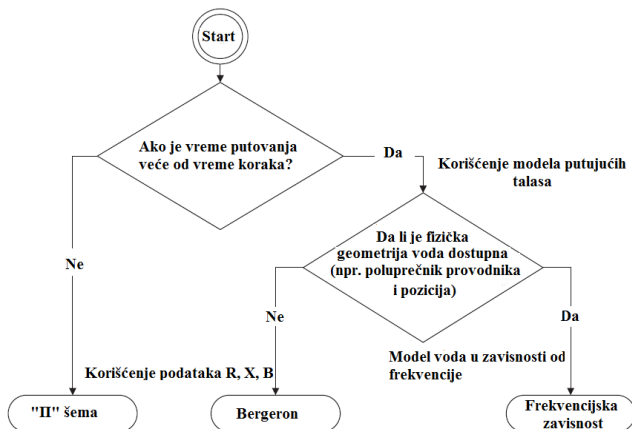
$$R_T = P_{Cun} \left(\frac{U_n}{S_n} \right)^2 \quad (9)$$

$$X_T = \sqrt{Z_T^2 - R_T^2} \quad (10)$$

gde je $u_k \%$ procentualne vrednosti napona kratkog spoja, U_n nominalni napon transformatora, S_n nominalna snaga transformatora, a P_{Cun} gubici aktivne snage u namotajima transformatora kada je u njima uspostavljena nominalna struja.

Pri proračunu kratkih spojeva često se javlja potreba za poznavanjem raspodele struje kvara u neposrednoj blizini mesta kvara, dok njena raspodela u udaljenim delovima mreže nije od posebnog interesa. Zbog toga se udaljeni delovi mreže, gde su priključeni izvori električne energije, obično modeluju naponskim generatorom konstantnog napona iza odgovarajuće reaktanse. Po pravilu, napon naponskog generatora jednak je nominalnom naponu mreže U_M , dok se reaktansa određuje pomoću relacije $X_M = U_M^2 / S_k$, gde je S_k snaga trofaznog kratkog spoja na mestu priključenja naponskog generatora.

Pri proučavanju brzih elektromagnetnih prelaznih procesa za modelovanje vodova primenjuje se model sa raspodeljenim parametrima. Na slici 3. prikazan je način izbora modela voda koji je potrebno koristiti pri simulaciji [5]. Model voda sa raspodeljenim parametrima koji se koristi u SIMULINK-u zasnovan je na Bergeron-ovom metodu (slika 4.).

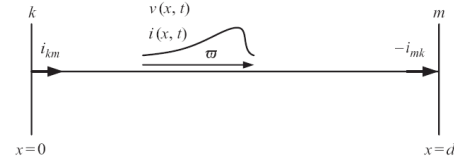


Sl. 3. Izbor modela prenosnog voda.

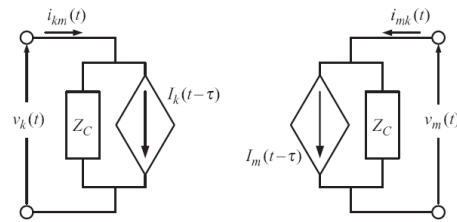
Da bi se formirao model idealizovanog voda polazi se od jednačina prostiranja talasa (jednačine telegrafičara):

$$-\frac{\partial u(x,t)}{\partial x} = L' \frac{\partial i(x,t)}{\partial t} \quad (11)$$

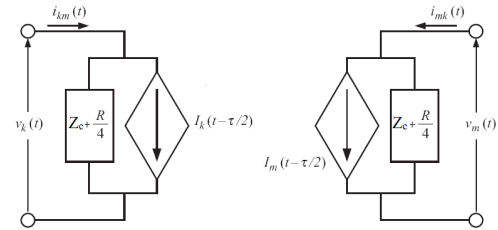
$$-\frac{\partial i(x,t)}{\partial x} = C' \frac{\partial u(x,t)}{\partial t} \quad (12)$$



Sl. 4. Prostiranje talasa na dalekovodu.



Sl. 5. Model idealizovanog voda.



Sl. 6. Model realnog voda baziran na Bergeronovoj metodi.

gde je L' podužna induktivnost, a C' podužna kapacitivnost voda. Rešavanjem ovih jednačina dolazi se do modela voda (slika 5.) pri čemu je:

$$i_k(t) = \frac{1}{Z_c} v_k(t - \tau) + I_k(t - \tau) \quad (13)$$

$$I_k(t - \tau) = -\frac{1}{Z_c} v_m(t - \tau) - i_m(t - \tau) \quad (14)$$

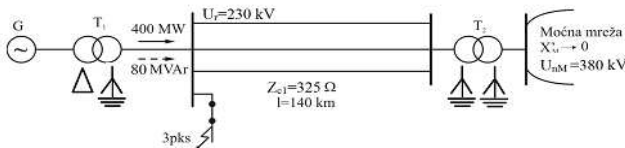
U ovim relacijama $Z_c = \sqrt{L'/C'}$ je karakteristična impedansa idealizovanog voda, $\tau = d/\omega$, a $\omega = 1/\sqrt{L'C'}$ brzina prostiranja talasa. Model realnog voda dobija se predstavljanjem voda preko dva četvorokrajnika (svaki odgovara jednoj polovini idealizovanog voda) na čijim ulazima i izlazima su povezane aktivne otpornosti jednake četvrtini ukupne otpornosti voda ($R/4$). Model voda prikazan je na slici 6, pri čemu je:

$$I'_k(t-\tau) = \frac{-Z_C}{Z_C + R/4} [v_m(t-\tau) + (Z_C + R/4)i_{mk}(t-\tau)] + \frac{-R/4}{Z_C + R/4} [v_k(t-\tau) + (Z_C + R/4)i_{km}(t-\tau)] \quad (15)$$

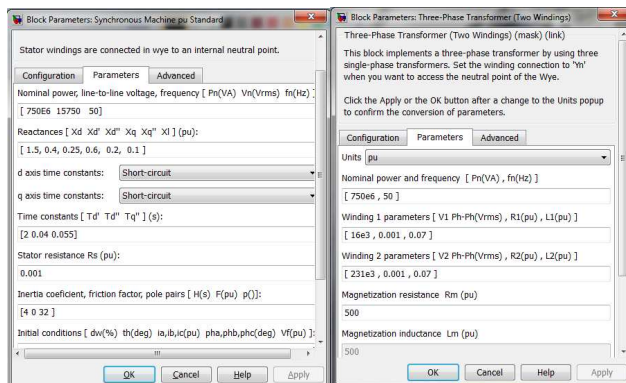
$$I'_m(t-\tau) = \frac{-Z_C}{Z_C + R/4} [v_k(t-\tau) + (Z_C + R/4)i_{km}(t-\tau)] + \frac{-R/4}{Z_C + R/4} [v_m(t-\tau) + (Z_C + R/4)i_{mk}(t-\tau)] \quad (16)$$

III. TEST PRIMER

Analiziran je trofazni elektroenergetski sistem jednopolno prikazan na slici 7. Parametri korišćeni u simulaciji prikazani su na slici 8. Ispituje se tranzijentna stabilnost generatora za slučaj trofaznog kratkog spoja na početku voda-ogranka ($t_{kvara}=1s$) koji je pre nastanka kvara bio neopterećen. Rezultati simulacije prikazani su na slikama 8-10.

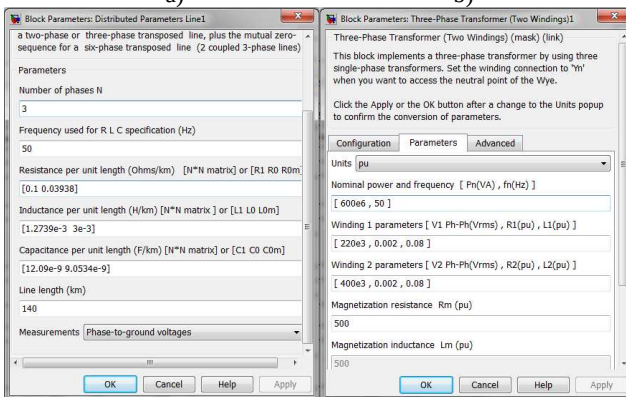


Sl. 7. Test mreža.



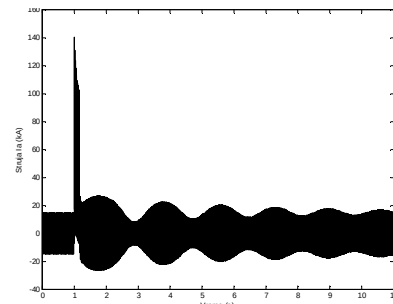
a)

b)

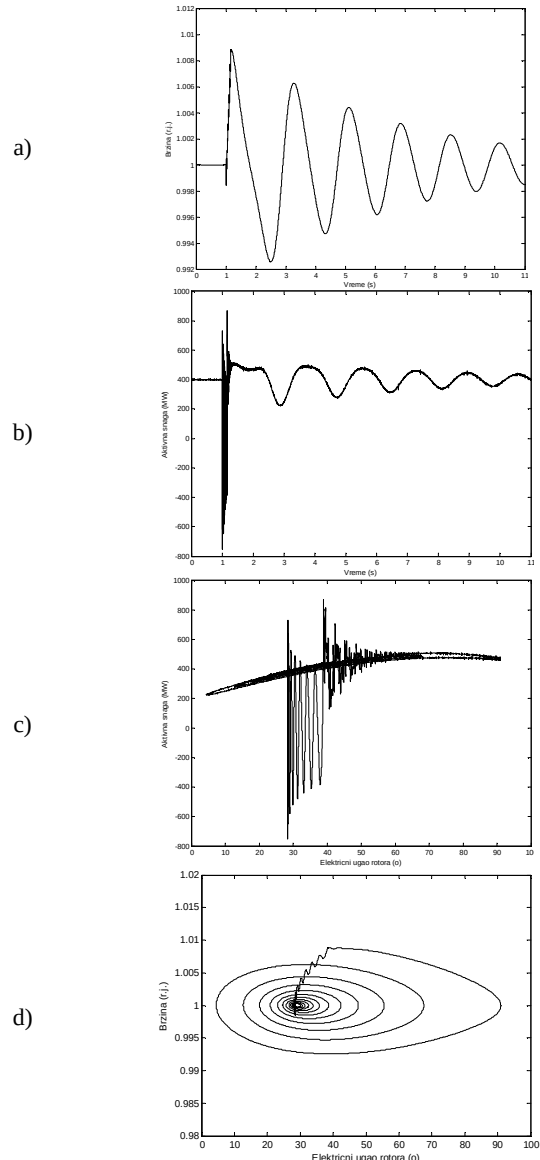


c)

d)

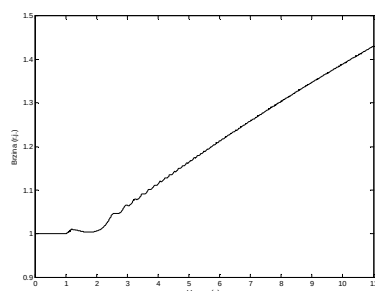
Sl. 8. Parametri elemenata mreže korišćenih prilikom simulacije: a)generator, b)transformator T₁, c)vod, d)transformator T₂.

Sl. 9. Struje jedne faze pri trofaznom kratkom spoju.

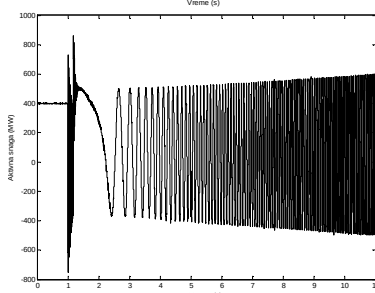
Sl. 10. Veličine generatora pri stabilnom radu ($t_{isk}=150$ ms): a) brzina u funkciji vremena, b) aktivna snaga u funkciji vremena, c) aktivna snaga u funkciji ugla, d) brzine u funkciji ugla.

Na slici 9. prikazan je vremenski tok struje generatora. Na slici 10a prikazan je brzina rotora u funkciji vremena. Kao što se može uočiti prelazni proces nije završen do 11. sekunde, ali se oscilacije očigledno prigušuju. Slika 10b prikazuje aktivnu snagu na izlazu iz generatora u funkciji

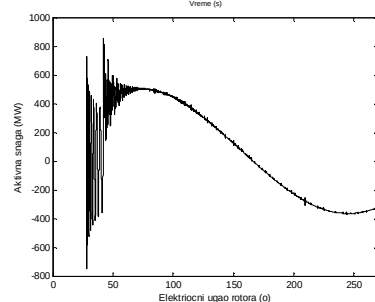
a)



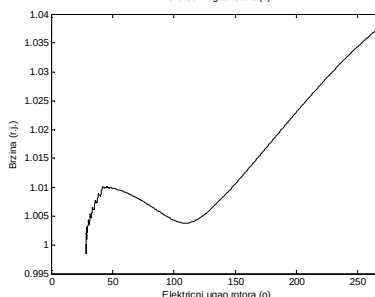
b)



c)



d)



Sl. 11. Veličine generatora pri nestabilnom radu ($t_{isk}=170$ ms): a) brzina u funkciji vremena, b) aktivna snaga u funkciji vremena, c) aktivna snaga u funkciji ugla, d) brzine u funkciji ugla.

vremena. Za vreme kratkog spoja ova snaga pada na nulu, a nakon isključenja dolazi do oscilovanja. I sa ovog grafika može se uočiti prigušenje prelaznog procesa, odnosno zaključiti da će sistem nastaviti sa stabilnim radom. Slika 10c predstavlja zavisnost aktivne snage od ugla rotora, a slika 10d zavisnost brzine obrtanja rotora u funkciji ugla rotora. Za vreme kratkog spoja električni ugao rotora raste sa vrednosti oko 28° na oko 42° . Nakon isključenja kvara ugao rotora nastavlja da raste iako se generator usporava pošto je brzina još uvek veća od sinhronne brzine. Kada ugao poraste do oko 92° brzina rotora opada na vrednost sinhronne brzine a generator nastavlja da usporava. Brzina rotora postaje manja od sinhronne brzine, pa ugao rotora nastavlja da opada.

Na slici 11a prikazana je brzina obrtanja rotora u slučaju isključenja kvara nakon 170 ms. Nakon isključenja kvara, brzina počinje da opada, međutim, nakon određenog vremena (oko 1s nakon kvara) brzina generatora ponovo počinje da raste. Slika 11b predstavlja aktivnu snagu na izlazu iz generatora. Za razliku od slučaja prikazanog na slici 10b prelazni proces se ne prigušuje na vrednost koju je generator imao pre poremećaja, već nastavlja da osciluje pri čemu je srednja vrednost snage jednaka nuli. Na slici 11c prikazana je aktivna snaga u funkciji ugla rotora. Do vrednosti ugla od oko 92° (oko 0.5 s nakon nastanka kvara) ovaj grafikon se u velikoj meri poklapa sa grafikom 10c. Međutim, s obzirom da do ovog trenutka brzina nije pala na sinhronu, za razliku od slučaja prikazanog na 10c ugao nastavlja da raste. Na slici 11d uočava se da nakon eliminisanja kvara brzina obrtanja opada, ali nakon vrednosti ugla od 110° brzina ponovo raste i javlja se nestabilnost.

IV. ZAKLJUČAK

Eksperimentalno je pokazano da sinhroni generator, odnosno ceo jednomašinski sistem, u zavisnosti od vremena isključenja kvara može da radi u stabilnom, odnosno nestabilnom stanju. Nestabilno radno stanje može dovesti do havarija na mašini, pa i do razletanja iste, što znači da je takav radni režim štetan po mašinu, pa se ona, u što kraćem roku mora isključiti iz sistema.

ZAHVALNICA

Autor se zahvaljuje asistentu Elektronskog fakulteta mr Miodragu Stojanoviću na korisnim sugestijama tokom pisanja rada.

LITERATURA

- [1] D. Tasić, *Analiza elektroenergetskih mreža i sistema*, Elektronski fakultet u Nišu, 2010.
- [2] M. Đurić, *Modeli za analizu stabilnosti elektroenergetskih sistema*, Beopres Beograd, 2001
- [3] P. Krause, *Analysis of electric machinery*, McGraw-Hill Book Company, 1986.
- [4] MATLAB Help.
- [5] N. Watson, J. Arriallaga, *Power Systems Electromagnetic Transients Simulation*, IET, POWER AND ENERGY SERIES 39, 2007.

Analysis of Transient Stability of The Single Machine Power System

M. Antanasijević

Abstract – This paper presents the simulation results of single machine power system during the three phase fault immediate at the exit from power station. By varying the breaker time maximum allowed time rejection fault is determined from the aspect of transient stability.

An Introduction to Social Networking and Facebook Like Button

Miloš Ilić

Abstract - This paper is a basic introduction to social network analysis and everyday using of social networking sites. At the end I will give an example of how to implement facebook Like button on your website.

I. INTRODUCTION

Social networking sites offer people new and varied ways to communicate via the internet, whether through their PC or their mobile phone. They allow people to easily and simply create their own online page or profile and to construct and display an online network of contacts, often called 'friends'. Users of these sites can communicate via their profile both with their 'friends' and with people outside their list of contacts.

The rapid growth of social networking sites in recent years indicates that they are now a mainstream communications technology for many people. There are several definitions of social network.

Wikipedia defines a social network service as a service which *"focuses on the building and verifying of online social networks for communities of people who share interests and activities, or who are interested in exploring the interests and activities of others, and which necessitates the use of software."* [1].

A report published by OCLC provides the following definition of social networking sites: *"Web sites primarily designed to facilitate interaction between users who share interests, attitudes and activities, such as Facebook, Mixi and MySpace."* [2].

II. SOCIAL NETWORKING

Social networking, we have all likely heard of it before, but not everyone knows what it means? If you were asked to define what social networking was, would you be able to give an accurate definition. Unfortunately, most individuals cannot, even though it is likely that they participate in some form of social networking, especially online.

"Social networking is defined as the grouping of individuals together into to specific groups, often like a small community or a neighborhood. Although social networking is possible in person, especially in schools or in the workplace, it is most popular online. This is because

unlike most high schools, colleges, or workplaces, the internet is filled with millions, if not more, of individuals who are looking to meet other internet users and develop friendships." [3]

When it comes to social networking online, websites are used. These websites are known as social networking websites. Social networking websites are, in a way, like an online community of internet users. Depending on the social networking website in question, many of these online community members share a common bond, whether that bond be hobbies, religion, or politics. Once you are granted access to a social networking website you can begin to socialize. This socialization may include reading the profiles or profile pages of other members or even contacting them.

The friends that you can make are just one of the many benefits to social networking online. Another one of those benefits includes diversity. Unlike in most schools or workplaces, the internet gives individuals, from all around the world, access to social networking sties. This means that although you are in the Serbia, you could develop an online friendship with someone in Japan. Not only will you make a new friend, you but may also learn a thing or two about a new culture. [4]

As previously mentioned, social networking often involves grouping specific individuals or organizations together. While there are a number of social networking websites that focus on particular internets, there are others that do not. These websites are often deemed traditional social networking websites. These types of websites typically have an open membership. This means that anyone can become a member, no matter what their hobbies, beliefs, or views are. However, once you are inside this online community, you can begin to create your own network of friends; thus eliminating others that do not meet your criteria. If networking on the internet sounds like something you would be interested in, you are encouraged to learn more about it, such as the dangers of social networking. These dangers often involve online predators or individuals who claim to be someone that they are not. Although danger does exist with networking online, it also exists with networking out in the real world. As when you are meeting friends at a bar, school, or work, you are advised to proceed with caution online. By being aware of your surroundings and who you are talking to, you should be able safely enjoying social networking online. Once you have learned everything that you feel you need to learn, about social networking online, you can

M. Ilić is with the Department of Computer Science, Faculty of Electronic Engineering, University of Niš, Aleksandra Medvedeva 14, 18000 Niš, Serbia, E-mail: milos.ilic.81@gmail.com

begin to search for networking communities to join. This can easily be done by performing a standard internet search.

A. The Changing face of communication

Social networking, perhaps considered a “communication fad” in recent years, is transcending that phase and becoming an activity woven into the intrinsic fabric of the Internet.[5] Throughout the world, Internet users are turning en masse to such sites as Facebook, Blogger and Twitter to meet their communication needs. Consider, for example, that before 2005, not a single social media network was ranked among the world’s top 20 English-language Web sites. By April 2010, social networking sites comprised half of the same list, displacing many traditional Internet “stars,” such as AOL (see Figure 2).

Rank	Aug 2004	Aug 2006	April 2010
1	Yahoo!	Yahoo!	Google
2	MSN	MSN	Facebook
3	Google	Google	Youtube
4	Microsoft	My Space	Yahoo!
5	Passport	Live	Live
6	eBay	eBay	Blogger
7	Amazon	Youtube	MSN
8	Offeroptimizer	Microsoft	Twitter
9	Fastclick	Amazon	Wordpress
10	DoubleClick	Orkut	MySpace
11	Go	Blogger	Google UK
12	Alibaba	Google UK	Microsoft
13	CNN	Passport	Amazon
14	BBC	BBC	Bing
15	165.254.12.202	Craigslist	eBay
16	AOL	Go	LinkedIn
17	Google UK	CNN	Flickr
18	Gator	Alibaba	Craigslist
19	eBay UK	Megaupload	Rapidshare
20	SearchScout	IMDB	Livejasmin

 Social media sites

Fig. 2. Top 20 English language Web sites.

The traffic rank is based on three months of aggregated historical traffic data and is a combined measure of page views and users (reach).

Alexa.com is one of the leading provider of free, global web metrics. It has lists of top sites available by country, language or in a category. Due to the way Alexa assigns “language” multilingual Wikipedia, which is in global top 20, is not shown in this list [6].

With numerous communication tools at their disposal, social networks are becoming integrated communication hubs. The integration of MySpace and Skype, for example, illustrates how social networks and communication applications can converge to benefit users. MySpace members can make Internet phone calls using Skype’s telephony network and MySpace’s instant messaging program.” And Twitter has become extremely popular. More than just a messaging platform, it has evolved into a platform for unified communications where friends, business partners and acquaintances can connect for conversation.

Instead of sending e-mails, sending texts or making phone calls, many people choose to write short messages on Twitter and publish them via a computer or mobile device.

III. ADVANTAGES AND DISADVANTAGES OF SOCIAL NETWORKING SITES

A. Advantages

- 1) Some social networks are good opportunities to find a job
- 2) You can meet new people
- 3) Language learning
- 4) You can overcome your timidity
- 5) You can promote your site or business for free
- 6) Refined Search
- 7) Affordable visibility
- 8) Receptive Members
- 9) Built-in Group
- 10) Expand Network Easily

B. Disadvantages

- 1) People becomes attractive towards something that they don't want to be a part of.
- 2) Younger one becomes exposure to illegal content, anti-social elements and wrong people.
- 3) People becomes addicted to it.
- 4) Personal information no longer remain personal.
- 5) Because of these sites, people don't have any social activities.
- 6) They are becoming the part of this virtual world of socialism.

C. Language learning and social networking

Social networking means there’s now plenty of new ways to improve your language skills and make friends with native speakers at just the touch of a button. University of Southampton modern languages student Elizabeth Grant explains how.

Use the settings option on your Facebook or any other social networking profiles to change the language to the one you are trying to learn. You will be surprised how much vocabulary, technical and otherwise, you will pick up by just browsing through your account every day.

Changing the language setting means the adverts and pop-ups you receive will also be change, which will expose you to colloquial and current forms of the target language. Advertising offers interesting insight into language and culture, as it often incorporates humour and cultural references specific to the people who speak the language.

If you have friends overseas your feed can also help you to see everyday expressions and abbreviations written

down. You can also click on their events pages or any links and notes they share, which will give you access to sites and information you wouldn't usually find by yourself.

Twitter allows you to follow organizations, print and internet media, artists, musicians, celebrities and even governments from all over the world. You can receive all sorts of different registers, vocabulary, topics, and tones of language all in one single feed. You can also keep up to date with what's happening in the countries you're interested in.

There are even some social network sites that are designed for language learners. Pop the words 'tandem' or 'language exchange' into Google and a whole host of sites will appear offering everything from language learners' databases to actual exchange programs abroad. These sites often have forums and the option to build friendships with people across the world, who want to learn any language (especially English!). Joining these sites or just browsing through will give you a healthy dose of the target language in a very authentic context.

IV. SOCIAL MEDIA MARKETING

Social networking sites for example Twitter, and Facebook dominate the lives of numerous net users. It appears that everybody has their very own Twitter or Facebook account among other networking sites. Some of these internet sites have millions of members and billions of traffic, at times surpassing even essentially the most well-known search engine. This indicates that social networking websites must be an integral part of your marketing plan whether or not you like it or not.

The trend might change within the future, but for now, these web sites dominate the social networking elements of the web. 1st issue to do would be to produce your account in all these web-sites. You could create a individual account or use your organization account. In Facebook, you can't create business enterprise account without very first having a individual account. After that, you can create as numerous small business pages as you like. It is suggested that you only create a single page for one organization to stay away from confusion and to focus your marketing effort. Following you produce your account, fill in all information and your profile as total and truthful as doable for the small business pages and account. You might choose to share only a portion of none of your individual particulars for security cause, but leaving your small business profile blank may well trigger skepticism in people's thoughts about your enterprise. They may question if your company is legitimate or just a spam bot trying to get some views. Make connection to folks you know first, your pals, coworkers, acquaintances, buyers, household, or business partners. Update your small business page or account often. Share hyperlinks to your newest update in your web site or new supply. Participate in discussions and answer any question your followers ask you. Follow other individuals to see what they're up to, share information. [7]

As you expand your network, you are going to get far more followers who may be thinking about what you present. They also can be a valuable source of information and facts for you. Aside from sharing links and information, social networking web sites are great place to interact with your shoppers. You may ask for their input, comment, or opinion without clustering your individual internet pages. Men and women are more likely to participate within the internet sites they often check out, which include their preferred social networking web-sites, rather in other internet sites.

V. FACEBOOK 'LIKE' BUTTON

I want to offer a quick look inside the technology behind Facebook's Open Graph initiative to show how easy it is to mark up your website and let Facebook users interact with it.

Basically, Facebook is offering up a set of widgets — it calls them Social Plug-ins — that you can drop into any web page to make that page more "Facebooky." There's a Like button, a Recommendations widget that shows what other pages people's friends are reading, an Activity Stream widget that shows a simplified version of the visitor's personal Facebook news feed, and a Facebook Bar, a toolbar site owners can float at the bottom of the screen that serves all of these things at once.

Using the Open Graph widgets, you can incorporate some of Facebook's key social interaction features into any page on the web.



Fig. 3. The Facebook Like button.

The most important Social Plug-in, and the one we'll no doubt see the most use of, is the Like button [8]. Put it on your page, and if a Facebook user visits your site and clicks on it, a link to your page gets added to their activity stream. Suddenly, all of their friends can see that link, click on it and be led directly to your page. When that second person arrives, the Like button is personalized for them — it shows which of *their* friends have already clicked it, and when they click on it, a link to your page gets added to *their* stream.

There are actually two versions of the Like button, one that uses an i-frame and one that uses JavaScript.

A. The i-frame version

For the simple i-frame version, it's one line of code:

```
<iframe src="Some Facebook URL"
scrolling="no" frameborder="0"
allowTransparency="true" style="border:none;
overflow:hidden; width:450px; height:px">
```

You can generate your own bit of i-frame code for any URL of your choosing (and tweak the parameters) using the tool at the bottom of this page on Facebook's developer site.

The content inside the i-frame is hosted by Facebook, and Facebook can detect whether the user is logged in or not using a cookie. If the person is logged in to Facebook, the stuff in the i-frame is personalized for them. It shows a list of their friends who have also liked the page. If they're not logged in, they'll be prompted to log in or to join.

B. The JavaScript version

The slightly more complicated JavaScript version of the button utilizes two other bits of Facebook technology: the XFBML fb:like tag and Facebook's JavaScript SDK.

```
<fb:like href="Your URL" layout="standard"
show-faces="true" width="450" action="like"
colorscheme="light" />
```

You get all the same personalization features as the i-frame version, so each logged in Facebook user who visits your site sees which of their friends have clicked the "Like" button, and a link to your site gets shared across their social graph. Also like the i-frame version, you can tweak the parameters however you want.

But the JavaScript version offers some extras. In the code above, you can also see there's a show-faces flag that will show the profile pictures of your friends who have clicked on the Like button.

The JavaScript version also gives your visitors the chance to add a comment to the link when they click on the Like button.

If a user is not logged in to Facebook when they visit your site, you can authenticate them automatically using OAuth 2.0, which Facebook now supports.

C. Tag up your page

When a user Likes your page, it does more than just pass the link around. If you're a band, or you run a site for a movie, you can add some semantic markup to your page that tells Facebook the type of thing your page represents. That way, if I go to your movie page and "Like" your movie, Facebook can easily add a link to your movie's website in my profile. If I keep a list of my favorite movies in my Facebook profile, a link to your public website will be added there, where it belongs.

This part is optional, but it's recommended. Just add some Open Graph meta tags to your page so Facebook knows what you are. There are four that are required, the rest are gravy. You can claim your entity's identity by picking the most relevant content type. The list is long -

musician, sports team, blog, drink, hotel, movie, book, city, cause — so whatever your page represents, Facebook can understand it and deal with the link properly when somebody clicks your Like button.

D. Get used to it

Like buttons are a step up from the other sharing buttons that have been on the web for years. Unlike those for Digg and Twitter, which just display a blind count of aggregate clicks from everyone on the social network, the Facebook Like button shows you how *your friends* are interacting with the page you're on.

We can certainly expect other social networks to pick up on this model and start serving up lists of your friends, and maybe even their faces, along side their own social widgets.

As if the number of icons and little doo-dads at the bottom of blog posts wasn't distracting enough...

VI. CONCLUSION

The internet has become a major source of information for many people and social networking sites are the most visited sites on internet today. They take major chunk of the usage time of internet for majority of users. You can use social networking web sites to connect to other people, family, potential employees, market new products. Despite this I still believe that especially young people need to have developed social skills face to face in an offline environment for this to be the case. People who have no other experience of 'real life' and live solely through their online worlds will naturally be distanced from reality.

REFERENCES

- [1] Social network service, Wikipedia, http://en.wikipedia.org/wiki/Social_network_service
- [2] *Sharing, Privacy and Trust In Our Networked World*, OCLC, <http://www.oclc.org/reports/sharing/>
- [3] Wikipedia
- [4] Boyd, d. m., & Ellison, N. B. (2007). Social network sites: Definition, history, and scholarship. *Journal of Computer-Mediated Communication*, 13(1), article 11.
- [5] Nipun Trikha "Social Networking Sites A Research Report Into Attitudes Behaviors And Use" Lal Bahadur Shastri Institute of management, Delhi, January, 2010.
- [6] IBM Institute for Business Value analysis based on information from the Alexa, the Web Information Company, Web site. <http://www.alexa.com>
- [7] www.comscore.com
- [8] <http://developers.facebook.com/docs/reference/plugins/like/>

LED Cube Display

M. Živković, N. Jordanov

Abstract - A LED cube is like a LED screen, but it is special in that it has a third dimension, making it 3D. The need for 3D displays and vision grows in importance by the day, as does the number of applications such as scientific visualization and measurement, telepresence, gaming, etc. This paper is implementation of that concept and could be used as low resolution 3D display.

I. INTRODUCTION

We built a 5x5x5 LED cube display (See Figure 1) and controller board which interfaced the cube to a PIC microcontroller. Reasons for the usage of PIC Single-Chip-Microcontrollers are because they are cheap, widely spread and there are many variants available. Another advantage is that they need not much energy and they have a very well sleep mode. The development tools (simulator, assembler, linker compiler) for PIC are extremely convenient, available for free and can be downloaded from Microchip [1].

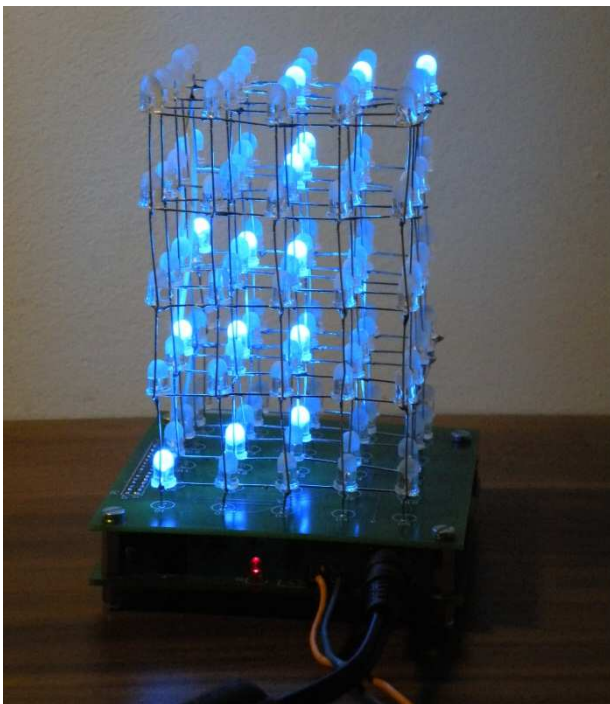


Figure 1. 5x5x5 LED Cube.

M. Živković and N. Jordanov are with the Department of Printed Circuit Board, Ei PCB Factory, Bul. Sv. Cara Konstantina 80-84, 18000 Niš, Serbia, E-mail: zsmilan@yahoo.com; nenadms5@gmail.com

The cube was used to display a message ("EI PCB FACTORY") as well as a little 3D animation. One of the main considerations when first designing our cube was deciding how large to make it. In normal displays it is usual to try to stack the pixels as close as possible in order to make it look better, but in a cube one must be able to see through it, and more spacing between the pixels is needed. We eventually settled on a 5x5x5 cube as a reasonable trade of between size and practicality. This is a good size to experiment with as the required number of LEDs keeps the cost down, doesn't take too long to assemble and just fits onto card sized PCB. The power requirement is under 1 amp and the use of just one color keeps both the hardware construction and control software fairly simple.

II. CIRCUIT

The LED cube is made up from 125 LEDs arranged into 5 layers of 25 LEDs each. The display itself is multiplexed so instead of requiring 125 connections it requires one to each of the five layers and 25 to each LED in a layer making a total of 30. The cube is refreshed by a software interrupt routine with each layer active for 2ms, so the entire cube is refreshed every 10ms (100Hz). This results in a display with no visible flicker. Only 8 I/O lines are needed to control the LED drivers for the cube which allows a tiny 14 pin PIC 16F688 microcontroller [2] to control the whole cube. This microcontroller has an internal 8MHz clock and 4Kwords of program memory. Each of the LED layers is arranged in a 5 x 5 matrix and controlled by a transistor in an emitter follower configuration connected to the LED anodes. When the

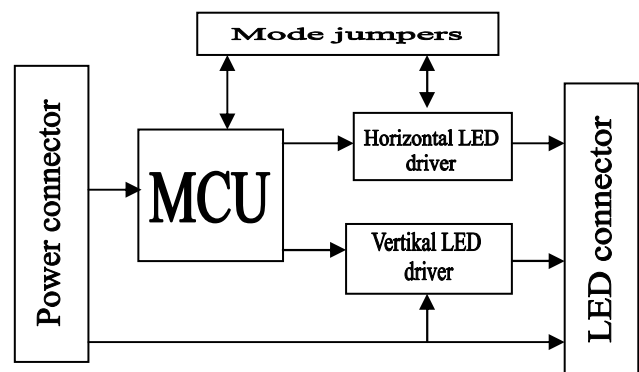


Figure 2. Block diagram.

respective layer control output from the PIC goes high the base of the transistor is held at +5V and the emitter sits approximately 0.7 volts below this. The transistors used are NPN BC637 [3]. A potential alternative should be of similar specification, having an Ic rating of at least 1 amp as well as appropriate pin position. The cathodes of the LEDs are connected to U2 & U3 (See Figure 3). These are STP16CP05 [4] low voltage 16-bit constant current sink drivers. The LED current is set by a single resistor connected to the *RSET* input of the IC (pin 23). The 680R resistor gives a LED current of ~28mA; this resistor can be altered to vary the current supplied to the LEDs. The advantage of using a constant current sink driver IC's is that almost any LED can be used and the supply current remains constant regardless of the LED forward voltage. If the output current does need to be altered, it only requires the current setting resistor on the two drivers to be changed. The outputs of the current sink drivers are controlled by data loaded into the driver IC over a serial input. The two driver ICs are cascaded so the PIC simply clocks in 25 bits of data to control the LEDs in each layer then sets the respective layer driver output high. The six capacitors (3 x 100nF & 3 x 10uF) provide power supply decoupling. Power to the circuit is provided through the DC input jack J1. The printed circuit board is made with Altium Designer software [5].

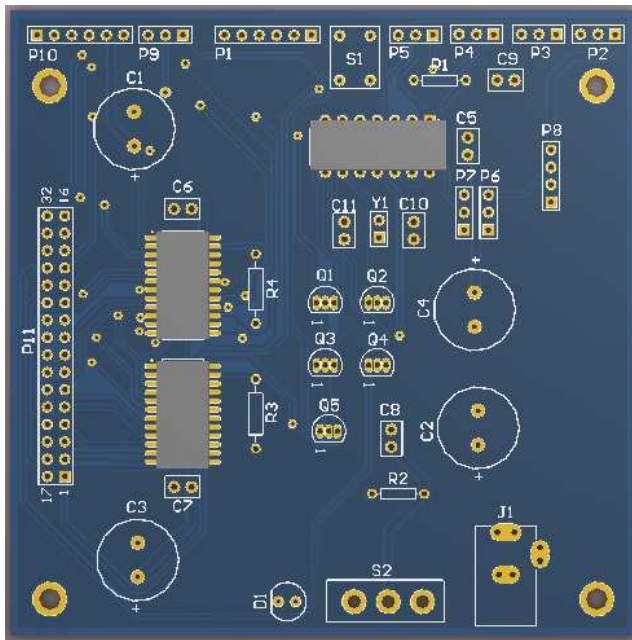


Figure 3. 5x5x5 LED PCB.

III. OPERATION AND CONFIGURATION OPTIONS

The LED cube runs as a standalone device. The firmware can operate in one of two modes:

- By default it will run the animation sequences in random order.

- Optional, mounting switch on P5, pressing and holding switch as the LED cube is powered on selects the sequential mode. The animations are run sequentially in a continuous loop.

In either mode immediately after power-on the LED Cube displays the text "EI PCB FACTORY" followed by the firmware version before continuing in the selected mode.

To modify animation you will need to modify the source code, reassemble it and reprogram the PIC using a separate PIC programmer or connect a special circuit for RS232 communication. To help troubleshoot problems We have added a diagnostic function to the the LED cube. The diagnostic routine changes the signals between the PIC and the two driver ICs very slowly. This allows checking of the signals to see whether they are present at all the correct pins of the ICs using a simple LED and resistor as a test probe.

IV. CONTROLLING THE LED CUBE DISPLAY

The problem with using a data lookup table to drive the LED cube is the amount of data needed. If the data is packed it requires 16 bytes to hold the state of the cube ($125 / 8 = 15.625$). Since the 16F688 PIC only has 4K words of program memory and the main code uses ~1455 words that only leaves about 2600 words for table data. This in turn is room for only 168 complete cube states to be held in memory so if you wanted the text 'EI PCB FACTORY' to be displayed, shifting from the back to the front of the cube it would require 16 bytes x 5 frames per letter x 14 letters = 1120 bytes.

Clearly the table lookup method isn't going to allow you to do very much before program memory runs out. To get round this, the cube is controlled using a macro command language that controls a virtual drawing processor. Using code written with the macro commands defined for the cube drawing processor the same animation can be done in 60 bytes.

V. CONCLUSION

Our cube performed reasonably well; we were able to display a message on the cube that was readable if the room was relatively dark and you were looking at it on axis. Our 3D animations also worked as expected. If we were to redo our project we would have designed a slightly different LED driver circuit that would be able to supply enough current to power all 5 LED's at once and also make each LED brighter. We might also consider making some sort of plexiglas case to make the structure stronger and more visually pleasing. Additionally we would look into displaying some other interesting things on our cube.

ACKNOWLEDGMENT

We are grateful to Prof. Z.D. Prijić and Prof. D. Danković from Department of Microelectronics, Faculty of Electronic Engineering, University of Niš for valuable discussions and for help in performing project. Also, We wish to thank M. Jović, gen. manager of Ei PCB Factory for providing the team with necessary materials and resources for work on this paper.

REFERENCES

- [1] Microchip, MPLAB Integrated Development Environment, <http://support.microchip.com>.
- [2] Data Sheet PIC 16F688, www.microchip.com
- [3] DataSheetBC637, http://www.datasheetcatalog.com/datasheets_pdf/B/C/6/3/BC637.shtml
- [4] DataSheetSTP16CP05, <http://www.alldatasheet.com/datasheet-pdf/pdf/171740/STMICROELECTRONICS/STP16CP05.html>
- [5] Altium Designer software, www.altium.com

Jednostavna metoda identifikacije sistema drugog reda na osnovu odskočnog odziva

M.Ljubomirović, M.Miladinović

Sadržaj – Rad opisuje način kako se mogu identifikovati parametri funkcije prenosa za sistem drugog reda. Funkcija prenosa koja se razmatra ima jedan dvostruki pol i jednu nulu. Na ulaz sistema dovodi se Hevisajdov signal, snima se odziv, pa se sa grafika odziva čitaju potrebne vrednosti, zatim nizom izračunavanja određuju parametri funkcije prenosa. Izvršena je i implementacija metode u okruženju Visual Studio C++.

I. UVOD

Svaki sistem se može opisati na više načina, od kojih se najviše koriste sistem opisan preko funkcije prenosa ili modelom u prostoru stanja.[1] Funkcija prenosa sistema je jedinstvena za razliku od modela u prostoru stanja koji zavisi od koordinata stanja. U udžbeničkoj literaturi je izvedena veza između koordinata stanja i funkcije prenosa. U ovom radu se razmatra sistem opisan pomoću funkcije prenosa. Funkcija prenosa linearnih sistema je odnos kompleksnih likova (Laplasovih transformacija) izlaznog i ulaznog signala pri nultim početnim uslovima. [1] Postoje mnoge identifikacione metode koje se koriste za nalaženje parametara funkcija prenosa kako kontinualnih, tako i digitalnih sistema [1], [2]. Ova metoda se koristi za nalaženja parametara funkcije prenosa kontinualnog sistema. Kada se na ulaz kontinualnog sistema dovede Hevisajdova funkcija dobijamo odgovarajući izlaz. Za stabilne sisteme, izlazna veličina će težiti nekoj konačnoj vrednosti. Ova metoda se koristi za analizu stabilnih linearnih sistema. Uslov da je sistem drugog reda sa dvostrukim polom stabilan jeste da mu se odgovarajući dupli pol nalazi u levoj poluravni kompleksne ravni.

II. METODA IDENTIFIKACIJE

Svaki stacionarni, linearni sistem automatskog upravljanja moguće je opisati diferencijalnom jednačinom oblika :

$$y^{(n)}(t) + a_1 y^{(n-1)}(t) + \dots + a_{n-1} y^{(1)}(t) + a_n y(t) = b_1 u^{(n-1)}(t) + b_2 u^{(n-2)}(t) + \dots + b_{n-1} u^{(1)}(t) + b_n u(t), \quad (1)$$

M. Ljubomirović i M. Miladinović su studenti na modulu Upravljanje sistemima, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: milos89ljubomirovic@gmail.com, sicko989@gmail.com

gde su sa $y(t)$ i $u(t)$ označeni redom i -ti izvodi izlazne i ulazne veličine sistema, t je vremenska promenljiva, a ostali koeficijenti predstavljaju parametre sistema [1],[3]. Koristeći osobine Laplasove transformacije, jednačina (1) se može napisati kao :

$$(s^n + a_1 s^{n-1} + \dots + a_{n-1} s + a_n) Y(s) = (b_1 s^{n-1} + b_2 s^{n-2} + \dots + b_{n-1} s + b_n) U(s) \quad (2)$$

i sada se može napisati izraz za funkciju prenosa :

$$W(s) = \frac{Y(s)}{U(s)} = \frac{b_1 s^{n-1} + b_2 s^{n-2} + \dots + b_{n-1} s + b_n}{s^n + a_1 s^{n-1} + \dots + a_{n-1} s + a_n}. \quad (3)$$

Ekvivalentno pojačanje ovakvog sistema dato je sa

$$K = \frac{b_n}{a_n}, \quad (4)$$

jer po graničnoj teoremi kada t teži beskonačnosti, kompleksna promenljiva s teži nuli.

Neka je funkcija prenosa sistema data u obliku

$$W(s) = K \frac{T_2 s + 1}{(T_1 s + 1)^2}. \quad (5)$$

Potrebno je identifikovati vremenske konstante i pojačanje u funkciji prenosa. Funkcija prenosa (5) je drugog reda sa dvostrukim polom i jednom nulom. Parametre nalazimo na osnovu odskočnog odziva sistema. Ako je na ulazu sistema jedinična odskočna funkcija, čija je Laplasova transformacija jednaka $1/s$, kompleksni lik izlazne promenljive dat je kao [3] :

$$Y(s) = K \left(\frac{1}{s} - \frac{T_1}{T_1 s + 1} - \frac{T_1 - T_2}{T_1^2} \frac{T_1^2}{(T_1 s + 1)^2} \right). \quad (6)$$

Nakon primene inverzne Laplasove transformacije, nalazi se izlazna veličina u vremenskom domenu u obliku :

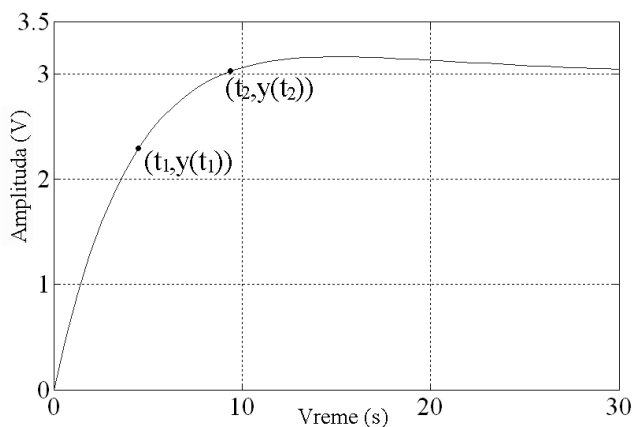
$$y(t) = K(1 - e^{-t/T_1} - \frac{T_1 - T_2}{T_1^2} t e^{-t/T_1}) = \quad (7)$$

$$= K(1 - e^{-t/T_1} + B t e^{-t/T_1}),$$

pri čemu je

$$B = \frac{T_1 - T_2}{T_1^2}. \quad (8)$$

Ako se sistem drugog reda sa dvostrukom vremenskom konstantom u imeniocu $T_1=6s$, pojačanjem $K=3$ i vremenskom konstantom u brojiocu $T_2=10s$, pobudi odskočnim signalom amplitude 1, dobija se odziv dat na slici 1. Sistem je stabilan i ne spada u grupu neminimalno faznih sistema.



Sl. 1. Odziv sistema drugog reda sa dvostrukim polom na Hevisajdovu pobudu

Na slici 1 potrebno je odabrati dve tačke na linearnom delu karakteristike, neposredno pre ulaska sistema u stacionarno stanje. Uslov precizne identifikacije je da na vremenskoj osi druga tačka ima dvostruko veću vrednost od prve, i na osnovu tog uslova i jednačine (7), izlazne veličine u tačkama sa slike 1 imaju oblik :

$$y(t_1) = K(1 - e^{-t_1/T_1} + t_1 B e^{-t_1/T_1}) \quad (9)$$

$$y(t_2) = K(1 - e^{-2t_1/T_1} + 2t_1 B e^{-2t_1/T_1})$$

Nakon sređivanja, jednačine (9) postaju :

$$\begin{aligned} y(t_1) &= K(1 - \alpha + t_1 \alpha B) \\ y(t_2) &= K(1 - \alpha^2 + 2t_1 \alpha^2 B) \end{aligned} \quad (10)$$

gde je uveden pomoćni parametar

$$\alpha = e^{-t_1/T_1} \quad (11)$$

Neka je :

$$K_1 = \frac{y(t_1)}{K} - 1 \quad (12)$$

$$K_2 = \frac{y(t_2)}{K} - 1$$

Kombinovanjem jednačina (10), (11) i (12) dobija se :

$$\begin{aligned} -\alpha + \alpha B t_1 &= K_1 \\ -\alpha^2 + 2\alpha^2 B t_1 &= K_2 \end{aligned} \quad (13)$$

Odnosno :

$$\alpha B t_1 = \pm \sqrt{K_1^2 + K_2} \quad (14)$$

Kako je α u jednačini (11) uvek pozitivan broj,

$$\alpha = -K_1 + \sqrt{K_1^2 + K_2} \quad (15)$$

i smenom u (13) dobija se :

$$B = \frac{\sqrt{K_1^2 + K_2}}{\alpha t_1} \quad (16)$$

Tražene vremenske konstante nalaze se nakon sređivanja jednačina (15) i (16), odnosno (8) i (10) u obliku [3] :

$$\begin{aligned} \bar{T}_1 &= \frac{-t_1}{\ln \alpha} \\ \bar{T}_2 &= B \bar{T}_1^2 + \bar{T}_1 \end{aligned} \quad (17)$$

Za veću preciznost nalaženja vremenskih konstanti, preporučuje se korišćenje više tačaka sa grafika odskočnog odziva. U tom slučaju javlja se veći broj aproksimacionih vrednosti vremenskih konstanti, a ekvivalentne konstante se računaju kao aritmetičke sredine ostalih aproksimacionih vrednosti [3]. Za nalaženje pojačanja funkcije prenosa, može se iskoristiti kompleksni lik izlazne veličine koja se računa na sledeći način :

$$Y(s) = W(s)U(s) = K \frac{T_2 s + 1}{s(T_1 s + 1)^2}. \quad (18)$$

Jednačina (18) važi za jedinični odskočni ulazni signal. Vrednost izlaza u stacionarnom stanju nalazi se na osnovu druge granične teoreme [1] :

$$y(\infty) = \lim_{s \rightarrow 0} sK \frac{T_2 s + 1}{s(T_1 s + 1)^2} = K. \quad (19)$$

Vidimo da je pojačanje K moguće očitati sa grafika na kome je prikazan jedinični odskočni odziv sistema. Ako je odskočna funkcija sa vrednošću amplitude koja je različita od jedinice, pojačanje se računa kao :

$$K = \frac{y(\infty)}{U}, \quad (20)$$

gde je U vrednost amplitude ulaznog signala.[4]

III. PRIMER

Razmotrimo sistem čija je funkcija prenosa :

$$W(s) = 3 \frac{(10s + 1)}{(6s + 1)^2}. \quad (21)$$

Odziv sistema dat je na slici 1. Na ulaz sistema dovedena je jedinična odskočna funkcija. Deo odziva sa slike 1 koji odgovara slučajno odabranim vrednostima duž vremenske ose dat je tabelarno.

TABELA 1
VREDNOSTI POJEDINIHA TAČAKA ODZIVA SISTEMA

Vrednosti vremenske ose (s)	Amplituda signala (V)
0.382	0.295
0.945	0.698
1.441	1.011
2.060	1.361
2.721	1.671
3.581	2.000
4.721	2.351
6.480	2.712
9.742	3.051
14.801	3.160
20.400	3.131
26.100	3.070

Očitajmo iz Tabele 1 parove vrednosti $(t_1, y(t_1)) = (4.72, 2.35)$ i $(t_2, y(t_2)) = (9.74, 3.05)$. Sa grafika, pošto je amplituda ulaznog signala 1, odmah se može identifikovati da je $K=3$. Na osnovu relacije (12) nalaze se parametri :

$$\begin{aligned} K_1 &= -0.2166 \\ K_2 &= 0.0166 \end{aligned} \quad (22)$$

Na osnovu (15) i (16) važi :

$$\begin{aligned} \alpha &= 0.468879 \\ B &= 0.113963 \end{aligned} \quad (23)$$

Vremenske konstante se određuju iz (17) :

$$\begin{aligned} \bar{T}_1 &= 6.23 \\ \bar{T}_2 &= 10.65 \end{aligned} \quad (24)$$

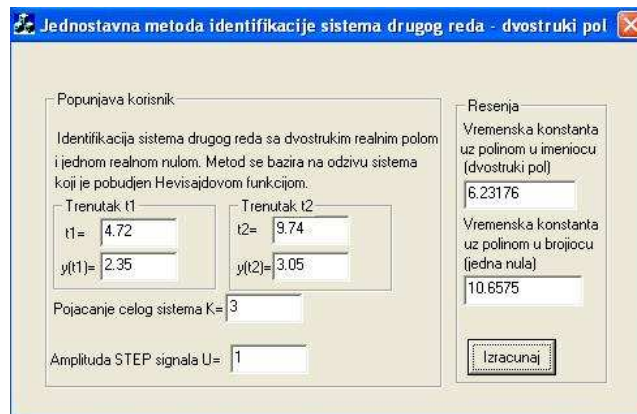
Dobijene su približne vrednosti vremenskih konstanti zbog toga što nije ispunjen uslov da su na vremenskoj osi tačke u razmeri 1:2. Takođe, javljaju se i numeričke greške usled zaokruživanja brojeva.

IV. IMPLEMENTACIJA METODE U C++ OKRUŽENJU

Okruženje Visual Studio C++ omogućuje kreiranje tzv „Dialog based” aplikacija sa grafičkim prikazom. Prednost Visual Studio okruženja je što softver pouzdano i brzo vrši računanja sa celobrojnim i realnim vrednostima [4].

A. Opis i pokretanje aplikacije

Korisnički interfejs izrađen je u Visual Studiu C++. Nakon pokretanja aplikacije ekran dobija izgled kao na slici 2.



Sli. 2. Prozor implementacije metode

Za uspešan rad programa neophodno je popuniti polja iz podprozora „Popunjava korisnik”. Potrebno je sa grafika pročitati vrednosti koordinata dve tačke. Koordinate njihovih vremenskih osa unose se u polja „t1” i „t2”. [5] Potom se čitaju vrednosti koordinata tačaka na amplitudnoj osi, i vrednosti amplitude se unose u polja „y(t1)” i „y(t2)”. Nakon toga se izmeri amplituda ulaznog signala, koja se unosi u polje „U”. Ukoliko je sistem stabilan, za šta se inače koristi ova metoda, odziv sistema će, kao što je ranije rečeno, težiti nekoj konačnoj vrednosti. Kao što je ranije opisano, identifikujemo pojačanje sistema. Dakle, korisnik

mora izračunati vrednost pojačanja i uneti ga u polje „K”. Nakon unosa svih potrebnih podataka iz potprozora „Popunjavanje korisnik”, može se aktivirati dugme „Izračunaj”. Aplikacija će vrednosti vremenskih konstanti prikazati u poljima u potprozoru „Resenja”. U gornjem polju prikazaće se vremenska konstanta u imeniocu funkcije prenosa. Negativna recipročna vrednost ove vremenske konstante je tačka u s-ravni u kojoj se nalazi dvostruki pol funkcije prenosa za stabilne sisteme. U donjem polju se prikazuje vremenska konstanta u brojiocu funkcije prenosa. Ona utiče na poziciju nule funkcije prenosa, i ne utiče na stabilnost sistema, jer nule u funkciji prenosa utiču na dinamička svojstva sistema, ali ne mogu dovesti sistem u nestabilno stanje. Jednačine od (12) do (17) opisuju postepeno proceduru na kojoj se zasniva identifikacija parametara sistema. Pri implementaciji metode, uvedene su pomoćne promenljive „alfa” i „beta”, za promenljive α i β kako bi se pamtili međurezultati neophodni za dobijanje parametara funkcije prenosa. Svaka računica u programu vrši se u polju realnih brojeva jer su sve promenljive definisane tako da budu realnog tipa. Deo koda koji vrši matematičke operacije dat je na slici 3.

```
void CProbaDlg::OnButton1()
{
    UpdateData();
    float x, alfa, beta, k1, k2;
    k1=yt1/(K*step)-1;
    k2=yt2/(K*step)-1;
    x=sqrt(k1*k1+k2);
    alfa=-k1+x;
    beta=x/(alfa*t1);
    r1=-(t1)/(log(alfa));
    r2=beta*r1*r1+r1;

    UpdateData(FALSE);
}
```

Sl. 3. Deo koda koji vrši matematička izračunavanja

Oznake vremenskih konstanti, označene su kao “r1”, za vremensku konstantu dvostrukog pola i “r2”, za vremensku konstantu nule funkcije prenosa i prikazuju se u poljima u podprozoru “resenja”. Veličina aplikacije je 108KB. Za pokretanje aplikacije potrebno je na hard disku imati instaliran Visual Studio C++ jer aplikacija radi uz podršku DLL fajlova koji se kreiraju nakon instalacije C++ okruženja. Aplikacija pouzdano radi uz verziju Visual Studio C++ 6.0

B. Pravci nadgradnje programa i problemi

Kao što je ranije rečeno, da bi se dobile preciznije vrednosti vremenskih konstanti, pogodno je koristiti više tačaka na odzivu sistema. Program je moguće unaprediti tako da se vremenske konstante pamte u pomoćnoj promenljivoj, gde bi se na dva posebna polja izračunavala aritmetička sredina vremenskih konstanti. Ukoliko odnos

koordinata na vremenskoj osi nije 1:2 javljaju se greške pri aproksimaciji. Uprkos tome što je uslov precizne aproksimacije da se tačke biraju na linearnom delu karakteristike, mora se voditi računa da se ne dobiju negativne vrednosti parametara “K1” i “K2” kako ne bi došlo do negativnih vrednosti aproksimacionih vremenskih konstanti. Aplikacija vrši računanje korena parametara „K1” i „K2” iz izraza (14) kao i logaritmovanja promenljive „alfa” koja je data u izrazu (17), pa se prilikom implementacije programa koristi biblioteka matematičkih funkcija koja se nalazi u okviru potpune instalacije C++ okruženja i koja se mora aktivirati u izvornom kodu aplikacije [6]. U odgovarajuća polja aplikacije, unose se vrednosti iz primera koji je ranije opisan, znajući da je na ulazu jedinična odskočna funkcija. Aplikacija izračunava vrednosti vremenskih konstanti sa greškom koja se javlja jer nije ispunjen uslov da je odnos između dve vremenske konstante dva.

V. ZAKLJUČAK

Rad opisuje jednostavnu i brzu metodu identifikacije parametara sistema drugog reda. Sve što je potrebno za identifikaciju parametara sistema je generator odskočne funkcije koji se dovodi na ulaz sistema čiji se parametri traže, i osciloskop kako bi se snimio odziv. Čitajući tražene vrednosti sa odziva identifikuju se parametri funkcije prenosa. Metoda je primenljiva samo za sistem drugog reda sa dvostrukim polom.

ZAHVALNICA

Autori se zahvaljuju profesorima sa Katedre za automatiku, posebno prof. dr Milici Naumović na savetima i predlozima za izradu ovog rada.

LITERATURA

- [1] M.R.Stojić, Digitalni sistemi upravljanja, Beograd, Akademska misao, 2004 (4)
- [2] M.B.Naumović, Projektovanje sistema automatskog upravljanja, Niš, Elektronski fakultet & Wus Austria, 2005 (4)
- [3] Lei Chen, Junhong Li, Ruifeng Ding, „Identification for the second-order systems based on the step response”, Mathematical and Computer Modelling, 2011, vol.53, pp 1074-1083.
- [4] Projektovanje i razvoj softvera, “Materijal sa računskih vežbi”, Elektronski fakultet Niš, 2010. [On Line] Dostupno na : <http://gislabweb.elfak.ni.ac.rs/moodle/course/view.php?id=8>
- [5] Selecting and Adding Controls, tutorial. [On Line]. Dostupno na : <http://www.functionx.com/visualc/Lesson09.htm>
- [6] The mathematical function library in C++, tutorial. [On Line]. Dostupno na : <http://www.macs.hw.ac.uk/~pjbk/pathways/cpp1/node155.html>

Simulation of Triple-junction Solar Cells Based on III-V Compound Semiconductors

V. Nikolić

Abstract – In this paper a GaInP/InGaAs/Ge triple-junction solar cell was analysed and simulated using Silvaco TCAD tools. First the individual cells and tunnel junctions were simulated, and then the complete triple junction cell. The results were compared to the previously obtained experimental results and showed a very close match.

I. INTRODUCTION

Multijunction solar cells made of III-V compound semiconductors are the most efficient devices for converting solar radiation into electrical energy. Last year, Spire Semiconductor LLC produced a world record efficiency concentrator photovoltaic solar cell. The triple-junction solar cell achieved 42.3% conversion efficiency under a solar concentration of 406 suns [1].

Simple solar cells absorb only a small portion of the solar spectrum. To achieve a higher power density, solar cells with different I-V curves and bandgaps are stacked in order. The top cell has the highest bandgap, while the bottom cell has the lowest. This way, a cell absorbs the photons with energy higher than the bandgap and produces electric power. At the same time, it allows the lower-energy photons to pass through it. Unfortunately, stacking the cells this way creates parasitic junctions between dissimilar regions of different cells reducing the current flow. To solve this problem tunnel junctions are used for separating individual cells. Tunnel junctions allow the photons to pass through as well as current with minimal voltage loss [2].

II. DEVICE STRUCTURE

The device structure obtained by courtesy of IQE Europe Ltd. Manufacturing [3] is schematically shown in Fig. 1.

Ge is used as a substrate, it also acts as a base for the bottom cell. On top of it are the Ge emitter and two layers of InGaAs which form a heterostructure. Next is the second tunnel junction consisting of two heavily doped n- and p-type GaAs layers. A thin InGaAs window layer comes after, followed by a GaInP BSF. InGaAs middle cell is stacked next, on top of the cell is the first tunnel junction formed by heavily doped layers of n-type GaInP and p-type

AlGaAs. Then come a AlGaInP BSF, the top cell from GaInP and an AlInP window. The contacts are made of gold.

A window layer is used in order to reduce the surface recombination velocity. Similarly, a BSF layer reduces the scattering of carriers towards the tunnel junction. Both layers have a heterojunction structure and are used for lattice matching. Also, they must be transparent to wavelengths absorbed by the next cell.

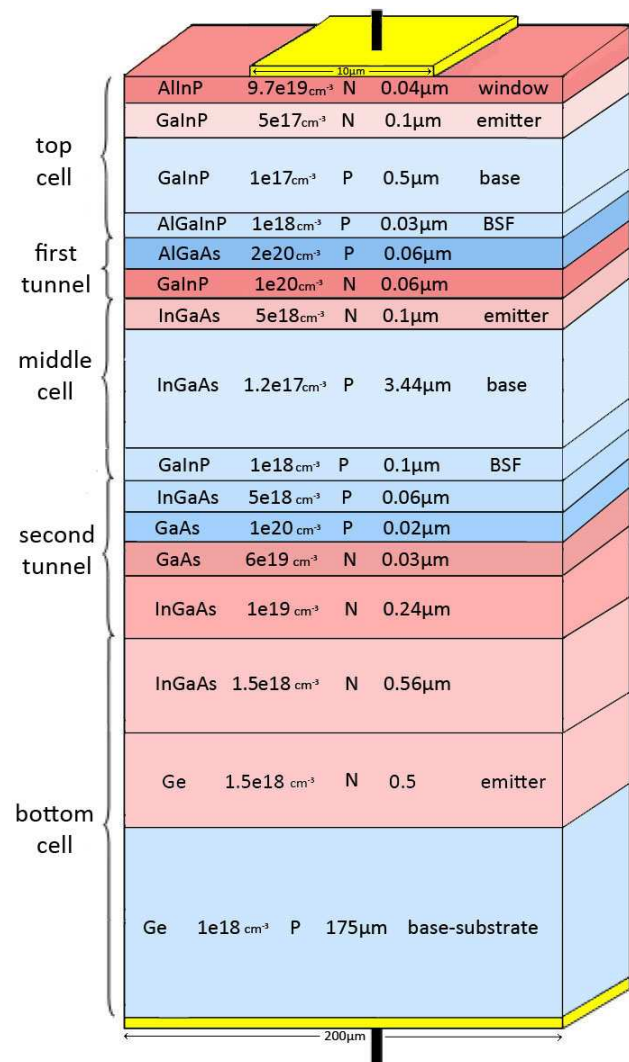


Fig. 1. Triple junction solar cell.

V. Nikolić, Sentronis a.d. Niš, Serbia.

E-mail: erikskyler@gmail.com

III. SIMULATION AND RESULTS

Although many analytical models of advanced solar cells have been created and published, almost all research is currently conducted by actually fabricating cells and overdoing expensive and complex experiments [2]. Only then, researchers theorize about the collected results. In one part, this is due to the fact that there is a lack of computer-aided tools with a complete design environment and a full set of models to simulate all aspects of multijunction solar cells. On the other hand only basic properties of exotic materials, used for solar cell fabrication, are known and published. Great number of others remains to be studied, therefore they are interpolated from the properties of their devices.

Silvaco TCAD software package is a large suite of highly sophisticated tools for design and development of all types of semiconductor devices. It contains ATLAS, a physically based device simulator which calculates electrical characteristics of the device's physical design and bias conditions [4].

The exotic materials used in this device were carefully studied and all their major electrical and optical parameters were researched or derived. Simulation of individual cells was performed first, followed by tunnel junctions. After that, an analysis of the results was performed along with comparison with the experiments. Next, material and model parameters were optimized to reach a better approximation. This process was repeated several times until the results were accurate enough. Finally, the complete triple-junction structure was simulated.

All simulations were performed at room temperature (27°C) and AM1.5.

A. Individual Cells

Current-voltage characteristics of the three individual solar cells are shown in Figure 2. GaInP cell has open circuit voltage (V_{OC}) of 1.405V, InGaAs has 0.945V and Ge 0.347V. GaInP cell has the largest bandgap and should produce less current than the others, but in this case the additional layers contribute so the top cell has the highest current density.

Quantum efficiencies of the solar cells under a concentration of one sun are displayed in Figure 3. As previously mentioned, GaInP cell has the largest bandgap therefore, the top cell absorbs higher energy photons and lets the lower ones pass through. The lower energy photons continue to the middle cell, one number of photons is absorbed here and the rest pass through to the bottom cell. Ge has a low attenuation coefficient, so Ge layers are always built thick.

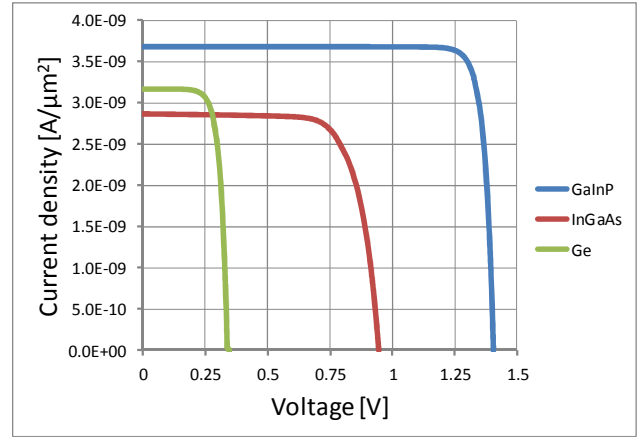


Fig. 2. J-V characteristics of solar cells.

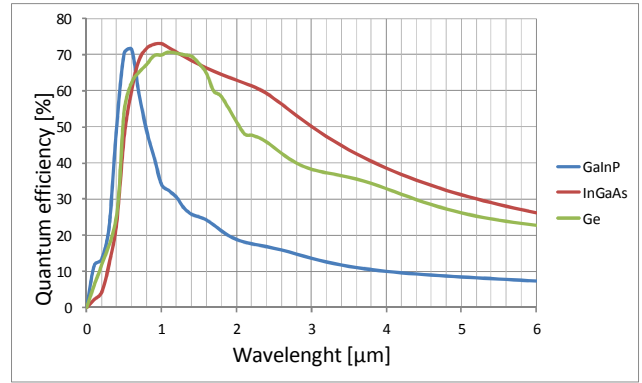


Fig. 3. Spectrum separation.

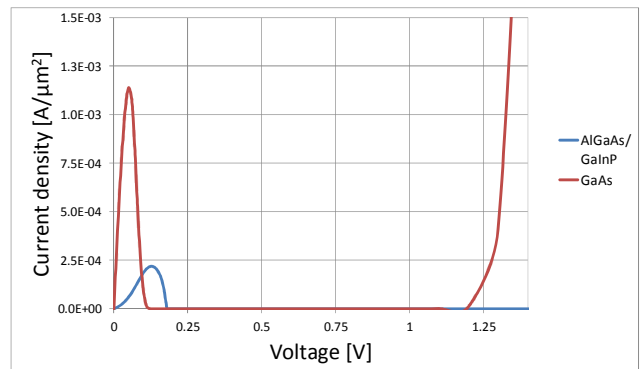


Fig. 4. Tunnel junction J-V characteristics.

B. Tunnel Junctions

Figure 4 shows J-V characteristics of both tunnel junctions, simulated without irradiance. Layers forming tunnel junctions are very thin so they are transparent to solar radiation. The first and second tunnel junction have breakdown voltages (V_{BR}) 3.95V and 1.2V, respectively.

C. Triple-Junction Solar Cell

Simulated J-V characteristic of the complete triple-junction solar cell is shown in Figure 5. In a multijunction configuration, each cell behaves like a current source. All these current sources are connected in series. Consequently, the total current produced by the structure is equal to the smallest current produced by the individual cells. In this case the maximum current is limited by the middle cell. The multijunction cell has a V_{OC} of 2.47V, cumulative open circuit voltage of individual cells is 2.697V. This misalignment is due to the small voltage drop on the tunnel junctions. The experimental data, obtained from IQE Europe Ltd. Manufacturing, are also displayed in Figure 5.

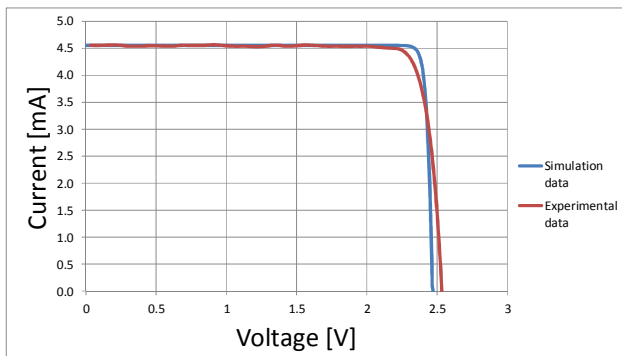


Fig. 5. J-V characteristic of the triple-junction solar cell.

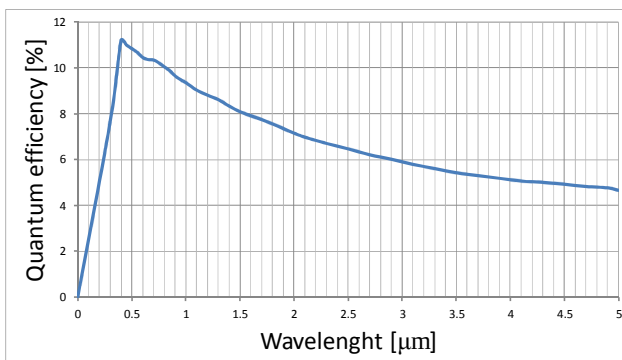


Fig. 6. Quantum efficiency of the triple-junction solar cell.

Quantum efficiency of the triple-junction solar cell is shown in Figure 6. The results are not quite satisfying, this is probably due to the fact that the cell wasn't optimized.

Figure 7 displays the total current density flow of the top cell and the first tunnel junction. As shown in the figure, the maximum current density is located near the top contact, the cathode. Inside the tunnel junction, the current is not defined because the Ohm's law doesn't apply here, only quantum tunnelling.

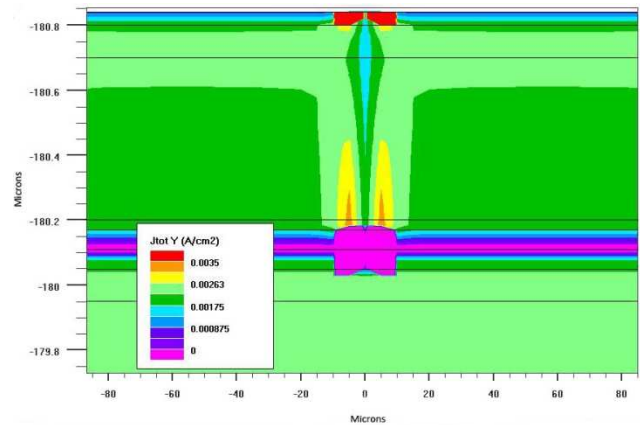


Fig. 7. Total current density flow.

IV. CONCLUSION

In summary, GaInP, InGaAs and Ge solar cells were successfully simulated along with AlGaAs/GaInP and GaAs/GaAs tunnel junctions. Material and model parameters were optimized to achieve a better match with the experimental data. These devices were then combined into a triple-junction solar cell which was also successfully simulated. Comparing the J-V characteristics with the experimental data, they provided a very close match.

No published papers were found in conferences or journals about fully modelling and simulating all major aspects in the behaviour of a complete multijunction solar cell, especially not the ones with quantum efficiency simulation results. The results provided in this paper, even though not fully satisfying, are to show that quantum efficiency can be simulated using Silvaco TCAD tools.

ACKNOWLEDGEMENT

I would specially like to thank Dr N. Janković of the Faculty of Electronic Engineering in Niš for his valuable advice and support. Also, I would like to thank IQE Europe Ltd. Manufacturing for providing me with their data.

REFERENCES

- [1] "Spire pushes solar cell record to 42.3%", 7.10.2010. <http://optics.org/news/1/5/5>
- [2] T. Michalopoulos, "A novel approach for the development and optimization of state-of-the-art photovoltaic devices using Silvaco", 2002.
- [3] "IQE Europe Ltd. Manufacturing", <http://www.iqep.com>
- [4] "Silvaco", <http://en.wikipedia.org/wiki/Silvaco>

Vizuelizacija potencijalne jame konačne dubine

D. Jeremić, M. Jeremić, Đ. Kostadinović

Sadržaj - Neophodnost da se mikro-čestice opisuju preko verovatnoće je najbitnija karakteristika kvantne teorije. Zbog svoje talasne prirode, kao i relacija neodređenosti, koje proizilaze iz nje, nemoguće je mikro-česticu (kvantnu česticu) posmatrati u klasičnom smislu. Naime, u slučaju klasične čestice, jednačina kretanja date čestice potpuno može da opiše njen položaj i impuls (energiju) u datom trenutku vremena. Bez obzira na to što kvanta čestica to ne dozvoljava, javila se potreba da se ipak uvede neka funkcija, koja bi sadržala talasna svojstva mikro čestice, a koja bi bila deo neke jednačine, čije rešenje bi trebalo da posluži za određivanje verovatnoće nalaženja mikro-čestice, kao i njene energije. Kasnije je postavljena Šredingerova jednačina koja je to i omogućila. Kao posledica te težnje uvedena je tzv. talasna funkcije $\Psi(x; y; z; t)$. Pokazalo se da ona nema fizički smisao, već da fizički smisao ima njen kvadrat modula, i da je on srazmeran verovatnoći nalaženja čestice W .

I. UVOD

Stanje sistema u kvantnoj mehanici opisuje talasnim funkcijama koje se mogu odrediti rešavanjem Šredingerove jednačine [1, 2]. U opštem slučaju, Šredingerova jednačina opisuje vremensku promenu talasne funkcije koja je funkcija vremena i koordinata (položaja) čestice $\Psi(r, t)$.

Promena funkcije zadaje se njenim izvodom po određenoj promenljivoj, pa tako promena sa vremenom se zadaje izvodom talasne funkcije po vremenu. Dodatni problem je to što je Ψ funkcija više promenljivih, pa samim tim smo primorani da koristimo parcijalni izvod, kao što se vidi u jednačini (1)

$$-\frac{\hbar^2}{2m}\Delta\Psi + U(x, y, z, t)\Psi = i\hbar\frac{\partial\Psi}{\partial t}, \quad (1)$$

gde je ψ -talasna funkcija, U -potencijal, m -masa čestice, $\hbar$ -Dirakova konstanta. Jednačina (1) posle elementarnih matematičkih transformacija dobija sledeći oblik:

$$\Delta\psi + \frac{2m}{\hbar^2}(E - U)\psi = 0, \quad (2)$$

gde je E -energija čestice.

Jednačina će se rešavati u slučajevima koji mogu biti od interesa za dalje primene, a s druge strane i dopuštaju egzaktna rešenja. Treba naglasiti da pod rešenjem diferencijalne jednačine podrazumevamo bilo koju neprekidnu funkciju koja ima definisane odgovarajuće izvode i koja jednačinu prevodi u identitet. Opšti izraz za normiranje prelazi u ovom slučaju u sledeći oblik:

$$\int |\Phi(x)|^2 dx = 1 \quad (3)$$

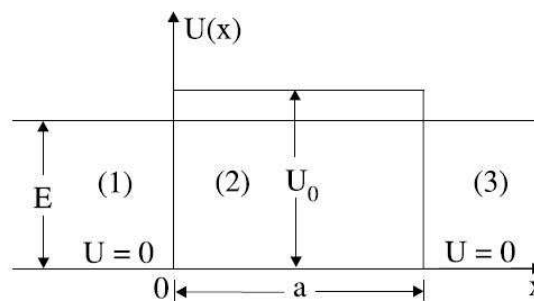
Integracija se vrši po oblasti u kojoj je dozvoljeno kretanje čestice. Prvo možemo posmatrati slobodnu česticu kada je $U(x) = 0$.

Postoji nekoliko oblika talasne funkcije koji se koriste u praksi, a koji u sebi sadrže trigonometrijske funkcije $\sin$ i $\cos$. Ova funkcija može da predstavlja ravan talas koji se kreće s leva udesno ili obrnuto. Njihova linearna kombinacija takođe može biti rešenje:

$$\Phi(x) = A\cos(kx) + B\sin(kx) \quad (4)$$

gde su A i B konstante. Izbor konstanti naravno da zavisi od graničnih uslova, odnosno uslova koje iz fizičkih razloga treba da ispunjava talasna funkcija. U zavisnosti od smera kretanja neka od konstanti može imati vrednost jednaku nuli, a slobodna čestica može da ima proizvoljnu pozitivnu vrednost energije.

Problem normiranja može da nastane ako se sumiranje vrši po celom prostoru pa se samim tim dobija beskonačna vrednost. Posle ovoga može se posmatrati čestica u beskonačno dubokoj potencijalnoj jami. Granični slučaj jame prikazan je na slici:



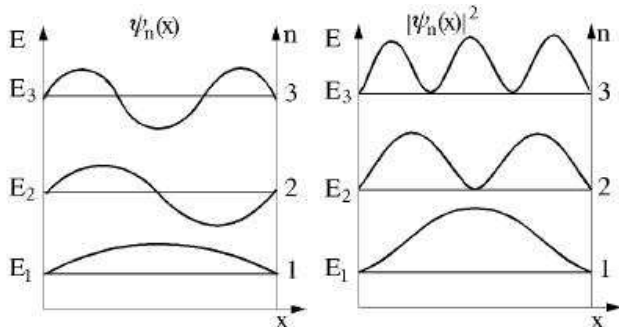
Slika 1. Čestica u potencijalnoj jami.

Ova jama opisuje situaciju kada čestica ne može da napusti određenu oblast prostora. Tada je verovatnoća nalaženja čestice van jame kao i na njenim granicama jednaka nuli pa samim tim i talasna funkcija mora biti jednaka nuli. Dakle, talasni broj čestice u beskonačno dubokoj potencijalnoj jami može da ima samo tačno određene vrednosti kojima odgovaraju vrednosti energije. Sada se talasna funkcija može i normirati. Ponašanje ovih funkcija možemo videti na slici 2.

D. Jeremić je student Elektronskog fakulteta u Nišu, A Medvedeva 14, 18000 Niš, Srbija.

M. Jeremić je iz Gimnazije Knjaževac, Karadordeva 16, 19350 Knjaževac, Srbija, E-mail: miljan.jeremic@gmail.com

Đ. Kostadinović je iz Naftne industrije Srbije, Direkcija za IKT, 12. februar 157, 18000 Niš, Srbija.

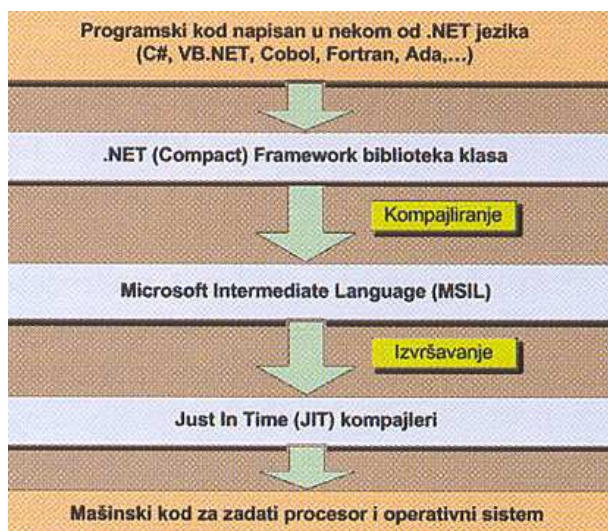


Slika 2. Talasna funkcija.

II. METOD RADA

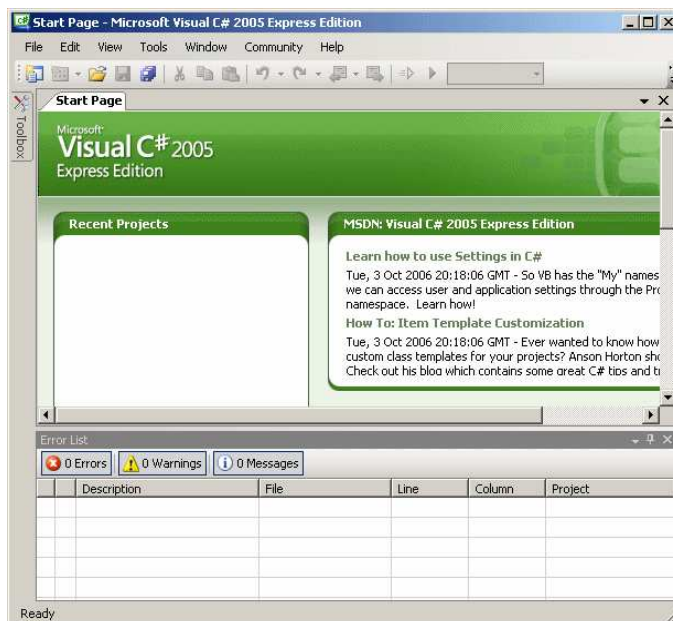
Za izradu programa korišćen je Borland Delphi 7 i Visual Studio 2010.

Programiranje u Visual Studio-u se svodi na korišćenje .NET Framework-a. Ako imamo .NET aplikaciju i .NET JIT kompajler za npr. Mac OS, aplikacija pisana u Windowsu, radiće bez problema i na Mac-u. Arhitektura .NET aplikacija je prikazana na slici 3 [5]. Za mobilne verzije operativnog sistema Windows postoji "skraćena" verzija .NET Framework-a pod nazivom .NET Compact Framework koja se koristila pri izradi programa za PocketPC.



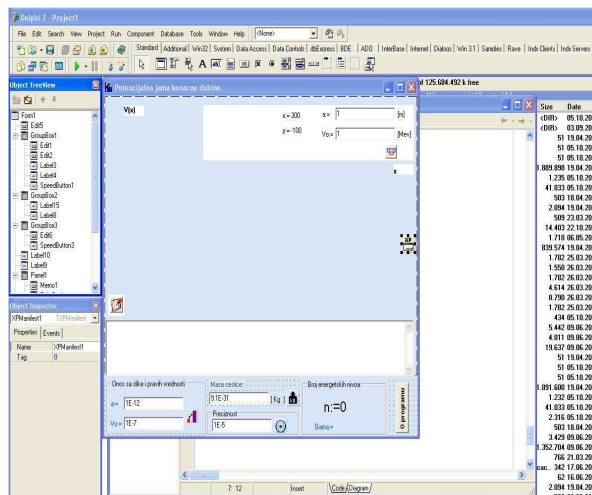
Slika 3. Arhitektura .NET aplikacije.

Rad u Visual Studio-u se svodi (kada su u pitanju klasične aplikacije) na postavljanje objekata (tzv. kontrola) na prozor (formu) i definisanje njihovih vizuelnih karakteristika i osobina u toku izvršavanja programa. Nakon toga sledi pisanje naredbi (koda), testiranje aplikacije i ispravljanje uočenih grešaka.



Slika 4. Projekat u Visual Studio-u.

Izrada programa se sastojala iz dva dela – programiranje PC aplikacije i programiranje PocketPC aplikacije, tj. korišćenja .NET Framework-a i .NET Compact Framework-a [6]. Rad na PC verziji i PocketPC verziji prikazan je na slici 4 [4-6].



Slika 5. Projekat u Delphi-ju.

Program za čuvanje podataka mogao bih koristiti tekstualne INI „baze“, jer im se veoma brzo pristupa na PocketPC-u. za razliku od većih i složenijih Access i SQL baza, čije napredne funkcije za rad sa podacima nisu bile potrebne prilikom izrade ovog programa. Svaka INI „baza“ se sastoji od sekcija (eng. Sections), sekcije se sastoje od tzv. ključeva (eng. Keys) i svaki ključ može da čuva neku vrednost.

Testiranje PocketPC aplikacije se obavljalo i na emulatoru i na "pravom" uređaju. Za komunikaciju sa uređajem neophodan je Microsoft ActiveSync. On je neophodan i prilikom upotrebe programa, jer pored kalendara, kontakata i sl. on sinhronizuje i fajlove na PocketPC-u sa fajlovima na kompjuteru, a time i Program.ini fajl koji je neophodan za rad programa. Program prilikom upotrebe na PocketPC-u smešta fajl koji na neki način predstavlja bazu podataka u My Documents folder uređaja, a ActiveSync prilikom instalacije određuje folder na PC-u gde će biti sinhronizovane verzije svih fajlova iz My Documents foldera (sa PocketPC-a). Kada se uređaj konektuje na računar putem USB kabla, ActiveSync upoređuje fajlove na oba uređaja i kopira automatski nove verzije svih fajlova sa uređaja koji ih sadrži, a time i Program.ini fajl, koji je tako uvek ažuran na oba uređaja.

Instalacije za obe platforme su "ujedinjene" u jednu instalaciju uz pomoć Install Creator-a, koji smešta instalacione fajlove u neki folder na hard disku i postavlja njihove prečice na Desktop-u.

Prilikom izrade rada i programa korišćeni su još i MWSnap za screenshot-ove i nezaobilazni Adobe Photoshop za obradu slika [5].

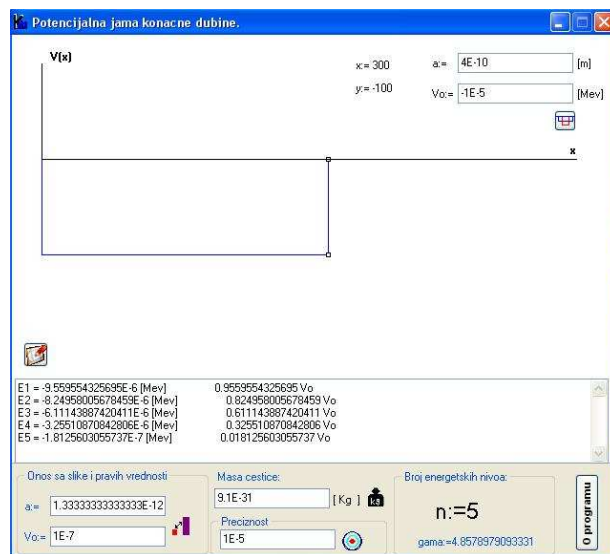
III. INTERFEJS I UPOTREBA PROGRAMA

Sa novim Visual Studiom stigle su i grafički redizajnirane kontrole koje konačno liče na one kakve koristi Office 2007 i u verziji 2010. Promene su najuočljivije na menijima, toolbar-u i komandnim tasterima, kao i na tooltip-ovima koji imaju zajedničku kontrolu koju sve ostale pozivaju prilikom prikazivanja.

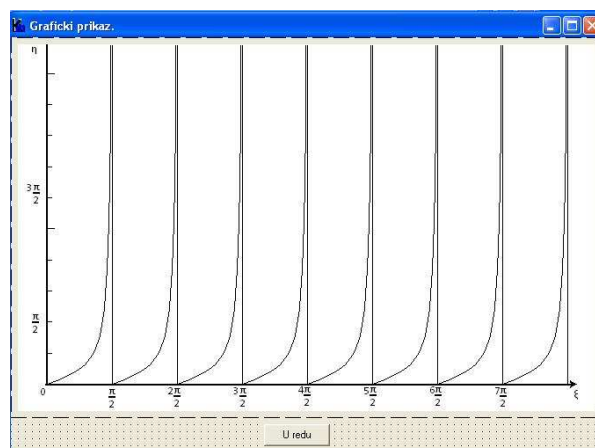
Interfejs glavnog programa se može podeliti na nekoliko sekcija:

- 1) Glavna (naslovna) linija programa – gde je ispisano ime programa;
- 2) Ikone komponenata – koje služe za prikazivanje grafika u Dekartovom koordinatnom sistemu i za vizuelni prikaz povećanja i smanjenja širine i dubine jame;
- 3) Toolbar – sadrži prečice ka nekim stavkama iz menija i komandama iz glavnog dela;.

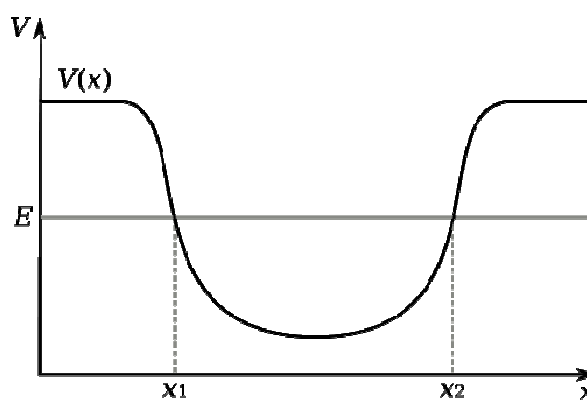
Svi komandni tasteri i neka polja u glavnom delu, kao i tasteri na toolbar-u, prilikom zadržavanja kursora prikazuju kratke opise akcija koje će biti pokrenute ili malo opširnije opise informacija koje su prikazane, tako da predstavljaju jedan vid pomoći korisniku.



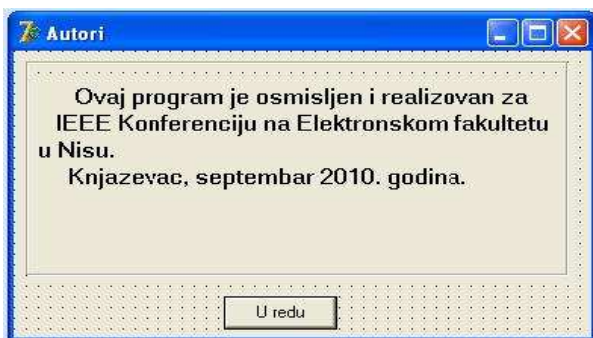
Slika 6. Interfejs glavnog programa.



Slika 7. Grafički prikaz.



Slika 8. Ikona.



Slika 9: O programu.

IV. ZAKLJUČAK

Iz dosada izloženog odmah se vidi da se kvantno-mehanički rezultati dobijaju korišćenjem veoma složenih matematičkih metoda. Ovi metodi se na nivou srednjeg obrazovanja teško mogu čak i preporučavati, stoga se određene činjenice iskazuju opisno i uz napomenu da je slika koja se koristi delimično tačna jer se zasniva na klasičnim predstavama koje u datim problemima ne važe u potpunosti. Korektan matematički opis za neke slučajeve zahteva i dodatna matematička znanja.

ZAHVALNICA

Autori se zahvaljuju Knjaževačkoj gimnaziji, posebno direktoru na razumevanju i pružanju potrebne podrške da istrajemo do kraja. Autori se zahvaljuju i profesorima Elektronskog fakulteta u Nišu koji su nas naučili da razmišljamo o problemima, i da ih rešavamo na jedan kreativni način, podarili nam dovoljno znanja o fizici, programiranju i primeni novih IT tehnologija.

LITERATURA

- [1] Pejović M., Opšti kurs fizike-III deo, Elektronski fakultet u Nišu, 1995. Niš
- [2] Raspopović M, Kapor D., Škrinjar M., Fizika za IV razred gimnazije, ZUNS , 1994. Beograd
- [3] Pejović M., Fizička elektronika-kvantna mehanika, Elektronski fakultet u Nišu, 2005. Niš
- [4] Cantu M, DELPHI 2005 bez tajni, Mikro knjiga, 2005. Beograd
- [5] McClelland D., Photoshop 5 za Windows za neupućene, IDG Books Worldwide i Mikro knjiga, 1998. Beograd
- [6] Janković D., Programski jezik C#, Elektronski fakultet u Nišu, 2010. Niš
- [7] Ristić G., Osnovi kvantne i statističke fizike, Elektronski fakultet, Univerzitet u Nišu, 2008. Niš

Smart semafor

Mihajlo Novaković, Ivica Stanimirović, Jovan Božuta, Miloš Ljubomirović

Sadržaj - Veliki problem većine urbanih sredina je permanentan rast broja motornih vozila koji je u oštroj koliziji sa nasleđenom saobraćajnom mrežom. Modifikacijom rada uređaja za regulaciju saobraćaja mogu se značajno redukovati nabujali saobraćajni tokovi i poboljšati protočnost saobraćaja u urbanim sredinama. U ovom radu dat je literaturni pregled i opisan razvoj jednog inteligentog semafora koji radi u sprezi sa video kamerom.

I. UVOD

Potreba za regulacijom saobraćaja na gradskim saobraćajnicama javila se još pre više od sto godina, kada je saobraćaj bio opterećen samo konjskim zapregama i pešacima. Iz tih razloga železnički inženjer Džon Pik Najt je davne 1868. godine projektovao prvi mehanički uređaj za regulaciju saobraćaja koji je postavljen ispred zgrade britanskog Parlamenta u Londonu i koji se može smatrati pretečom savremenog semafora [1, 2]. Iako u vreme izuma prvog mehaničkog uređaja za regulisanje saobraćaja i njegovog postavljanja na raskrsnici u blizini zgrade britanskog Parlamenta 10. decembra 1868. godine automobili nisu bili u upotrebi, saobraćaj je već tada uveliko bio opterećen. Po izgledu i po načinu funkcionisanja, uređaj je bio nalik tadašnjem semaforu za železnički saobraćaj. Činile su ga trake obojene crvenom i zelenom bojom koje su radi lakšeg uočavanja noću bile osvetljene fenjerima. Uređajem je upravljao policajac. Nažalost, uređaj je eksplodirao 2. januara 1869. godine i pritom povredio policajca koji je njime rukovao.



Slika 1. Prvi trobojni električni semafor - izum policijskog službenika Vilijama Potsa.

M. Novaković, I. Stanimirović, J. Božuta su učenici Gimnazije u Leskovcu, Srbija, E-mail: mihajlo_novak@hotmail.com

M. Ljubomirović je student sa smera Automatsko upravljanje, Univerzitet u Nišu, Elektronski fakultet, A.Medvedeva 14, Srbija, E-mail: milos89ljubomirovic@gmail.com

Početkom 20. veka došlo je do značajnog razvoja i automatizacije semafora, pa su tako nastali: elektronski semafor, ručno umreženi sistem semafora, sistem semafora sa tri različita svetlosna signala, a zatim i sistem semafora sa automatskom kontrolom [3].

II. LITERATURNI PREGLED

Ubrzani razvoj nauke i tehnologije krajem 20. i početkom 21. veka doveo je do dodatnog razvoja uređaja za regulisanje saobraćaja. Naime, osnovna namena semafora je bila regulacija saobraćaja na gradskim saobraćajnicama. Međutim, nagli razvoj motornog saobraćaja u gradovima (slika 2) doveo je do proširenja osnovne namene semafora koja bi sada, pored bezbednosti u saobraćaju, imala i pozitivne efekte na zaštitu životne okoline. Iz tih razloga svi savremeni semafori imaju za cilj obezbeđivanje što manje saobraćajne gužve, što direktno utiče na smanjenje izduvnih gasova i saobraćajne buke na raskrsnici. Poznato je da zagađenje vazduha sagorevanjem goriva u motornim vozilima postaje najvažniji problem urbanih sredina širom sveta. Upravo svest o štetnosti ovog faktora prouzrokovala je razvoj takozvanog ekološkog semafora. Ekološki semafor bročano označava (u sekundama) koliko je trajanje crvenog svetla kako bi vozači mogli isključiti svoja vozila dok čekaju. Na nekoliko sekundi pre pojave žutog svetla ekološki semafor upozorava vozače za pripremu, odnosno uključenje vozila. Ovi semafori utiču ne samo na smanjenje zagađenosti



Slika 2. Ilustracija razvoja motornog saobraćaja u gradovima.

od izduvnih gasova i buke, već i značajno smanjenje potrošnje goriva, pa nije beznačajna ni ekonomska korist. Neravnomerna raspodela gustine saobraćaja na raskrsnicama, po pravcima i smerovima, dovela je do razvoja različitih tipova adaptivnih semafora [4, 5]. Prvi

adaptivni semafori imali su ručno podešavanje trajanje sekvenci “stop” i “dozvoljenog prolaza”. Kako se gustina saobraćaja po pojedinim pravcima i smerovima značajno razlikuje u toku dana ideja je bila da se na osnovu procene gustine saobraćaja programiraju režimi rada za adaptivne semafore. Pored “normalnog” režima uobičajeno je da se projektuje “jutarnji” (koji se poklapa sa vremenom odlaska na posao) i “popodnevni” režim (koji se poklapa sa vremenom kada se ljudi vraćaju sa posla).

Poslednja faza u razvoju adaptivnih semafora jesu semafori koji se kontinualno prilagođavaju gustini saobraćaja na raskrsnici, poznati pod nazivom inteligentni semafori [4-6]. Inteligentni semafori različitim tipovima detektora (induktivno-magnetni detektor, video detektor, detektor pokreta... [6]) prikupljaju podatke sa raskrsnice (prisustvo pešaka i vozila na raskrsnici, brzinu vozila koja se približavaju raskrsnici, vozila sa prioritetom...), obrađuju prikupljene podatke i određuju trajanje sekvenci “stop” i “dozvoljeni prolaz”. Ograničavajući faktori kod inteligentnih semafora su saobraćajni propisi i standardi kojima podležu semafori, što se razlikuje od zemlje do zemlje.

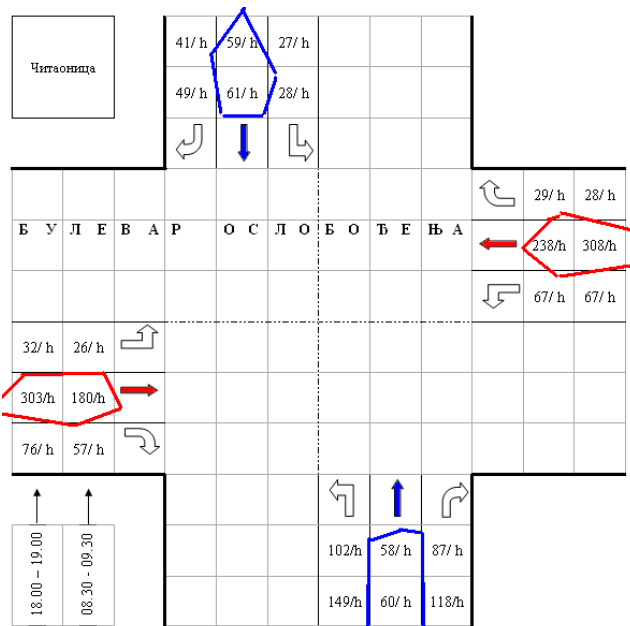
U praksi postoji više načina za projektovanje, razvoj i implementaciju inteligentnih semafora. Najstariji način realizacije ovakvog digitalnog hardvera jeste korišćenjem logičkih kola koja su realizovana uz pomoć diskretnih komponenti (diskretnih tranzistora i otpornika). Razvojem tehnologije integrisanih kola, postalo je moguće smestiti veći broj tranzistora, a onda i kompletno digitalno kolo na jedan čip, što je dovelo do značajnog koraka u razvoju inteligentnih semafora [7-9].

III. TEORIJSKI PREGLED

A. Opis problema

Ukoliko se na raskrsnici pojavi prevelik broj vozila u jednoj koloni, logično bi bilo da na semaforu koji upravlja tom kolonom treba produžiti vreme kada je uključeno zeleno svetlo. Broj vozila koji dovodi do uključivanja posebnog moda semafora naziva se kritičan broj vozila (N_{kr}). Naravno, i u poprečnoj ulici na raskrsnici može se formirati kolona sa kritičnim brojem vozila koja čekaju da krenu i trebalo bi je ravnopravno tretirati. Kako bi se saobraćaj odvijao brzo i bez većih zastoja treba duže propuštati kolonu sa znatno većim brojem vozila, naravno, poštujući zakonsku regulativu vezanu za minimalno i maksimalno trajanje crvenog i zelenog svetla na semaforu. Kao ilustracija, na slici 3 je prikazan je srednji broj vozila po času za najprometniju raskrsnicu u Leskovcu (Bulevar oslobođenja – ulica Vojvode Mišića) [10]. Očigledno je da je Bulevar oslobođenja znatno opterećeniji od poprečne ulice i da bi, u najvećem delu dana, trebalo povećati njegovu saobraćajnu protočnost. Kako se broj vozila po pravcima na ovoj raskrsnici menja iz časa u čas nije dovoljno fiksno podešavanje sekvenci “stop” i “dozvoljenog prolaza”, već promenljivo, što se može

realizovati pomoću inteligentnog semafora, čiji je princip funkcionisanja predstavljen u ovom radu.



Slika 3. Srednji broj vozila na najprometnijoj raskrsnici u Leskovcu.

B. Upravljanje raskrsnicom putem Matlab Simulink paketa

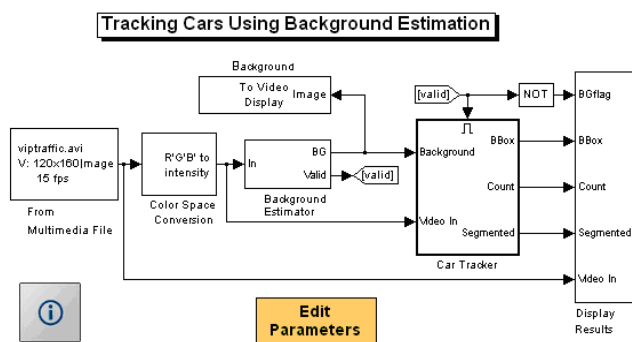
- Matlab Simulink paket

U osnovi Simulink paketa su matematičke jednačine i funkcije koje program brzo i pouzdano obrađuje, zbog toga se koristi za simulaciju mnogih sistema [11]. Moguće je i upravljati sistemima u realnom vremenu s obzirom da paket pruža zadovoljavajuće vrednosti periode diskretizacije. Ovde je opisan primer rada u realnom vremenu gde se na ulaz sistema dovodi signal sa video kamere (detektora), dok je izlazna veličina odgovarajući upravljački signal koji kontrološe rad semafora.

- Predlog rešenja

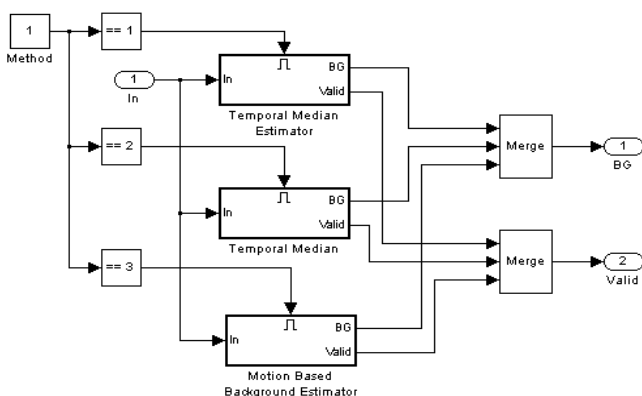
Broj vozila u jednoj koloni se može odrediti pomoću snimka iz video kamere. Matlab Simulink paket ima mogućnost obrade video slike koja je dospela iz kamere. Obrada slike mora se izvesti tako da program vidi samo vozila i da se eventualne smetnje otklone kako se na izlaz ne bi poslao pogrešan signal. Ovde će biti opisano kako se može detektovati vozilo putem metode „pozadinske procene” koja se može naći u Matlab demo verzijama.

Osnovna ideja ove metode je izračunavanje razlike srednje vrednosti podataka koje kamera snima i trenutne slike koja se prima na kameri. Na slici 4 prikazana je simulaciona šema demo rada Matlaba za identifikaciju vozila u koloni [12].

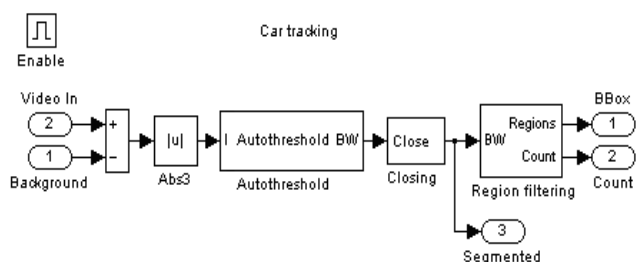


Slika 4. Simulaciona šema Simulinka koja obezbeđuje identifikaciju i brojanje vozila u koloni.

Izlazni signal sa kamere se konvertuje u tzv "intensity" signal, koji ulaznu informaciju predstavlja kao crno-belu sliku i koja se lako može konvertovati u binarne vrednosti sa kojima Simulink radi. U bloku "Background estimator" ili identifikator pozadine vrši se obrada slike tako da se na izlazu dobije "pusta ulica". Unutrašnja struktura bloka identifikatora pozadine prikazana je na slici 5. Blokovi "1", "2" i "3" koriste se kako bi se dobila binarna vrednost ulaznog signala.



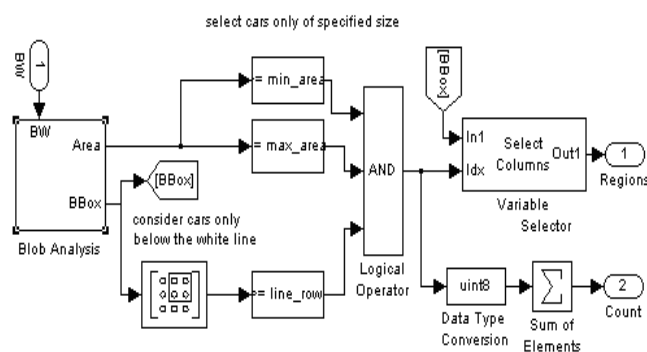
Slika 5. Unutrašnja struktura identifikatora pozadine.



Slika 6. Unutrašnja struktura bloka za identifikaciju automobila.

Kada Simulink izvrši procenu pozadine, vrši se poređenje svakog frejma ponaosob u realnom vremenu tako da se pouzdano dobije rezultat svake promene slike, i na taj način se vrši identifikacija vozila. Ova obrada vrši se unutar bloka "Car Tracker", čija je unutrašnja struktura prikazana na slici 6. Na ulaz "Video in" dovodi se kompletan signal u "intensity" formatu. Ovaj signal sadrži i

pozadinu i vozila. Na ulaz "Background" dovodi se signal sa izlaza prethodnog bloka "Background Estimation". Signali "Video in" i "Background" se oduzimaju. Operacija se vrši u polju boolean brojeva (logičkih vrednosti) gde rezolucija slike definiše dimenzije matrica koje se oduzimaju. Kao razlika javiće se samo trenutno uslikani automobili. Kako bi se izbegli mogući šumovi uzima se apsolutna vrednost razlike. Pošto se ne koristi visoka rezolucija snimanja sa kamere i pošto se kompletna obrada video zapisa vrši iz Simulinka, naredni blok vrši filtraciju prethodnih signala. Unutrašnja struktura bloka koji filtrira signal sa izlaza "Car Tracker" data je na slici 7. Filtracija se vrši u matričnom obliku čije dimenzije zavise od rezolucije kojom se vrši snimanje i prikupljanje podataka iz spoljašnje sredine.



Slika 7. Unutrašnja struktura filtracionog bloka.

U bloku koji filtrira signale koriste se logičke operacije kako bi se dobio odgovarajući kvalitet, ali pošto je izlazni signal takođe slika u boji, mora se i izvršiti neophodna konverzija. Poslednji blok pokazuje rezultate izvršene simulacije, a ispisivanje brojeva vrši se Simulink blokom "Insert text" gde je neophodno definisati tip i veličinu slova.

Na slici 8 prikazani su rezultati rada Matlab Simulink paketa na konkretnom primeru.



Slika 8. Rezultati rada Simulink paketa.

IV. IDEJA REALIZACIJE SMART SEMAFORA

Pošto prethodno navedeni demo primer Simulink-a uspeva da identifikuje vozila u jednoj koloni, fajl se može iskoristiti dalje, tako da se kod prebaci u mikrokontroler

koji upravlja radom semafora. Ukoliko su na raskrsnici četiri kamere, kontroler može brojati vozila koja se nalaze na raskrsnici. Neka se pomoću kamera 1 i 2 dobija podatak o broju vozila u jednoj koloni (pošto vozila idu u oba smera), a sa kamera 3 i 4 podaci o broju vozila u koloni koja je pod pravim uglom u odnosu na prethodnu. Neka je broj vozila n_1, n_2, n_3, n_4 , respektivno. Ukupan broj vozila u jednoj i drugoj koloni je :

$$N_{kol1} = n_1 + n_2 \quad (1)$$

$$N_{kol2} = n_3 + n_4 \quad (2)$$

Iz Simulinka se uzimaju podaci o broju vozila. Potom se dobijaju celobrojne vrednosti N_{kol1} (za broj vozila na ulici 1) i N_{kol2} (za broj vozila na ulici 2). Metodod procene saobraćaja na raskrsnici se zadaje vrednost N_{kr} . Ukoliko je N_{kol1} veće od N_{kol2} i od kritičnog broja vozila N_{kr} , produžava se trajanje zelenog svetla semafora koji upravlja kolonom sa brojem vozila N_{kol1} i obrnuto. Kada broj vozila u kolonama bude manji od kritičnog broja vozila, semafor se vraća u normalan režim rada. Deo koda je:

```
If (( $N_{kol1} > N_{kol2}$ ) and ( $N_{kol1} > N_{kr}$ ))
    then t=0 ;
    elseif ( $N_{kol2} > N_{kr}$ )
        then t=1;
    else t=2;
```

pri čemu će mikrokontroler aktivirati zelena svetla na semaforima ulice 1 za $t=0$, zelena svetla na ulici 2 za $t=1$ i ostati u normalnom režimu rada za $t=2$.

Korigovanjem trajanja sekvenci "stop" i "dozvoljenog prolaza" od nekoliko sekundi može se značajno uravnotežiti zadržavanje automobila na raskrsnici i opterećenost po pravcima i smerovima.

Kao kontroler mogu se koristiti napredniji tipovi PLC-a (Programmable Logic Controller), na pr. iz familije Allen Bradley, pri čemu implementacija mora unapred sadržati Simulink kod.

V. ZAKLJUČAK

U ovom radu detaljno je predstavljen literaturni pregled i razvoj jednog tipa inteligentnog semafora. Korigovanjem trajanja sekvenci "stop" i "dozvoljenog prolaza" od nekoliko sekundi može se značajno uravnotežiti zadržavanje automobila na raskrsnici i opterećenost po pravcima i smerovima. Osim toga, ovi

semafori utiču na smanjenje zagađenosti od izduvnih gasova, buke i značajno smanjenje utroška goriva, pa je značajna i njihova ekonomska korist. Ovde je prikazana teorijska osnova inteligentnog semafora, a dalji rad bi se zasnivao na samoj praktičnoj realizaciji projekta što bi pre svega obuhvatalo programiranje PLC kontrolera.

ZAHVALNICA

Autori rada se zahvaljuju dr Danijelu Dankoviću na idejama i nesebičnoj pomoći pruženoj prilikom izrade ovog rada. Takođe, zahvaljujemo se i svojim profesorima na znanju koje su nam pružili, što je bilo od neprocenjive koristi prilikom realizacije rada.

LITERATURA

- [1] J. Pollard, "The eccentric engineer," The Institution of Engineering and Technology, Engineering & Technology Magazine, issue 15, September 2008.
- [2] L. Day, I. McNeil, Biographical dictionary of the history of technology, Taylor & Francis, 1996, pp. 404-405.
- [3] G.M. Sessions, Traffic Devices: historical aspects thereof, Washington, Institute of traffic engineers, 1971.
- [4] V. Gradinescu, C. Gorgorin, R. Diaconescu, V. Cristea, L. Iftode, "Adaptive Traffic Light Using Car-to-car Communication," IEEE 65th Vehicular Technology Conference, 2007. VTC2007-Spring, pp. 21-25, April 2007.
- [5] M. Tubaishat, Y. Shang, H. Shi, "Adaptive Traffic Light Control with Wireless Sensors Networks," IEEE Consumer Communications and Networking Conference, pp.187-191, January 2007.
- [6] M. Shenoda, R. Machemec, "Development of Phase-by-Phase, Arrival Based, Delay-Optimized Adaptive Traffic Signal Control Methodology with Metaheuristic Search," Report No. SWUTC/06/167863-1, Centar for Transportation Research, University of Texas Austin, October 2006.
- [7] V. Sinadinović, "Uređaj za regulisanje saobraćaja", Diplomski rad, Univerzitet u Nišu, Elektronski fakultet, April 2010.
- [8] D. Milošević, "Uređaj za regulisanje saobraćaja", Diplomski rad, Univerzitet u Nišu, Elektronski fakultet, Septembar 2010.
- [9] D. Danković, V. Sinadinović, D. Milošević, Z. Prijić "Realizacija "inteligentnog" semafora na bazi Nanoboard-a 3000", Zbornik radova 8. simpozijuma za industrijsku elektroniku (INDEL 2010), Banja Luka (Republika Srpska), Novembar 2010, str.120-124.
- [10] Opština Leskovac, Opštinska uprava za zaštitu životne sredine, Lokalni ekološki akcioni plan, Obradena oblast – Buka, Član Radne grupe za izradu LEAP-a Danijel Danković, Leskovac 2005.-2006.
- [11] Matlab simulink paket, Tutorial. Dostupno na : <http://en.wikipedia.org/wiki/MATLAB>.
- [12] Matlab image processing. Dostupno na : <http://www.mathworks.com/products/computer-vision/demos.html?file=/products/demos/shipping/vision/viptraffic.html>.

Nestabilnosti komercijalnih VDMOS tranzistora snage podvrgnutih NBT naprežanjima

P. Zdravković, S. Živković, D. Živković, Đ. Kostadinović

Sadržaj – U ovom radu detaljno je opisan postupak naponsko temperaturnih naprežanja i karakterizacije komercijalnih VDMOS tranzistora snage. Prikazani su i uočeni efekti naponsko temperaturnih naprežanja kod VDMOS tranzistora snage.

I. UVOD

VDMOS (od izraza *Vertical Double-diffused MOS*) tranzistori snage su zbog svojih dobrih električnih karakteristika, jednostavne izrade i prihvatljive cene proizvodnje našli primenu u mnogim elektronskim uređajima [1]. Široka primena ovih komponenata kako u komercijalnim, tako i u uređajima specijalne namene, ukazuje na značaj ispitivanja njihove pouzdanosti. Degradacija parametara VDMOS tranzistora snage izloženih različitim vidovima naprežanja (jonizujuće zračenje, jaka električna polja, vrući nosioci) bila je predmet intenzivnog višegodišnjeg proučavanja [2, 3]. Zajednički cilj ovih istraživanja bio je sticanje detaljnog uvida u mehanizme koji su odgovorni za uočene promene električnih parametara. Takva analiza mehanizama degradacije VDMOS tranzistora snage od ogromnog je značaja jer može da obezbedi korisne zaključke u vezi mogućih korekcija tehnologije izrade oksida.

Poslednjih desetak godina veliki broj istraživača proučavao je nestabilnosti usled naponsko temperaturnih naprežanja, pri čemu su naročito izražene naponsko temperaturne nestabilnosti usled negativne polarizacije gejta (u daljem tekstu NBTI, od izraza *Negative Bias Temperature Instability*). Kako mehanizmi koji dovode do promena električnih parametara tokom NBT naprežanja kod komercijalnih VDMOS tranzistora još uvek nisu detaljno razjašnjeni, intenzivna proučavanja bila su rađena i na ovim komponentama [4-7].

II. OPIS EKSPERIMENTA

A. Uzorci

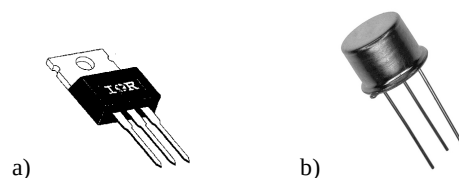
Kao eksperimentalni uzorci su korišćeni komercijalni p-kanalni VDMOS tranzistori snage tipa IRF9520

P. Zdravković, S. Živković, D. Živković su studenti na modulu Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, Aleksandra Medvedeva 14, 18000 Niš, Srbija, E-mail: pedja2601@gmail.com

Đ. Kostadinović je iz Naftne industrije Srbije, Direkcija za IKT, 12. februar 157, 18000 Niš, Srbija, E-mail: djordje.kostadinovic@nis.rs

inostranog proizvođača (*International Rectifier*), inkapsulirani u plastično TO 220 kućište (slika 1 a). Prema specifikacijama navedenim u katalogu proizvođača probojni napon drejn sors V_{DSS} tranzistora IRF9520 iznosi 100 V, maksimalna otpornost uključenja R_{DSon} je 0.60 Ω , a maksimalna struja drejna kojom se može opteretiti na sobnoj temperaturi iznosi 6.8 A. Tranzistori su proizvedeni u standardnoj Si-gejt tehnologiji i imaju nominalnu debljinu oksida gejta $d_{ox}=100$ nm. Takođe, u eksperimentima su korišćeni i niskonaponski n-kanalni VDMOS tranzistori snage tipa EFL1N10 domaće proizvodnje (*EI-Poluprovodnici*), inkapsulirani u standardno metalno kućište TO 39 (slika 1 b). Probojni napon između drejna i sorsa V_{DSS} kod tranzistora EFL1N10 iznosi 100 V, otpornost uključenja R_{DSon} oko 1 Ω , a maksimalna struja drejna kojom se ovaj tranzistor može opteretiti na sobnoj temperaturi iznosi 1 A.

Merenjima na traseru ustanovili smo da vrednosti probojnog napona i otpornosti uključenja realno odgovaraju navedenim podacima, a izmerene dimenzije peleta približno odgovaraju specificiranim strujama kod oba tipa tranzistora. Takođe, merenjem smo ustanovili da su vrednosti napona praga kod tranzistora IRF9520 i EFL1N10, -3.6 V i 3.6 V, respektivno.

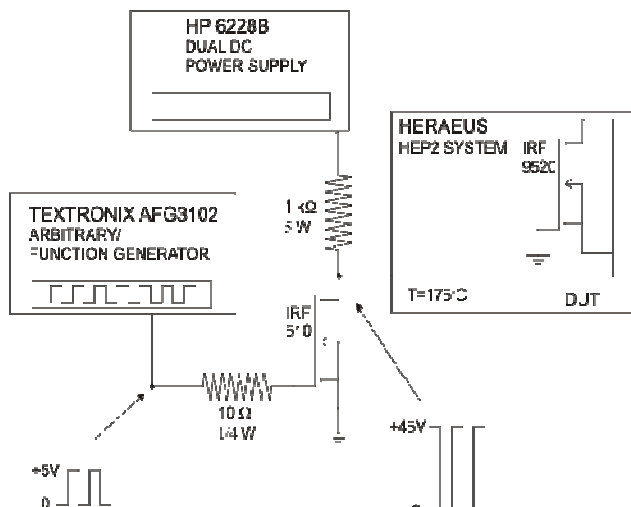


Slika 1. VDMOS tranzistori snage: a) p-kanalni IRF9520 i b) n-kanalni EFL1N10.

B. NBT naprežanje

Komponente su naprezane negativnim naponima na gejtu od -45 V (pri čemu su sors i drejn bili uzemljeni) na temperaturi od 175°C u komorama za testiranje pouzdanosti Heraeus HEP2 u ukupnom trajanju od 6 sati. Pored kontinualnog NBT naprežanja vršeno je i impulsno NBT naprežanje. Povorka impulsa imala je maksimalnu vrednosti napona od -45 V, a njena osnova je 0 V. Ovakav oblik impulsa dobija se korišćenjem generatora funkcija Tektronix AFG3102 koji je povezan sa jednostavnim pojačavačkim kolom, koje se sastoji od n-kanalnog VDMOS tranzistora snage. Eksperimentalna postavka NBT naprežanja p-kanalnih VDMOS tranzistora snage IRF9520

prikazana je na slici 2. Identična eksperimentalna postavka je i za n-kanalne uzorke EFL1N10. Talasni oblik napona na gejtju tokom temperaturnog napreznja na frekvenciji od $f = 10 \text{ kHz}$ i $DTC = 50\%$ se prati preko Tektronix TDS2042B četvorokanalnog osciloskopa. Talasni oblik napona na gejtju prikazan je na slici 3.

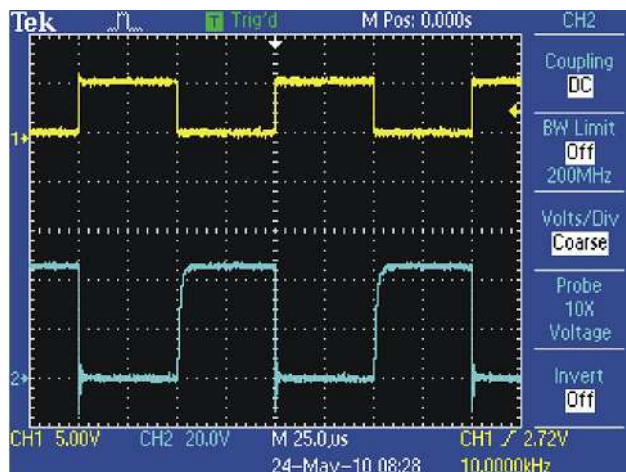


Slika 2. Eksperimentalna postavka impulsnog NBT napreznja p-kanalnih VDMOS tranzistora snage.

C. Karakterizacija VDMOS tranzistora snage tokom NBT napreznja

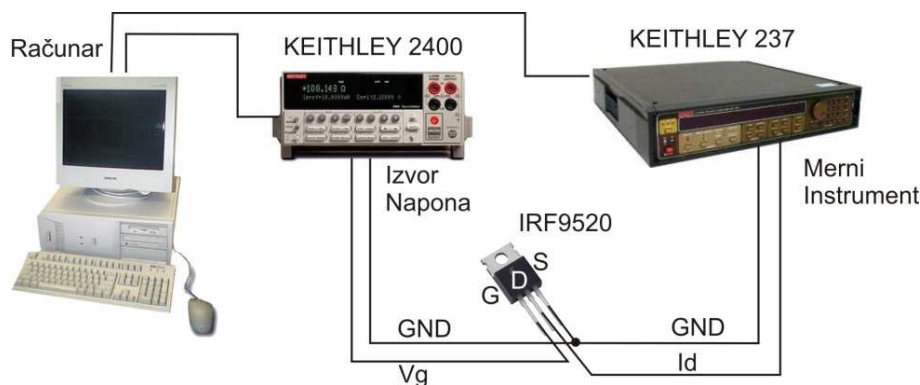
S obzirom na brze promene u komponenti pri naponsko temperaturnim napreznjima, napreznje je prekidano posle određenih vremenskih intervala radi električne karakterizacije komponente. Električna karakterizacija tranzistora obuhvatala je snimanje potpragovskih i natpragovskih prenosnih karakteristika u oblasti zasićenja pomoću preciznih digitalnih uređaja Keithley SMU 237 (za polarizaciju drejna konstantnim naponom $V_{DS} = 10 \text{ V}$ i merenje struje u opsegu od 0.1 nA do 100 mA) i Keithley 2400 (za variranje napona na gejtju)

kojima je upravljano računarom. Osim prenosnih, periodično su snimane i tzv. *Charge Pumping* (CP) karakteristike Elliot-ovog tipa korišćenjem uređaja Keithley

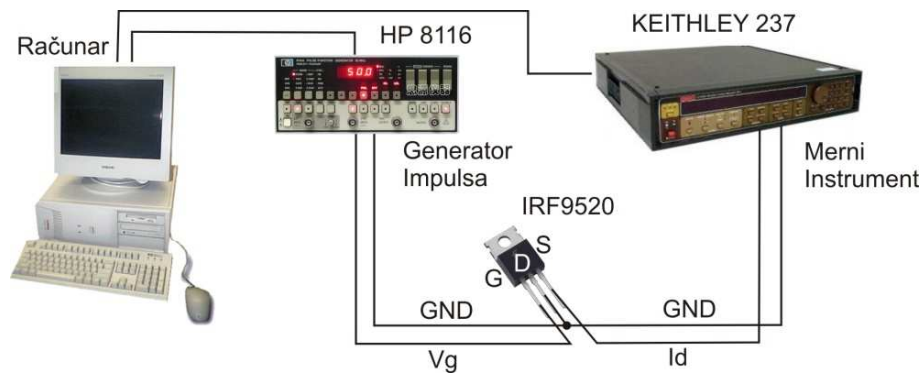


Slika 3. Talasni oblik (kanal 2) tokom impulsnog NBT napreznja na $f = 10 \text{ kHz}$ i $DTC = 50\%$.

SMU 237 (za merenje CP struje) i generatora funkcija Hewlett Packard 8116A (za pobudu gejtja naponskim impulsima), kojima je takođe upravljano računarom [9, 10]. Saglasno dinamici uočenih efekata naponsko temperaturnih napreznja, vremenski intervali nakon kojih je napreznje prekidano radi električne karakterizacije komponenta su u početnoj fazi napreznja bili kratki (reda jednog minuta), da bi kasnije tokom napreznja interval između merenja bio postupno povećavan. Sva merenja vršena su na sobnoj temperaturi. Konfiguracije za snimanje prenosnih i *Charge Pumping* karakteristika p-kanalnih VDMOS tranzistora snage prikazane su na slikama 4 i 5, respektivno. Identična konfiguracija primenjuje se i za n-kanalne uzorke EFL1N10.



Slika 4. Konfiguracija za snimanje prenosnih karakteristika p-kanalnih VDMOS tranzistora snage IRF9520.



Slika 5. Konfiguracija za snimanje Charge Pumping karakteristika p-kanalnih VDMOS tranzistora snage IRF9520.

III. EKSPERIMENTALNI REZULTATI

A. Prenosne i Charge Pumping karakteristike

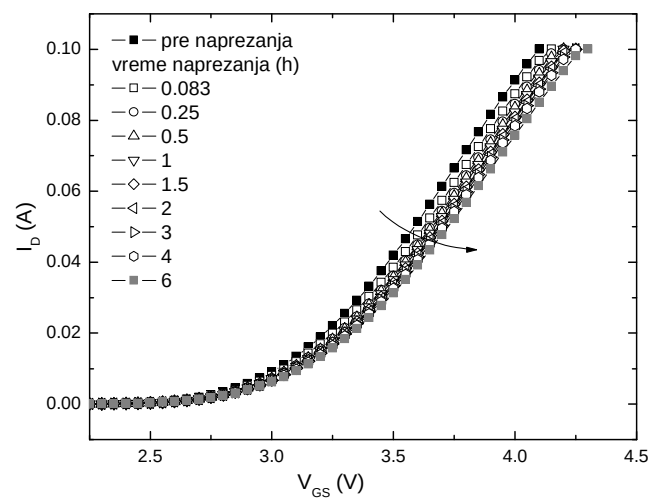
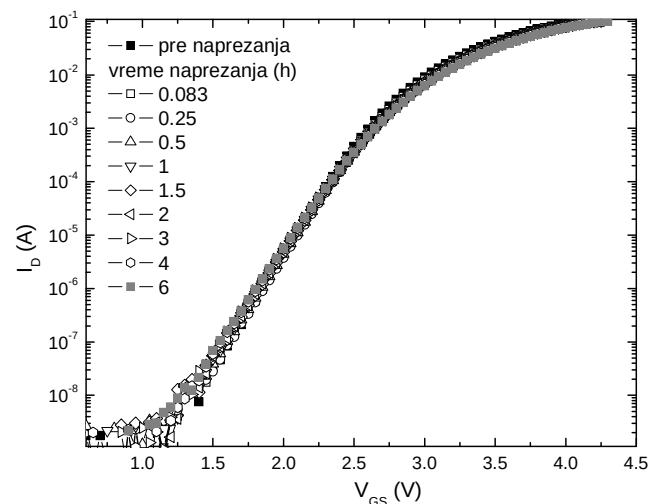
Tipične natpragovske i potpragovske prenosne karakteristike snimljene tokom impulsnog naponsko temperaturnog napreznja tranzistora EFL1N10 ($V_G = -45$ V, $T=175^\circ\text{C}$, $DTC=50\%$ i $f=10$ kHz) prikazane su na slikama 6 i 7, respektivno. Kao što se može videti tokom naponsko temperaturnog napreznja, natpragovske i potpragovske karakteristike pomeraju se duž naponske ose V_G udesno, ka višim vrednostima V_G . Ove slike takođe pokazuju da, osim pomeranja duž naponske ose, naponsko temperaturno napreznje izaziva i konstantno opadanje nagiba prenosnih karakteristika.

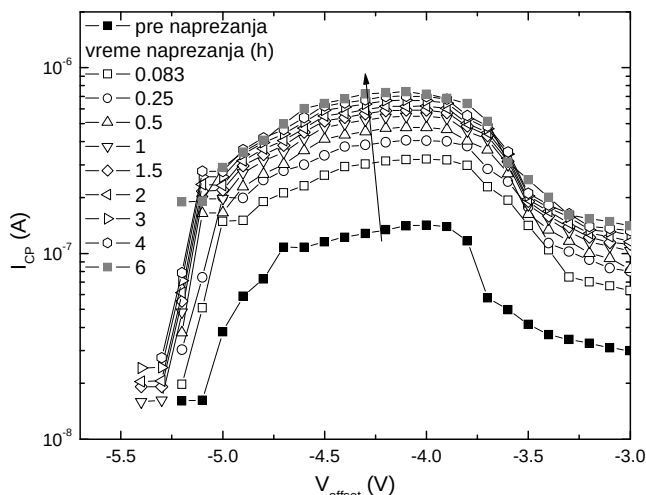
Tipične Charge pumping karakteristike snimljene tokom impulsnog naponsko temperaturnog napreznja tranzistora EFL1N10 ($V_G = -45$ V, $T=175^\circ\text{C}$, $DTC=50\%$ i $f=10$ kHz) prikazane su na slici 8. Kao što se može videti, gotovo da ne dolazi do pomeranja CP karakteristika po naponskoj osi, dok maksimalna vrednost charge pumping struje monotono raste sve vreme impulsnog NBT napreznja. Pri tome, u početku napreznja dolazi do značajnijeg porasta maksimalne vrednosti charge pumping struje (maksimum na krivama), a sa povećanjem vremena napreznja ovaj porast je sve manje izražen.

B. Ponašanje napona praga

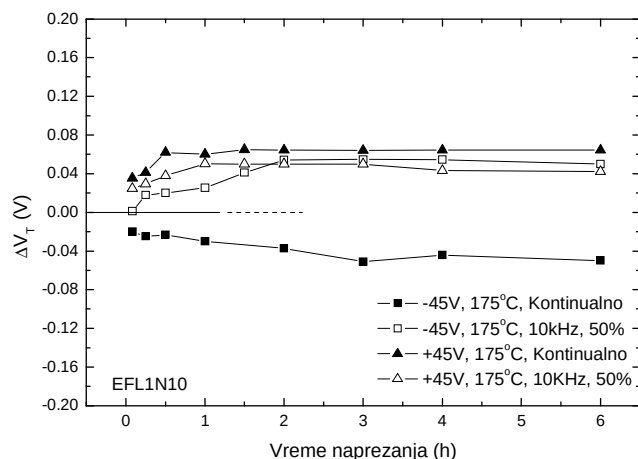
Vrednosti napona praga određene su na osnovu merenih natpragovskih prenosnih karakteristika u oblasti zasićenja ekstrapolacijom linearnog dela $\sqrt{I_D} - V_G$ krivih do preseka sa V_G -osom [10]. Ponašanje promena napona praga komercijalnih VDMOS tranzistora snage tokom različitih vidova naponsko temperaturnih napreznja prikazano je na slikama 8 i 9. Sa ovih slika je očigledno da naponsko temperaturno napreznje izaziva značajne promene V_T , pri čemu su ove promene izraženije kod p-kanalnih uzoraka. Osim toga, može se uočiti da napreznje pri negativnoj polarizaciji gejta izaziva značajnije promene V_T nego pri pozitivnoj polarizaciji. Konačno, kontinualno NBT napreznje izaziva veće promene V_T nego impulsno napreznje. Na kraju, treba napomenuti da svi tipovi

naponsko temperaturnih napreznja dovode do porasta vrednosti V_T (kod p-kanalnih odnosi se na apsolutnu vrednost), izuzev kontinualnog napreznja uzoraka EFL1N10 pri pozitivnoj polarizaciji gejta, gde V_T opada.

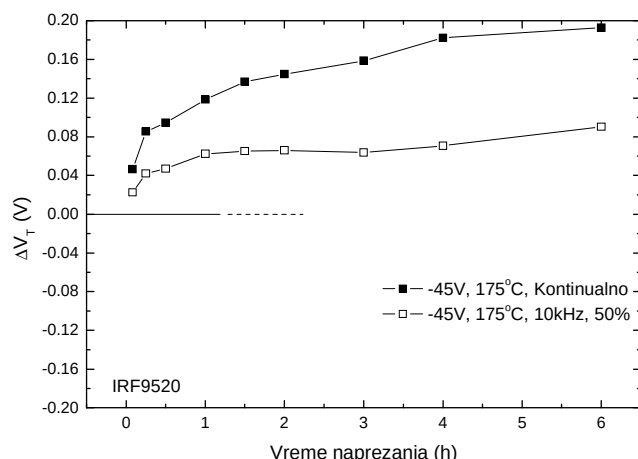
Slika 6. Tipično ponašanje natpragovskih prenosnih karakteristika tranzistora EFL1N10 tokom impulsnog naponsko temperaturnog napreznja ($V_G = -45$ V, $T=175^\circ\text{C}$, $DTC=50\%$ i $f=10$ kHz).Slika 7. Tipično ponašanje potpragovskih prenosnih karakteristika tranzistora EFL1N10 tokom impulsnog naponsko temperaturnog napreznja ($V_G = -45$ V, $T=175^\circ\text{C}$, $DTC=50\%$ i $f=10$ kHz).



Slika 8. Tipično ponašanje Charge pumping karakteristika tranzistora EFL1N10 tokom impulsnog naponsko temperaturnog naprežanja ($V_G = -45$ V, $T=175^\circ\text{C}$, $DTC=50\%$ i $f=10$ kHz).



Slika 9. Vremenske zavisnosti ΔV_T tokom NBT naprežanja n-kanalnih VDMOS tranzistora snage EFL1N10.



Slika 10. Vremenske zavisnosti ΔV_T tokom NBT naprežanja p-kanalnih VDMOS tranzistora snage IRF9520.

IV. ZAKLJUČAK

U ovom radu detaljno je opisan postupak naponsko temperaturnih naprežanja i karakterizacije komercijalnih VDMOS tranzistora snage. Prikazani su i uočeni efekti naponsko temperaturnih naprežanja kod VDMOS tranzistora snage. Uočeno je da naponsko temperaturno naprežanje izaziva značajne promene napona praga, pri čemu su ove promene najizraženije kod p-kanalnih uzoraka, pri negativnoj polarizaciji gejta.

ZAHVALNICA

Ovaj projekat predstavlja deo ipita – Stručna prakasa/timski projekat na modulu Mikroelektronika i mikrosistemi (X semestar).

LITERATURA

- [1] V. Benda, J. Gower, D. Grant, "Power Semiconductor Devices," New York, John Wiley and Sons, 1999.
- [2] I. Manić, "Efekti električnog naprežanja kod VDMOS tranzistora snage," Doktorska disertacija, Univerzitet u Nišu, Elektronski fakultet, 2005.
- [3] S. Đorić Veljković, "Uticaj testova pouzdanosti na efekte zračenja kod VDMOS tranzistora snage," Doktorska disertacija, Univerzitet u Nišu, Elektronski fakultet, 2005.
- [4] A. Demesmaeker, A. Pergoot and P. De Pauw, "Bias temperature reliability of p-channel high-voltage devices," Microelectronics Reliability, vol. 37, pp. 1767-1770, 1997.
- [5] S. Gamerith and M. Polzl, "Negative bias temperature stress on low voltage p-channel DMOS transistors and the role of nitrogen," Microelectronics Reliability, vol. 42, pp. 1439-1443, 2002.
- [6] M. Alwan, B. Beydoun, K. Ketata, M. Zoaeter, "Gate Charge Behaviours in N-Channel Power VDMOSFETs During HEF and PBT Stress", Microelectronics Reliability, vol. 47, pp. 1406-1410, 2007.
- [7] D. Danković, "Nestabilnosti komercijalnih VDMOS tranzistora snage usled naponsko temperaturnih naprežanja oksida gejta," Doktorska disertacija, Univerzitet u Nišu, Elektronski fakultet, 2009.
- [8] P. Habaš, Z. Prijić, D. Pantić and N. Stojadinović, "Charge pumping characterization of SiO₂/Si interface in virgin and irradiated power VDMOSFETs," IEEE Transaction on Electron Devices, vol. 43, pp. 2197-2208, 1996.
- [9] V. Davidović, "Analiza tehnika za razdvajanje efekata nalektrisanja u oksidu gejta i površinskih stanja kod VDMOS tranzistora snage," Doktorska disertacija, Univerzitet u Nišu, Elektronski fakultet, 2010.
- [10] S. Golubović, S. Đorić Veljković, I. Manić, and V. Davidović, "Efekti naprežanja oksida gejta VDMOS tranzistora snage," monografije ed., Z. Perić, Ed. Elektronski fakultet u Nišu, 2006.

Primena sistema C2000 za upravljanje elektroenergetskim pretvaračima

Lj. Pancner, I. Jovanović

Sadržaj – U ovom radu prikazan je realizovani sistem sa razvojnom platformom C2000 i mikroprocesorom familije F28335. Date su hardverske i softverske mogućnosti sistema. Realizovani sistem ima mogućnost generisanja različitih PWM signala za upravljanje elektroenergetskim pretvaračima. Za pisanje softvera korišćen je programski paket Code Composer Studio Integrated Design Environment (CCS IDE) firme Texas Instruments.

I. UVOD

Intenzivan razvoj u oblasti digitalnih kola i kontrolne elektronike, podstaknut zahtevima za boljim performansama, boljom pouzdanošću i nižom cenom je posledica razvoja energetske elektronike, teorije upravljanja i mikroprocesora. Do 80-ih godina prošlog veka kompletan hardver bio je realizovan u analognoj tehnici, tako da razni algoritmi, npr. vektorskog upravljanja asinhronim motorima, nisu mogli biti primenjeni. Uvođenjem digitalnog upravljanja, a zatim i prvog digitalnog signal kontrolera (DSC) (1982, Texas Instruments) performanse sistema, koji imaju izraženu potrebu za velikom numeričkom obradom, kontinualno se poboljšavaju.

Treba zadovoljiti vrlo zahtevne potrošače koji traže višefunkcionalne proizvode visokog kvaliteta. Veliki proizvođači DSP-a kao što je TI (Texas Instruments) nude digitalne komponente, kao i digitalna+analogna rešenja. TI obezbeđuje hardver, softver i podršku za ceo lanac svojih proizvoda.

Digitalna obrada signala (DSP) se razlikuje od drugih oblasti kompjuterskih nauka, jer radi sa fizičkim signalima. U većini slučajeva radi se o prikupljenim podacima iz realnog sveta: seizmičke vibracije, slika, zvuk... DSP obuhvata matematiku, algoritme i tehnologiju koji se koriste za manipulaciju nad realnim signalima posle njihove digitalizacije. Cilj akvizicije i obrade je npr. poboljšanje kvaliteta slike, ili prepoznavanje i sinteza govora, ili kompresija podataka za skladištenje ili prenos. Koreni DSP-a sežu do 60-tih i 70-tih godina prošlog veka kada su se pojavili digitalni kompjuteri, a posebno od 80-tih pojavom PC-a. DSP je postupak za obradu realnih

signala (koji su predstavljeni kao sekvenca brojeva) korišćenjem matematičkih metoda za razne transformacije i ekstrakcije signala. Zato su DSC odlični za aplikacije kod kojih ne sme da bude kašnjenja, tj. za aplikacije koje rade u realnom vremenu.

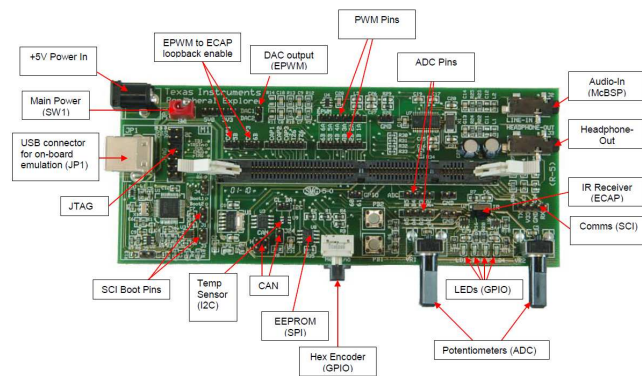
Prednosti DSC-a u odnosu na ostale mikroprocesore su [1]:

- množenje-sabiranje u jednom instrukcijskom ciklusu,
- obrada, simulacija i emulacija u realnom vremenu,
- fleksibilnost, pouzdanost,
- povećane performanse,
- redukovani troškovi.

II. OPIS SISTEMA C2000

Periferal explorer kit, PEK, je razvojna ploča dizajnirana da omogući eksperimentisanje sa većim brojem periferija, koje su dostupne u C2000 F28x familiji mikroprocesora [2]. Ploča je dizajnirana da prihvati bilo koju kontrolnu 100-pinsku karticu sa mikroprocesorom i sadrži celokupan hardver potreban za normalno korišćenje. Ovaj PEK je potpuno autonoman i omogućava više eksperimenata, u kojima spoljna oprema, kao što je osciloskop, nije potrebna.

PEK se sastoji od više periferija koje čine modulske celine. Na slici 1 je prikazan izgled PEK-a.



Slika 1. Izgled PEK-a.

PEK sadrži sledeće celine [3]:

- o **+5V Power In**: DC napajanje od 5V;
- o **Main Power**: SW1 –glavni prekidač za ceo/celu EVM;
- o **USB connector**: USB konekcija za emulaciju na ploči i napajanje;
- o **JTAG**: konektor za eksterni JTAG emulator;

Ljupka Pancner, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, e-mail: ljupka84@gmail.com

Igor Jovanović, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, e-mail: igor_j@elfak.rs

- o *SCI Boot Pins*: kontroliše kako će se konfigurisati (inicijalizovati) kontroler;
 - ako nijedan kratkospojnik nije postavljen, konfigurisanje se obavlja sa fleša;
 - ako je kratkospojnik postavljen na "J1", F2808 će se pokrenuti sa SCI;
 - ako je kratkospojnik postavljen na "J3", F28335 controlCARD će se pokrenuti sa SCI;
- o *Temp Sensor*: TMP100 temperaturni senzor povezan sa I²C;
- o *CAN*: spoljni pinovi su na raspolaganju za povezivanje na dva paralelna CAN uređaja;
- o *EEPROM*: koristi SPI periferal za čitanje/pisanje na 256K EEPROM;
- o *Hex Encoder*: pozicija 4-bitnog heksadecimalnog enkodera postavlja odgovarajuće logičke vrednosti na pinovima od GPIO-12 do GPIO-15;
- o *Potentiometers*: deli 3.3V na vrednost napona za pravilno očitavanje sa ADC-A0 i ADC-A1;
- o *LEDs*: LED1 i LED2 diode kontrolisane su pinovima GPIO-09 i GPIO-11;
- o *Comms*: serijska komunikacija UART (opciono povezuje GUI);
- o *IR Receiver*: koristi eCAP modul da čita signale, koje šalje IR predajnik;
- o *Headphone-Out*: izlaz iz TI AIC23B koda, kog kontroliše F28x MCU;
- o *Audio-In*: ulaz u TI AIC23B koder;
- o *ADC pins*: ADC pinovi su na raspolaganju za povezivanje po želji;
- o *PWM pins*: PWM pinovi su na raspolaganju za povezivanje po želji;
- o *DAC output*: izlaz filtriranog ePWM. ePWM izlaz je povezan na pasivni filter drugog reda, a zatim povezan na ove pinove.

III. OPIS REALIZOVANOG SISTEMA I REZULTATI SIMULACIJE

U ovom poglavlju prikazano je softversko i hardversko rešenje sistema koji vrši generisanje PWM signala na osnovu promenljive vrednosti faktora ispuhe, koja se menja preko serijskog porta računara. Za komunikacijski interfejs iskorišćen je Hyper Terminal program Hercules [4]. Realizovani sistem ima i mogućnost A/D konverzije.

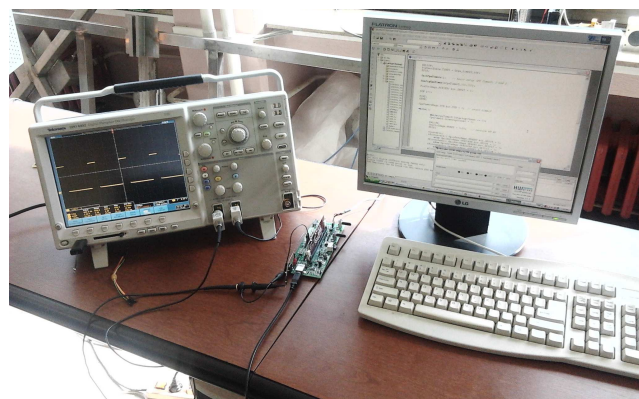
U nastavku je prikazan izgled eksperimentalne postavke realizovanog sistema sa platformom C2000 i mikroprocesorom F28335 familije, za koji je softver pisan u programskom paketu CCS [5].

Jedna od najvećih prednosti CCS programskog paketa je test mod pod nazivom „Real - Time Debug Mode”. Ovaj mod se zasniva na primeni velikog skupa internih registara u JTAG - modulu. Veoma je važno obrisati ili onemogućiti sve tačke prekida u CCS-sesiji, pre nego se uključi debager u realnom vremenu. Uvek je dobro prvo resetovati uređaj.

Ovaj korak obezbeđuje da su sve prethodne inicijalizacije otkazane [6].

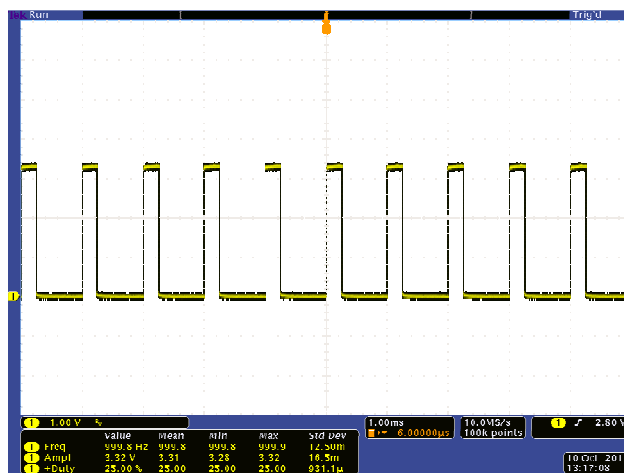
Još jedna prednost CCS paketa je mogućnost tzv. „hibridnog moda”, koji omogućava važnu test-metodu za kontrolisanje koda u C-u i rezultata u assembleru iz C-kompilacije. Ova opcija omogućava proveru i potvrdu rada uređaja ne samo na C jeziku visokog nivoa, nego i na assembleru. Iako ovaj metod nije uvek potreban, on omogućava merenje efikasnosti C kompajlera. I kasnije, kada je potrebno koristiti assemblerske optimizovane biblioteke i napraviti vremenski kritične kontrolne petlje, on će biti važan za optimizaciju programa.

Na slici 2 prikazan je izgled realizovanog sistema.

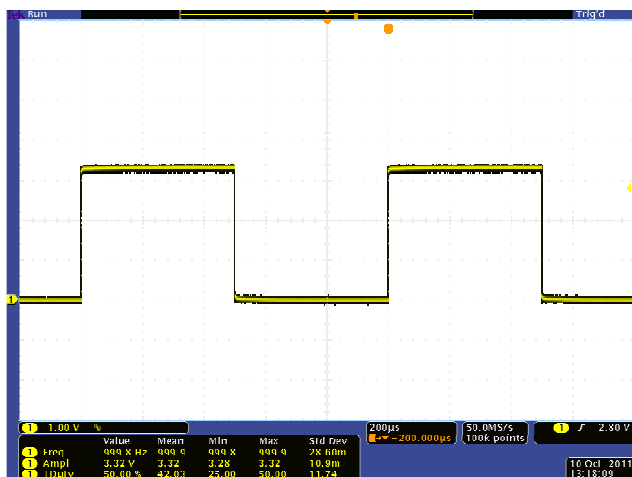


Slika 2. Izgled realizovanog sistema.

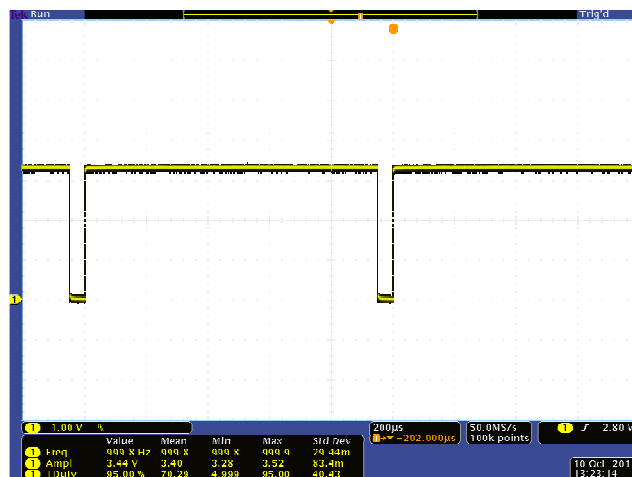
Izvršeno je 6 merenja za različite vrednosti faktora ispuhe (50%, 25%, 75%, 5%, 95%, 33%), a verifikacija uspešnosti rada sistema potvrđena je osciloskopom Tektronix DPO 4032. Na slikama 3 do 8 prikazani su talasni oblici generisanog PWM signala frekvencije 1kHz. Na slici 9 prikazan je izgled prozora Hercules programa nakon niza uspešno primljenih vrednosti faktora ispuhe, u procentima. Posle primljene vrednosti faktora ispuhe, kao što je na datoj slici prikazano, procesor odgovara porukom „Primljeno!!!”.



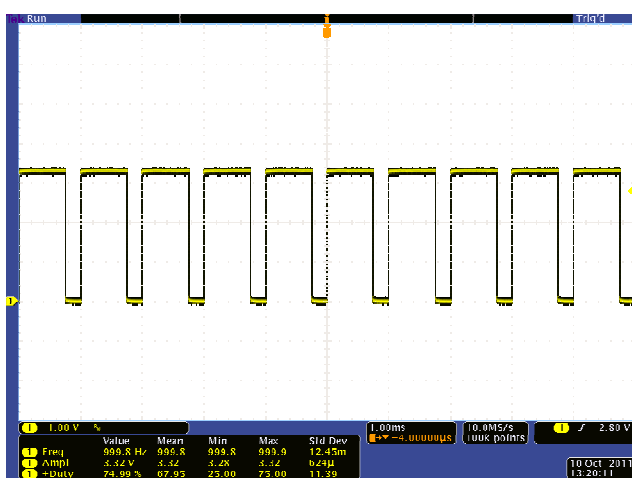
Slika 3. Talasni oblik generisanog PWM signala sa faktorom ispuhe od 25% za vremensku bazu od 1ms.



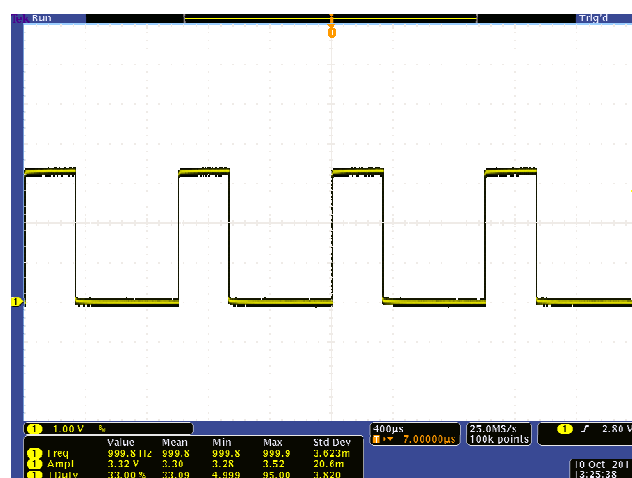
Slika 4. Talasni oblik generisanog PWM signala sa faktorom ispuine od 50% za vremensku bazu od 0.2ms.



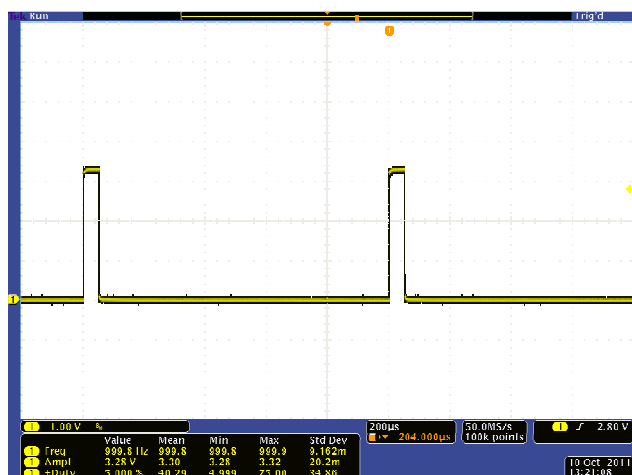
Slika 7. Talasni oblik generisanog PWM signala sa faktorom ispuine od 95% za vremensku bazu od 0.2ms.



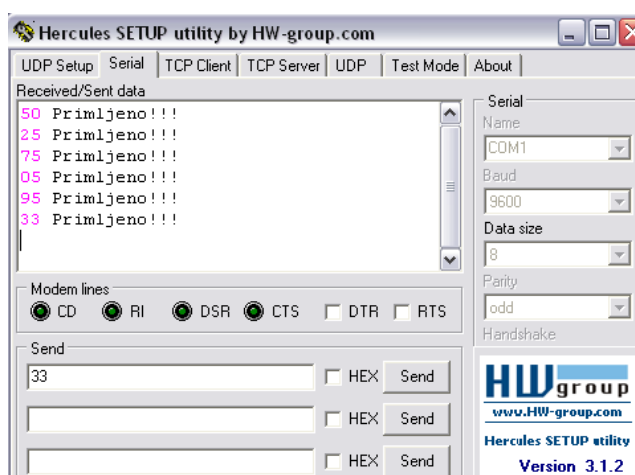
Slika 5. Talasni oblik generisanog PWM signala sa faktorom ispuine od 75% za vremensku bazu od 1ms.



Slika 8. Talasni oblik generisanog PWM signala sa faktorom ispuine od 33% za vremensku bazu od 0.4ms.

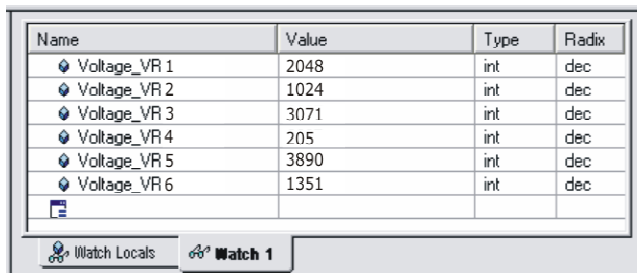


Slika 6. Talasni oblik generisanog PWM signala sa faktorom ispuine od 5% za vremensku bazu od 0.2ms.



Slika 9. Izgled prozora Hercules programa nakon niza uspešno primljenih faktora ispuine.

Provera ispravnog rada A/D konvertora izvršena je merenjem PWM signala, tj. merenjem njegove srednje vrednosti. Iskorišćen je generisani PWM signal sa različitim vrednostima faktora ispune. Pošto PWM signal ima frekvenciju od 1kHz i A/D konvertor radi na veoma visokim frekvencijama, da ne bi došlo do merenja samo logičkih jedinica ili logičkih nula, bilo je neophodno usrednjavanje signala. U tu svrhu izvršeno je softversko usrednjavanje, a dobijeni rezultati prikazani su, preko promenljivih Voltage_VRx, na slici 10.



Name	Value	Type	Radix
Voltage_VR 1	2048	int	dec
Voltage_VR 2	1024	int	dec
Voltage_VR 3	3071	int	dec
Voltage_VR 4	205	int	dec
Voltage_VR 5	3890	int	dec
Voltage_VR 6	1351	int	dec

Slika 10. Izgled prozora Watch Window sa promenljivama Voltage_VRx.

Pošto se vrednosti rezultata A/D konverzije nalaze u opsegu od 0 do 4095, dobijene rezultate prikazane na slici 10 treba uz pomoć jednačine (1) prevesti u stvarne vrednosti napona:

$$V_r = \frac{3x}{4095} \quad (1)$$

Upotrebom ove formule dobijaju se sledeći rezultati:
Voltage_VR1=1.5V, Voltage_VR2=0.75V,

Voltage_VR3=2.25V, Voltage_VR4=0.15V,
Voltage_VR5=2.85V i Voltage_VR6=0.99V.

IV. ZAKLJUČAK

U ovom radu dat je kratak opis upotrebljene razvojne platforme C2000, firme Texas Instruments. Korišćene su mogućnosti A/D konverzije, ePWM modula kao i SCI - bloka F28335 familije mikroprocesora programiranog u programskom paketu CCS. Prikazano je softversko i hardversko rešenje sistema sa mogućnošću A/D konverzije kao i generisanja PWM signala na osnovu promenjive vrednosti faktora ispune, koja se menja preko serijskog porta računara. Na kraju su prikazani dobijeni eksperimentalni rezultati.

ZAHVALNICA

Istraživanja prezentovana u ovom radu su finansirana od strane Ministarstva prosvete i nauke u okviru projekata TR33035 i III43014.

LITERATURA

- [1] „TMS320C2000™ Systems Applications Collateral“, Texas Instruments Incorporated, april 2010.
- [2] <http://www.ti.com/f28xuserguides>
- [3] <http://www.ti.com/controlsuite>
- [4] <http://www.HW-group.com>
- [5] „Code Composer Studio v3.3 Quick Start Guide“, Texas Instruments Incorporated, jun 2009.
- [6] „Code Composer Studio Development Tools v3.3“, Texas Instruments Incorporated, octobar 2006.

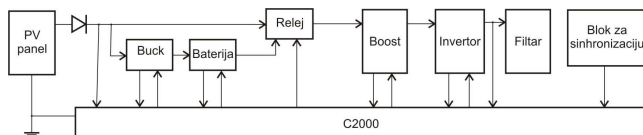
Primena razvojnog sistema TMDSENRGYKIT C2000 u obnovljivim izvorima energije

M. Radosavljević, I. Jovanović

Sadržaj - U ovom radu prikazan je realizovani sistem sa razvojnem platformom TMDSENRGYKIT C2000 za rad u obnovljivim izvorima energije i sa mikroprocesorom familije F28035. Date su hardverske i softverske mogućnosti sistema. U realizovanom sistemu iskorišćeni su čoper podizač i čoper spuštač napona, jednofazni, odnosno trofazni inverter i izlazni LC filtar. Za pisanje softvera korišćen je programski paket *Code Composer Studio Integrated Design Environment* (CCS IDE) firme Texas Instruments.

I. UVOD

Procesori visokih performansi, kao što su 32-bitni mikrokontroleri C2000 familije, kombinuju napredne periferije sa digitalnim signal procesorima (DSP) obezbeđujući pouzdanost i fleksibilnost sistema visoke inteligencije, pored značajnog pojednostavljenja sistema. Ovo omogućava efikasnu paralelnu kontrolu većeg broja pretvaračkih stepena u sistemu koristeći samo jedan kontroler. Osim toga, primena naprednih upravljačkih funkcija i algoritama, kao što su praćenje radne tačke maksimalne snage (MPPT), temperaturna kompenzacija i digitalna PLL implementacija za sinhronizaciju sa mrežom, je relativno laka i postiže se korišćenjem ovakvog tipa digitalnog kontrolera. Ovi kontroleri, takođe, podržavaju mogućnosti daljinskog isključivanja sa mreže, kao i očitavanja potrošnje. Imaju različite standardne komunikacione portove za jednostavan interfejs sa drugim komponentama ili host-kontrolerom, tako da odgovaraju zahtevima velikog broja aplikacija [1, 2].



Slika 1. Blok dijagram sistema.

Na slici 1. prikazana je pojednostavljena blok šema jednog sistema koji se koristi u obnovljivim izvorima energije. Sistem se sastoji od invertora, DC/DC čopera podizača, bloka za sinhronizaciju i bloka za punjenje baterije, odnosno za napajanje iz baterije u slučaju prestanka glavnog napajanja [3].

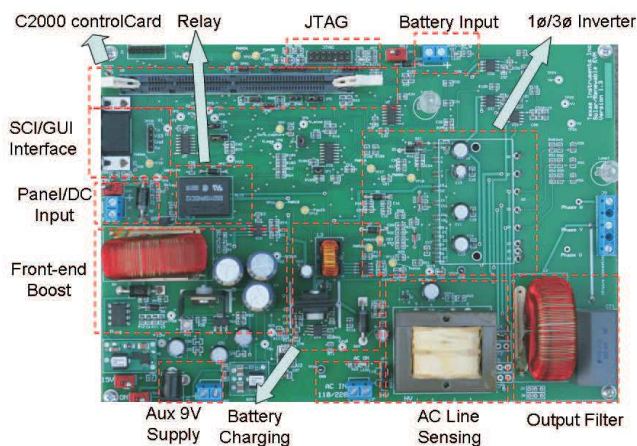
Milan Radosavljević, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija, E-mail: milan87r@gmail

Igor Jovanović, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija, E-mail: igor_j@elfak.rs

II. OPIS SISTEMA

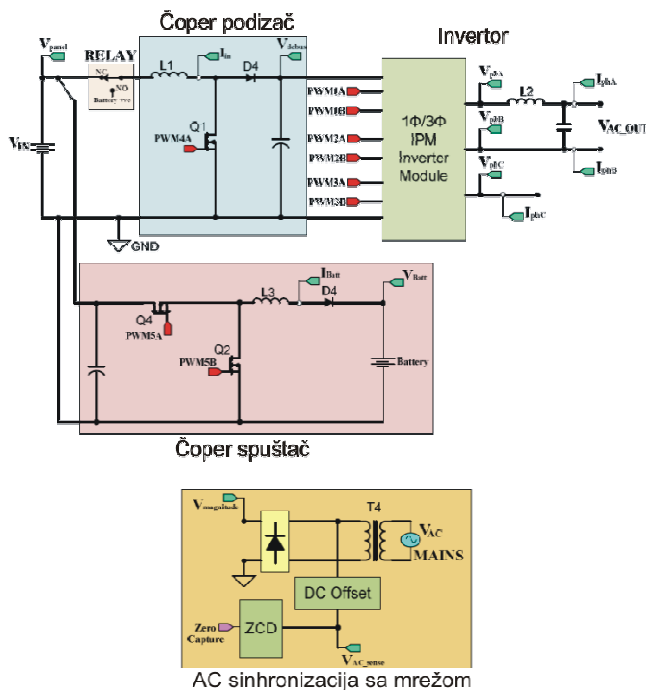
Karakteristike ploče prikazane na slici 2 su [4]:

- o Kompatibilnost sa bilo kojom C2000 controlCARD karticom.
- o Ulazno-izlazni DC/DC čoper podizač.
- o Trofazni ili jednofazni invertorski izlaz.
- o DC/DC čoper spuštač za punjenje baterije.
- o Hardverski relej za prelazak sa napona panela na baterijsko napajanje.
- o Sinhronizacija invertorskog izlaza sa AC linijom (110V ili 220V).
- o Merenje napona i struje preko AD konvertora.
- o Digitalna kontrola zatvorene petlje sa povratnom spregom, uz pomoć F28x *on-chip* ePWM i AD konvertora.
- o UART komunikaciono zaglavlje dostupno za kontrolu hosta.
- o Platforma koja omogućava lako ispitivanje najznačajnijih talasnih oblika signala na ploči i sadrži mnogo test tačaka.



Slika 2. Izgled TMDSENRGYKIT sistema.

Na slici 3 prikazana je pojednostavljena blok šema kompletnog sistema. Sa slike se jasno vidi da se sistem može podeliti na četiri glavne celine, čoper podizač napona, čoper spuštač napona, inverter i blok za sinhronizaciju. U sistemu postoji i logika za prebacivanje između dva dostupna izvora za napajanje, PV panela ili baterije. U slučaju da nije na raspolaganju dovoljna količina energije iz obnovljivih izvora sistem se napaja iz baterije.

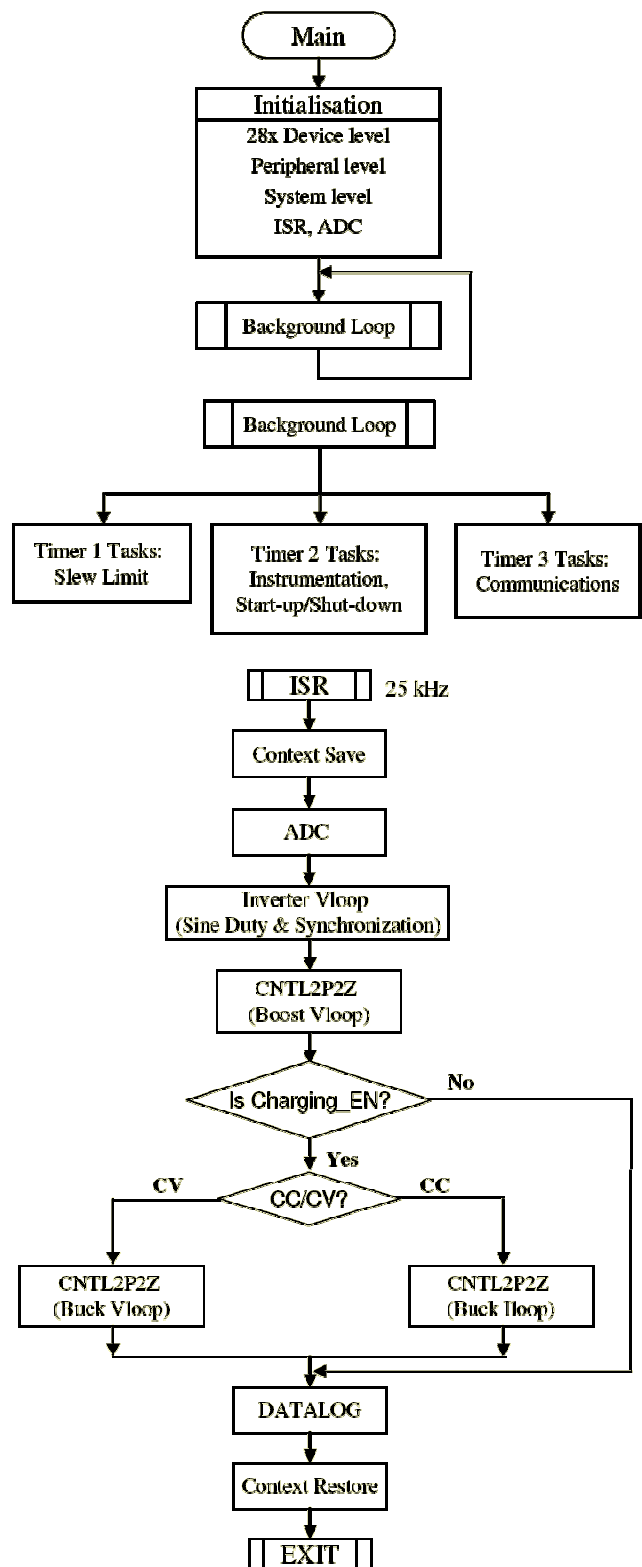


Slika 3. Glavni blokovi TMDSENRGYKIT sistema.

Preko releja se odlučuje koji će izvor biti povezan na ulaz boost pretvarača. Kalem L_1 , prekidač (MOSFET Q_1) i dioda D_4 , zajedno čine čoper podizač. Izlazni napon se vodi na ADC i tako se formira naponska povratna petlja koja reguliše veličinu DC napona na izlaznoj magistrali. Upravljačka logika radi na frekvenciji od 25kHz. Invertor se koristi za generisanje ili jednofaznog ili trofaznog napona. Iako je moguće povezati filter na svaki od izlaza trofaznog invertora, razvojna ploča ima samo jedan izlazni LC filter.

Izlazi kola za merenje struje i napona, u odgovarajućim tačkama u sistemu, predstavljaju DC napone u opsegu od 0 do 5V. U slučaju merenja AC veličina, nula odgovara naponu od 2.5V, a negativne vrednosti odgovaraju opsegu od 0 do 2.5V. Pre dovodenja ovih veličina do AD konvertora neophodan je delitelj napona jer ADC ulaz mikrokontrolera C2000 familije ne podržava napone iznad 3.3V.

Šest PWM izlaza iz kontrolera pobuđuju prekidače u invertoru frekvencijom od 25kHz. Izlazne struje i naponi svake faze se mere preko ADC-a. MOSFET-ovi Q_4 i Q_2 čine prekidače čopera spuštača napona koji služi za punjenje baterije. Struja punjenja i napon baterije se mere i na osnovu izmerene veličine vrši se prelaz između modova punjenja baterija konstantnom strujom (CC), odnosno konstantnim naponom (CV). Frekvencija PWM signala za upravljanje je 100kHz, a kontrolna petlja se izvršava na 25kHz. Konačno, blok za faznu sinhronizaciju sa mrežom može da detektuje prolazak ulaznog napona kroz nulu i na osnovu tog trenutka vrši sinhronizaciju.



Slika 4. Blok dijagram toka programa.

Dijagram toka programa prikazan je na slici 4. Glavni kod prvo inicijalizuje kontroler na fizičkom nivou, nivou periferija i nivou sistema. Na ovaj način se inicijalizuju sve PWM i ADC jedinice, prekidne rutine (ISR) i GPIO. ISR

se aktiviraju na 25kHz koristeći pobudu iz brojača ePVM₁. ISR zatvara spoljašnju naponsku petlju invertora i počinje ciklus sinhronizacije. Funkcija sa dve nule i dva pola (2P2Z algoritam) se koristi za zatvaranje petlje.

Kada je omogućeno punjenje baterije sistem može da radi u dva moda, CC ili CV. Softver omogućava korisniku da odluči koju petlju da aktivira. Alternativno, ovaj algoritam punjenja može biti podešen da automatski prebacuje kontrolu sa CC na CV režim punjenja.

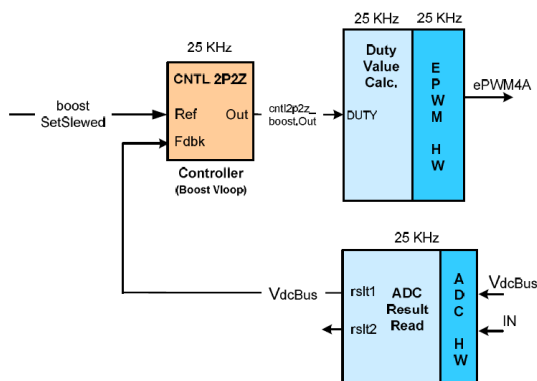
ISR kod se izvršava frekvencijom od 25kHz, odnosno na svakih 40μs. Međutim, ovom delu koda nije potrebno puno vremena pa se izvrši za par mikrosekundi. Sporija petlja koja radi u pozadini se izvršava za preostalo vreme u intervalu od 40μs. Tu se nalaze kompleksnije instrukcije i zadaci kojima treba puno više taktnih intervala za izvršenje. Izvršavaju se i sistemski zadaci kao što su komunikacije, meko startovanje, odnosno gašenje i ostala instrumentacija.

III. REALIZACIJA SISTEMA

Kao što se na slici 3 vidi, kod čopera podizača mere se struja kalema L_1 i napon sa katode diode D_2 . Blok dijagram toka signala čopera podizača napona prikazan je na slici 5. Veličina koeficijenta ispune PWM signala, sa gejta tranzistora Q_1 , računa se preko 2P2Z algoritma jednačinom (1):

$$\text{boost_cmd} = \text{EPWM4_PRD} - (\text{cntl2p2z_boost.Out} * \text{EPWM4_PRD}) \quad (1)$$

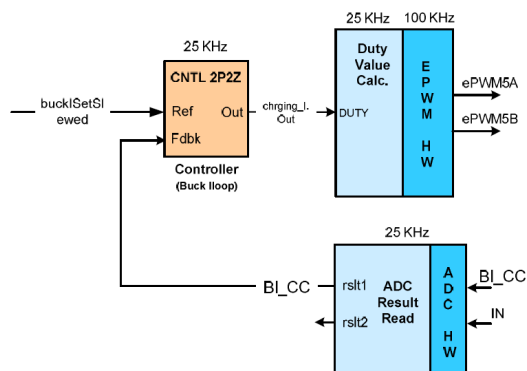
gde je *cntl2p2z_boost.Out* normalizovani signal na izlazu 2P2Z kontrolera.



Slika 5. Blok dijagram toka signala kod čopera podizača napona.

Blok dijagram toka signala čopera spuštača napona prikazan je na slici 6.

Kada čoper spuštač napona, preko koga se vrši akumuliranje snage, radi u otvorenoj petlji (*closeloop_buck*=0) veličina izlaznog napona se može direktno softverski menjati preko *watch-window* prozora promenom koeficijenta ispune ePWM5 modula, tj. sadržaja EPwm5Regs.CMPA.half.CMPA registra [5]. Ovaj modul radi u režimu brojanja naviše i naniže (*up-down* mod) na frekvenciji od 100kHz.



Slika 6. Blok dijagram toka signala kod čopera spuštača napona.

Pošto se postupak punjenja baterije može odvijati i u CV i u CC modu, 2P2Z algoritam služi za zatvaranje odgovarajuće povratne petlje, pa se koeficijent ispune PWM signala menja shodno jednačini (2):

$$\text{buck_cmd} = \text{EPWM5_PRD} - (\text{charging_V.Out} * \text{EPWM5_PRD}) \quad (2)$$

gde je *charging_V.Out* normalizovani signal na izlazu 2P2Z kontrolera. Za CC mod umesto signala *charging_V.Out*, koristi se signal *charging_I.Out*.

Na slici 7 prikazan je izgled prozora *watch-window* sa promenljivama korišćenim u softveru tokom rada u realnom vremenu.

Name	Value	Radix
Vrms	2.0	float
boost_cmd	1199	dec
buck_cmd	299	dec
Gui_VdcBus	8.18359	qvalue(8)
Gui_Vbatt	0.158203	qvalue(9)
Gui_VdcIN	8.66211	qvalue(9)
Gui_Ibatt	0.0	qvalue(10)
closeloop_boost	0	dec
Gui_VdcBusSet	0.0	qvalue(8)
closeloop_buck	0	dec
Charging_EN	0	dec
start	1	dec
Gui_VbattSet	0.0	qvalue(9)
Gui_IbattSet	0.0	qvalue(10)
CC_charging	0	dec
CV_charging	0	dec
Relay	0	dec
boostSlewRate	100	dec

Slika 7. Izgled prozora *watch-window* sa promenljivama.

Invertor se startuje upisom 2.0 u *Vrms*, i 1 u *start*. Promenljiva *boost_cmd* je postavljena na vrednost 1199 (slika 7) i ona predstavlja koeficijent ispune PWM signala, za kontrolu čopera podizača, od 0%, dok vrednost 0 predstavlja 100%. Za *closeloop_boost*=0 blok radi u otvorenoj petlji, što znači da nema povratne informacije iz blokova za merenje struje i napona, pa se vrednost pojačanja napona direktno može menjati preko promenljive *boost_cmd*. Njenom promenom menja se i merena vrednost izlaznog napona, dobijena iz ADC bloka, predstavljena

promenljivom *Gui_VdcBus*. Ako se zatvori petlja (*closeloop_boost=1*) izlazni napon se može menjati promenom koeficijenta 2P2Z algoritma ili upisom željene vrednosti u *Gui_VdcBusSet*. Vrednost napona na izlazu invertora se može menjati upisom odgovarajuće vrednosti u *Vrms*.

Kod čopera spuštača, inicijalna vrednost promenljive koja određuje koeficijent ispune PWM signala je *buck_cmd=299* i predstavlja 0% (100% je za *buck_cmd=0*). Punjenje baterije se počinje upisom *Charging_EN=1*. I blok sa čoperom spuštačem može raditi u otvorenoj petlji (*closeloop_buck=0*), što znači da se izlazni parametri mogu direktno menjati iz CCS programa [6]. Mereni napon na izlazu iz spuštača predstavljen je promenljivom *Gui_Vbatt*.

Kada sistem radi sa zatvorenom petljom u CV modu (*CV_Charging=1*) željeni naponski nivo na izlazu definiše se sa *Gui_VbattSet*.

Kada sistem radi sa zatvorenom petljom u CC modu (*CC_Charging=1*) željena vrednost struje punjenja baterije definiše se sa *Gui_IbattSet*.

IV. ZAKLJUČAK

U radu je prikazan realizovani sistem sa razvojnom platformom TMDSENDRGYKIT i mikroprocesorom familije F28035. Softver je pisan u programskom paketu Code Composer Studio Integrated Design Environment

firme Texas Instruments. Sistem koji je ovde opisan je projektovan da pokaže funkcionalnost složenijeg sistema veće snage, ali sa bezbednim nivoima ulaznih i izlaznih napona. Ulazni DC napon je ograničen na maksimalno 20V, a izlazni AC napon na 24V, sa snagama do 40W.

ZAHVALNICA

Istraživanja prezentovana u ovom radu su finansirana od strane Ministarstva prosvete i nauke u okviru projekata TR33035 i III43014.

LITERATURA

- [1] „Renewable Energy Developer’s Kit Overview“, Texas Instruments Incorporated, Vol. SPRUG07A, July 2009.
- [2] <http://www.ti.com/f28xuserguides>
- [3] <http://www.ti.com/controlsuite>
- [4] „Implementing a Digitally Controlled Renewable Energy System with C2000 Micro-Controllers“, Texas Instruments Incorporated, 22. October 2009.
- [5] „Code Composer Studio v3.3 Quick Start Guide“, Texas Instruments Incorporated, June 2009.
- [6] „Code Composer Studio Development Tools v3.3“, Texas Instruments Incorporated, October 2006.

Izrada makete semafora sa principskim rešavanjem prelazaka pešaka pozivom na taster

S. Dorđević, N. Bosić, N. Đurović, D. Belopavlović, B. Milojević

Sadržaj – U ovom radu dato je principsko rešavanje problema regulacije saobraćaja na raskrsnici sa posebnim problem regulacije prelazaka pešaka pomoću "interapta" tj. uključivanjem zelenog svetla za prelazak pešaka preko raskrsnice raskrsnice pozivom na taster.

I. UVOD

Potreba za regulacijom saobraćaja datira još iz polovine XIX veka. Razvoj saobraćaja je pratio i razvoj saobraćajne signalizacije, a samim tim i semafora. Prvi semafor u Srbiji je postavljen po odluci grada Beograda 4. Novembra 1939. Godine na raskrsnici ulica Kralja Aleksandra, Kneza Miloša i Takovske, kojim se regulisao saobraćaj od 7.00 sati ujutru do 22.00 sati uveče, a nakon toga je bilo uključeno samo trepćuće žuto svetlo [1]. Suštinski princip rada semafora se nije u osnovi naročito menjao, ali su rađene mnoge modifikacije da bi se što efikasnije regulisao saobraćaj i smanjili problemi koje donosi savremeni saobraćaj u velikim gradovima. Neke od tih modifikacija su npr. takozvani ekološki semafori koji daju informacije vozaču o trenutku uključivanja zelenog svetla i upozoravaju ga da isključi motor dok stoji na raskrsnici. Savremeni semafori su tzv. "inteligentni" semafori koji rešavaju problem neravnomerne gustine saobraćaja u toku dana, tako što različitim detektorima prikupljaju podatke o broju vozila i na osnovu prikupljenih podataka određuju trajanje sekvenci "crveno" i "zeleno".

U radu je akcenat stavljen na realizaciju prelaska pešaka preko raskrsnice pomoću zahteva "na taster" koji ima veliku primenu na mestima gde je prelazak pešaka neravnomerno raspoređen u toku dana, npr. škole, vrtići... Obzirom da se radi o tipičnom prekidu ustaljenog režima rada uređaja rešeno je da se uređaj realizuje pomoću mikrokontrolera PIC16F887.

II. PROJEKTOVANJE I IZRADA UREĐAJA

A. Opis zahteva pri projektovanju uređaja

Kao polazna osnova za implementaciju ovog rešenja prelaska pešaka preko ulice "na zahtev" uzeta je raskrsnica sa putevima sa istim prioriteto. U trenutku prekida tj. zahteva pešaka za prelazak kompletan automobilski saobraćaj se prekida na nekoliko sekundi i dalje se

S. Dorđević, N. Bosić, N. Đurović, D. Belopavlović su učenici četvrtog razreda srednje Elektro-saobraćajne tehničke škole "Nikola Tesla" iz Kraljeva, Dositejeva 44b, 36000 Kraljevo, Srbija. E-mail: estsntesla@ptt.rs

nastavlja po ustaljenom režimu rada.



Slika 1. Primer raskrsnice sa putevima istog prioriteta.

Sve dok se ne završi jedan ceo ciklus rada semafora nemoguće je da se ponovo pritisne taster za prelazak pešaka. tj. uređaj ne reaguje na pritisak taster. Od dodatnih opcije korišćen je displej za brojanje vremena i ispisivanje poruka.

B. Realizacija uređaja

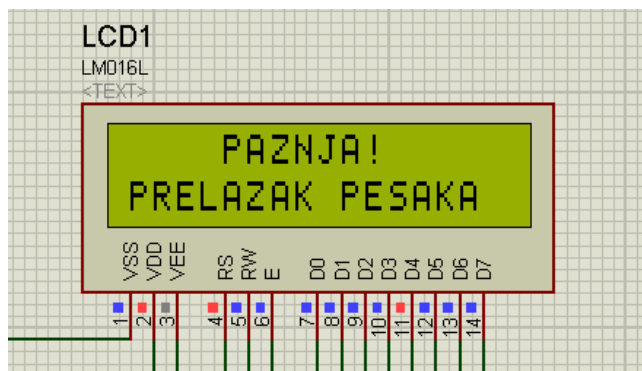
Kompletno upravljanje radom semafora se vrši pomoću mikrokontrolera PIC16F887 a kod je pisan u Mikroelektronikinom programskom jeziku mikroC [2].

```
void iz_inter1(){
    l=0;
    GIE_bit=0;
    Lcd_Cmd(_LCD_CLEAR);
    Lcd_Out(1,5,"PAZNJA!");
    Lcd_Out(2,1,"PRELAZAK PESAKA");
    //*****3x zeleno*****
    for(l=2;l>=0;l--){
        Lcd_Cmd(_LCD_CLEAR);
        Lcd_Out(1,5,"PAZNJA!");
        GIE_bit=0;
        PORTD=0b01000001;
        PORTE=0b010;
        Delay_ms(500);
        Lcd_Out(2,1,"PRELAZAK PESAKA");
        PORTD=0b01100001;
        PORTE=0b010;
        GIE_bit=1;
        Delay_ms(1000);
    }
}
```

Deo koda koji pokazuje realizaciju interapta.

Mogućnost podešavanja trajanja vremena je moguće uraditi u samo m kodu u skladu sa zahtevima koji se dostave i nije ih moguće menjati u toku rada uređaja bez preprogramiranja mikrokontrolera.

Sam način rada je semafora je organizovan preko dva poluciklusa koji se naizmenično smenjuju. Prekid je moguć u bilo kom poluciklusu, ali samo jedanput u toku celog ciklusa rada. Zabrana učestalih prekida je rešena maskiranjem globalnih promenljivih u kodu.



Slika 2. Primer poruke koja se ispisuje prilikom preleaska pešaka tj. kada je uređaj u režimu prekida.

Posle završetka prekida uređaj se vraća u stacionarno stanje i dalje nastavlja sa radom dok se ne završi kompletan ciklus prolaska kroz raskrsnicu.

U radu je implementirana i zaštita uređaja u slučaju otkaza neke od dioda. Uređaj pri nastanku kvara automatski prelazi na režim trepćućeg žutog svetla, a saobraćaj se onda reguliše pomoću drugih pravila za regulisanje saobraćaja. Pri ponovnom uključenju uređaja softver ispituje da li je uređaj ispravan i ako jeste dalje nastavlja sa standardnom procedurom.

Kao razvojni uređaja korišćen je Mikroelektronikin razvojni sistem EasyPIC 6 u kombinaciji sa programskim paketom PROTEUS [3] u kojem su rađene simulacije uređaja.

Za praktičnu realizaciju korišćena je proto pločica da bi se u praksi probalo da li će uređaj raditi ispravno.

U toku samog rada uređaja uočeno je da puno problema unosi nestabilan napon izvora za napajanje pa je naknado dodato kolo za stabilizaciju napona, tako da se sada napajanje uređaja vrši jednosmernim naponom od 5V i dodatno je stabilisano pomoću naponskog stabilizatora 7805 firme ST Microelectronics.

C. Budući rad

Budući rad na ovom projektu baviće se izradom kompletne "pametne" raskrsnice. Taj deo će se realizovati tako što će se pomoću senzora brojati vozila koja ulaze u raskrnicu i na osnovu tog broja će se donositi odluka o trajanju vremena sekvenci "crveno" i "zeleno".

III. ZAKLJUČAK

U ovom radu je dato idejno rešenje sa praktičnom realizacijom jednostavnog uređaja koji bi mogao da reši problem prelaska pešaka preko raskrsnice, u samo određenim delovima dana čime bi se povećala bezbednost svih učesnika u saobraćaju.

LITERATURA

- [1] D. Milošević, V. Sinadinović, "Semafor", in IEEEESTEC 3th Student project conference, Niš, 2010, pp. 71-74.
- [2] <http://www.mikroe.com/>
- [3] <http://www.labcenter.com/index.cfm>

Virtuelni stoni tenis

S. Dević, D. Nešić

Sadržaj – U ovom radu predstavljena je interaktivna igra za dva igrača koja je zasnovana na pravilima stonog tenisa koja su modifikovana da bi se što lakše prikazala implementacija radio veze [1], tj. bežične komunikacije i svih njenih mogućnosti.

I. UVOD

U današnje vreme pri svakoj akviziciji podataka potrebno je preneti ih do neke centralne procesorske jedinice ili sistema za obradu i skladištenje podataka. Naravno uvek je poželjno da taj prenos podataka po mogućstvu bude bežičan zbog nepristupačnih lokacija, mobilnosti samih uređaja itd. Pored svega toga imperativ je mala potrošnja i puno opcija koje doprinose integritetu prenetih podataka, dometu uređaja i sl.

Tokom dizajniranja raznih mikrosistema javila se potreba da se razvije pouzdana i kvalitetna bežična komunikacija. Da ne bi zalazili u opseg servisa na 2.4GHz odlučili smo da se zadržimo na frekvencijama ispod 1GHz. Izbor je pao na 868MHz koja je najrasterećenija po pitanju saobraćaja i eventualnih smetnji. U tu svrhu upotrebili smo *Microchip* [2] *SubGHz* primopredajnik MRF89XAM8A [3] koji u pogledu potrošnje i performansi zadovoljava naše potrebe.

II. MRF89XAM8A

Ovaj RF (Radio Frequency) primopredajnički modul zasnovan je *Microchip* radio čipu MRF89XA [4]. Sam modul je dizajniran za rad na frekvenciji od 868MHz tj. ograničen je dizajnom antene i odabranim komponentama. Pošto se u današnjim aplikacijama naglašava potreba za malom potrošnjom, ovaj modul je najpre odabran zbog osobine da troši 3mA u prijemnom modu što je u poređenju sa konkurentnim proizvodima nekoliko puta manje. Kao i konkurentni sadrži opcije za optimizaciju prenosa podataka kao što su:

- *Manchester encoding* [5]
- *Data whitening* [6]
- Prepoznavanje sinhronizacione reči
- Filtriranje po adresi
- *CRC checking* [7]

Manchester encoding je tehnika kod koje se svi podaci koji su u binarnom format prevode u *Manchester* kod. Odlika ove vrste kodiranja je što se svaki bit podatka predstavlja tranzicijom sa 1 na 0 ili sa 0 na 1 zavisno da li je pozitivna ili negativna logika.

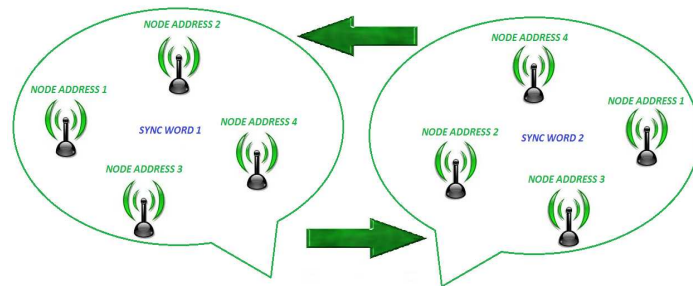
S. Dević i D. Nešić su studenti sa smera Mikroelektronika i mikrosistemi, Univerzitet u Nišu, Elektronski fakultet, A. Medvedeva 14, 18000 Niš, Srbija, E-mail: saaale@live.com, Damirceda@gmail.com

Data whitening je tehnika koja je razvijena u kriptografiji za povećanje sigurnosti kodiranih podataka. Kod ovog čipa je implementirana na taj način što se nad podaci koji su spremni za slanje primenjuje operacija ekskluzivno ILI tj. XOR sa nasumično generisanom ključem.

CRC checking je tehnika za verifikaciju ispravnosti primljenih podataka. Postoji više podvrsta *CRC checking-a*. U ovom modulu je implementiran CRC-16 koji predstavlja dva bajta koji se generišu nad svim podacima (polinom 16-og stepena) i šalju prijemniku koji na svojoj strani upoređuje primljeni CRC-16 sa onim koji sam generiše nad primljenim podacima.

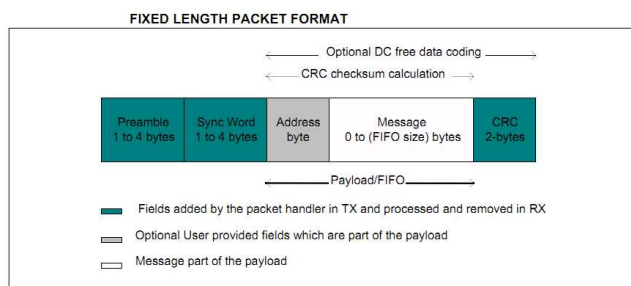
Zavisno od topologije mreže i broja čvorova u mreži postoji potreba da svaki čvor ima svoju jedinstvenu adresu ali i da unutar velike mreže postoje manje podmreže. RF moduli uglavnom u sebi imaju mogućnost prepoznavanje adrese podmreže i prepoznavanje sopstvene adrese. Na ovaj način se vrlo lako može ostvariti proširenje mreže i nezavisnost čvorova tokom rada. Filtriranje po adresi je sposobnost svakog modula da samostalno prepozna svoju adresu bez uključivanja programa koji se izvršava u mikrokontroleru. Prepoznavanje sinhronizacione reči je potpuno ista mogućnost samo što se ova adresa koristi kao adresa podmreže.

Slika 1. ilustruje gore navedeno objašnjenje pojmova filtriranja adrese i prepoznavanja sinhronizacione reči.

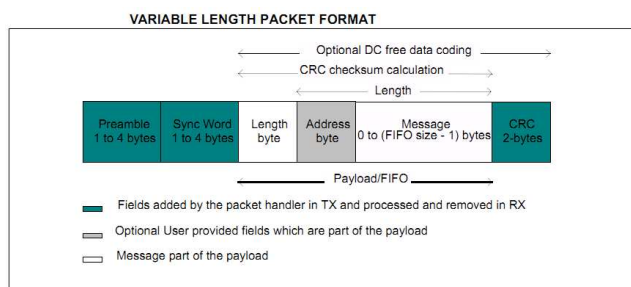


Sl. 1 Jedan od načina organizacija mreže.

Naredne dve slike (sl.2 i sl.3) ilustruju mogućnosti čipa u smislu organizacije paketa koji se šalju. Postoje dve mogućnosti, fiksna i promenljiva dužina paketa. Ono što je zajedničko za oba načina slanja podataka, kao i uopšteno kod ovakve vrste komunikacije su uvodni bajtovi (*preamble bytes*) koji iniciraju početak komunikacije i omogućavaju prijemnoj strani da prilagodi pojačanje, frekvenciju itd. Ostatak paketa se sastoji od već gore pomenutih delova.



Sl. 2 Organizacija paketa fiksne dužine.

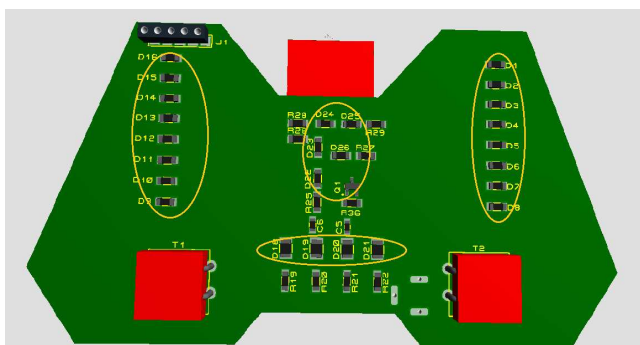


Sl. 3 Organizacija paketa promenljive dužine.

III. PRAVILA IGRE

Pravila igre su veoma slična pravilima stonog tenisa sa razlikom da umesto dva reketa igrači imaju dva bežična džojstika. Svaki džojstik ima dva tastera kojim simuliramo *backhand* i *forehand*. Pored dva džojstika postoji i treći modul koji predstavlja „sudiju“. On se stara o ispisu rezultata na ekranu, signalizaciji ko servira i takođe omogućava podešavanje imena igrača i proizvodi zvučne efekte.

Slika 4 prikazuje izgled džojstika. Iznad tastera za *forehand* i *backhand* se nalaze diode koju su raspoređene u vidu trobojnog bargrafa koji signalizira snagu udarca. Između tastera se nalazi skala od dvobojnih dioda koje signaliziraju igraču raspoloživo vreme za odziv. Na sredini džojstika se nalaze diode u formaciji slova F koje predstavlja završni udarac (*Finishing strike*).



Sl. 4. Izgled modelovanog džojstika.

Igra počinje servisom jednog od igrača. Pre servisa se diode za snagu udarca istovremeno pune i prazne od najmanje snage do najveće i obrnuto. Igrač koji servira

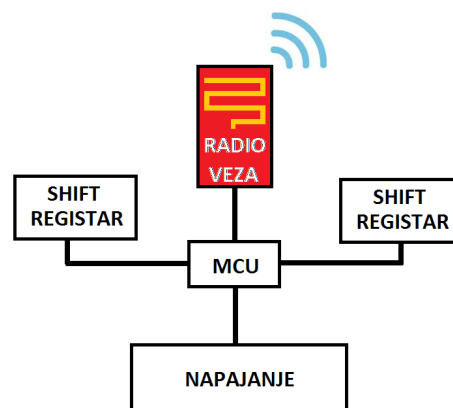
može da servira i *forehand* i *backhand* a trenutak u kojem je pritisnuo taster zavisi od broja upaljenih dioda predstavlja snagu udarca. Ukoliko je udarac na pola maksimalne snage i manje onda je protivnik u mogućnosti da napadne servis a ako je na više od pola maksimalne snage onda se protivnik brani. Zavisno od snage servisa a generalno i udarca jednog igrača drugom igraču se na džojstiku pali skala za vremenski odziv. Ona se sastoji od dvobojnih narandžasto zelenih dioda gde narandžasta signalizira da se igrač brani a zelena da napada. Ovo je važno jer igrač koji napada može po sopstvenoj želji da udara lopticu i *forehand*-om i *backhand*-om dok igrač koji se brani mora da vraća udarac istom stranom kojom je napadnut. Igrač će znati u koju stranu mora da vraća tako što će jedan od dva tastera da zasvetli.

Moguće je da igrač koji se brani pređe u napad ali je potrebno da „udari“ lopticu za jedan podeok više od svog protivnika. Ukoliko se prekorači ta snaga u odbrani računa se da je igrač izbacio lopticu van stola. I u prethodnom slučaju a i tokom igre bargraf od dioda koji signalizira snagu zavisi od toga koliko dugo igrač drži taster. Držanje tastera duže od vremena za odziv se računa kao da je igrač promašio lopticu.

Ako tokom igre jedan od igrača dominira u poenu moguće je da mu se na kratko uključi segment F koji traje vrlo kratko ali takav udarac je neodbranljiv. F se uključuje samo kada je vreme za odziv igrača koji napada maksimalno.

Podešavanje „sudije“ se vrši tako što kada oba igrača istovremeno pritisnu oba tastera „sudija“ ulazi u mod za podešavanje. Radi povećanja igrivosti „sudija“ reprodukuje zvučne efekte u ritmu udaranja loptice.

IV. REALIZACIJA



Sl. 5. Blok šema džojstika.

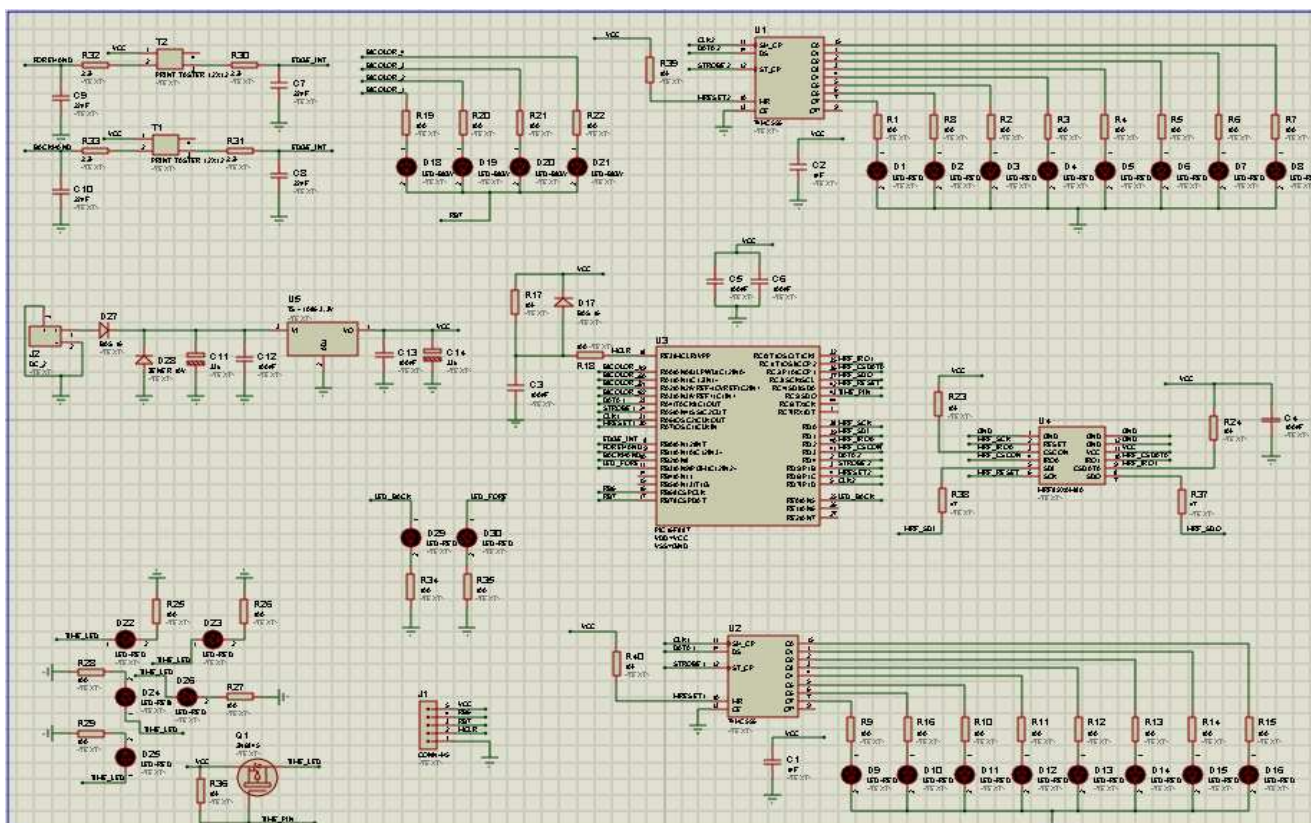
Kao što se može videti sa blok šeme džojstika (Sl. 5) njegov centralni deo je mikrokontroler (PIC16F45k20 [8]). Zbog velikog broja dioda na samom džojstiku upotrebljeni su pomerački registri kojima smo uštedeli broj ulazno-izlaznih pinova mikrokontrolera. Upotrebljeni pomerački

registri su 74HC595 [9]. Ovo kolo nam je omogućilo da korišćenjem 4 pina mikrokontrolera ostvarimo kontrolu nad 8 LE dioda. Bargrafi sa leve i desne strane koji signaliziraju snagu su realizovani na ovaj način. Na džojstiku se nalazi i blok napajanja koji obezbeđuje isti naponski nivo (3V) za sve komponente džojstika. Ovaj blok je zasnovan na naponskom stabilizatoru TS1086 [10].

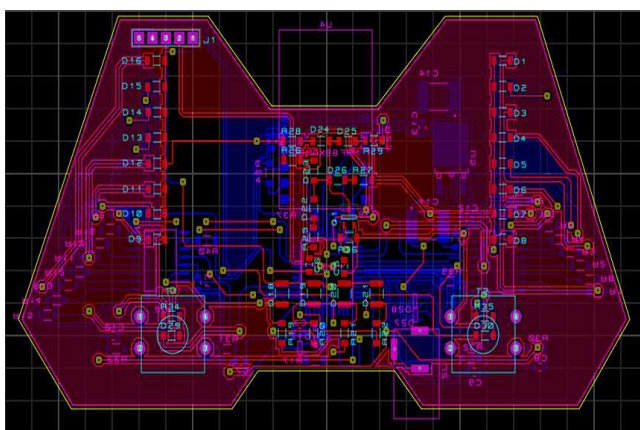
Radio veza služi za prenos podataka o brzini reakcije

i snazi udarca igrača. Džojstici salju jedan drugom ove informacije tako što se prozivaju po jedinstvenoj adresi. S druge strane “sudija” prima podatke sa adresa oba džojstika i ti podaci mu služe za vođenje meča.

Na Sl. 6 i 7 se nalaze električna šema džojstika i izgled štampane ploče, respektivno. Električna šema kao i štampana pločica dizajnirane su u programskom paketu Proteus [11].



Sl. 6. Električna šema džojstika.



Sl. 7. Izgled štampane ploče džojstika.

V. ZAKLJUČAK

Tokom testiranja radio modul MRF89XAM8A se pokazao kao veoma dobar. Pored toga što smo utvrdili da ima veoma malu potrošnju, nakon višednevnog testiranja utvrđeno je da je procenat uspešno primljenih paketa podataka iznad 99,5%. SPI protokol pomoću kojeg radio čip komunicira sa mikrokontrolerom je veoma pouzdan, lak za upotrebu i što je najbolje nema nedostataka koje bi morali nadoknaditi softverom mikrokontrolera.

ZAHVALNICA

Autori se zahvaljuju celokupnom osoblju katedre za mikroelektroniku na sveobuhvatnoj pomoći.

LITERATURA

- [1] http://en.wikipedia.org/wiki/ISM_band
- [2] <http://microchip.com/>
- [3] <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en551573>
- [4] <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en548019>
- [5] http://en.wikipedia.org/wiki/Manchester_code
- [6] http://en.wikipedia.org/wiki/Key_whitening
- [7] http://en.wikipedia.org/wiki/Cyclic_redundancy_check
- [8] <http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en026561>
- [9] http://www.nxp.com/products/automotive/logic/shift_registers/74HC_HCT595.html
- [10] <http://www.semitek.cz/taiwan/pdf/ts1086-0312a.pdf>
- [11] <http://www.labcenter.com/index.cfm>
- [12] M. Kuorilehto, M. Kohvakka, J. Suhonen, P. Hamalainen, M. Hannikainen, and T. D. Hamalainen "Ultra-Low Energy Wireless Sensor Networks in Practice Theory, Realization and Deployment", 2007

Computing Per Pixel Filters on Graphic Processing Units Using OpenCL – Performance Study

Ž. Kalezić

Abstract - This paper presents performance study of per pixel filters implementations on CPU and GPU using C# language and OpenCL framework. Tests are conducted on mid-range machines. Test results show significant speed improvement when using parallel implementation of per pixel algorithms despite of no code optimizations.

I. INTRODUCTION

In this paper we are going to present a simple implementation of per pixel image filters on graphic processing units using OpenCL framework[1]. OpenCL is a open framework for parallel computing on heterogeneous platforms (usually CPUs and GPUs). Goal of this implementation is to be easy to understand and to be able to execute on most devices supported by OpenCL. Also we will try to provide general principles behind GPU and parallel programming principles without going in too much detail.

Implementation is done in Visual Studio 2010 using C# programming language, OpenCL 1.1 and OpenCL .Net C# bindings for OpenCL[2]. Tests are performed on AMD platform with Phenom X4 processor and Radeon 6790 GPU and Lenovo B570 laptop with Pentium B940 processor. This systems are considered mid-range.

II. GPU COMPUTING MODEL USING OPENCL

GPU processors have been mostly used as rendering pipelines with a fixed function set closely oriented on rendering. But lately GPU processors have gone through transition from fixed function pipelines to SIMD (Single Instruction Multiple Data) machines. That transition allowed use of GPUs in general purpose computing.

GPU computing model is based on large amount of processing cores which can directly access GPU global memory and execute a VLIW instructions[3].

Computer programming paradigm for GPU computing is stream processing[4]. Stream processing paradigm simplifies required parallel software and hardware by restricting parallel computations that can be performed. In stream processing a small parallel function called kernel is executed on a data stream. GPUs use uniform streaming which means that one kernel function is applied to all elements of data stream.

Algorithm flow of GPU processing is illustrated on Figure 1. We can see that there is a host and device. Host is responsible for managing the device (sending data and code

to execute, and managing execution) while the device just executes kernels.

OpenCL is a open framework for creating parallel applications that can be executed on variety of devices (CPU,GPU,DSP, FPGA, etc ...). OpenCL is consisted of C99 language derivative for writing kernels[?] and API calls for controlling platforms on which kernels are executed. OpenCL is supported by many major computer companies such as Intel, AMD, Apple, Nvidia and ARM.

OpenCL offers an abstraction of GPU hardware. OpenCL GPU accelerated program can be divided in two parts: host (CPU) and device(GPU) code. Host code can be written in many supported languages (C++,C#, Java, ...) while device code is written in OpenCL C99 language. Device code is kernel function. In host code we create the data we want to process, and use OpenCL API to transfer data to device and control execution. In the end we retrieve any needed data.

III. IMPLEMENTED FILTER ALGORITHMS

Image filtering is area of computing where processing of large amounts of data is required and modern GPUs are best suited for tasks that involve processing large amounts of data with highly parallel algorithms and with low data dependency. Per pixel filters have no data dependency between individual pixels and this is why we have chosen implementation of per pixel filters.

We have implemented four filters:

- Invert filter
- Grayscale filter
- Contrast filter
- Brightness filter

Invert filter is the simplest of filters. Invert filter just subtracts pixel value from maximum value thus inverting the image. Grayscale filter converts color image to grayscale image. Contrast filter adjusts the contrast of image. Brightness filter adjusts brightness of the image. We also want to mention that invert filter is the only non destructive filter.

General sequential pseudo code for per pixel filters:

```
Image [height,width] = GetImage();
for (int i=0,i<Image.Height,i++)
    for(int j=0,j<Image.Width,j++)
        //process individual pixel
```

Pseudo code for individual pixel processing for invert filter:

```
pixel p = GetPixel(i,j);
```

Ž. Kalezić is student at the Department of Computer Science, University of Niš, Faculty of Electronic Engineering, A. Medvedeva 14, 18000 Niš, Serbia.

E-mail: zeljkokalezic@gmail.com

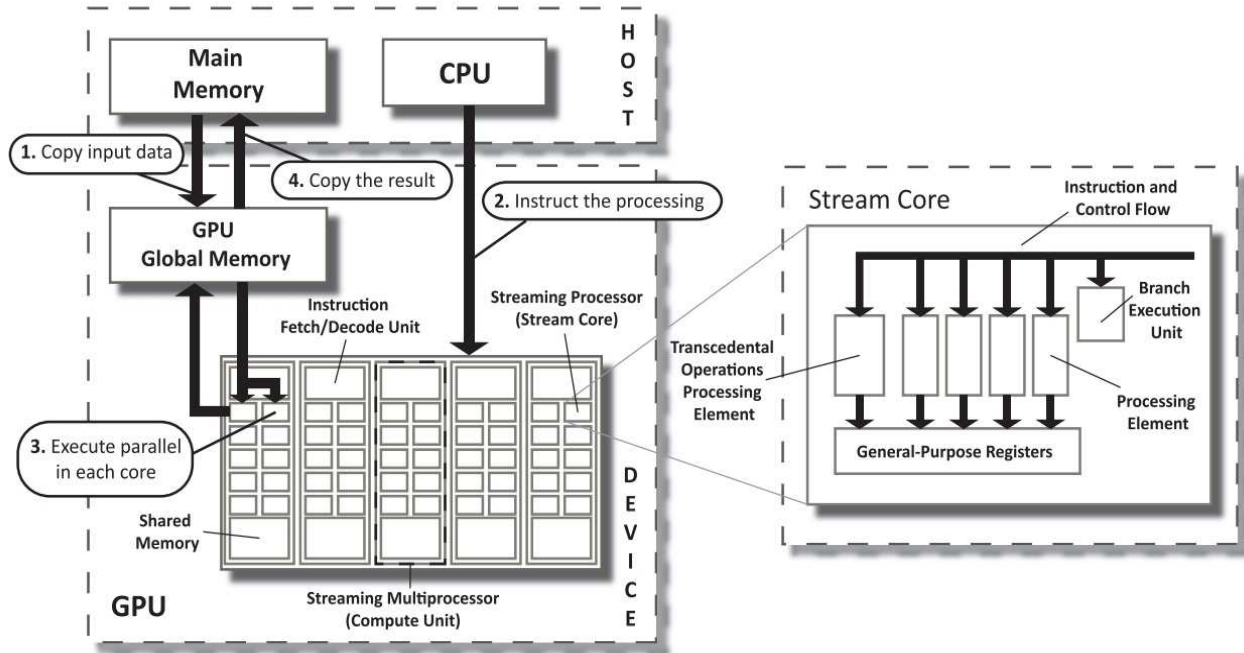


Figure 1. Algorithm flow of GPU processing [5].

$p.R = \text{pixelMaxvalue} - p.R;$
 $p.G = \text{pixelMaxvalue} - p.G;$
 $p.B = \text{pixelMaxvalue} - p.B$

Pseudo code for individual pixel processing for grayscale filter:

$\text{pixel } p = \text{GetPixel}(i,j);$
 $p.R = p.G = p.B = 0.299*p.R + 0.587*p.G + 0.144*p.B;$

Note: this weights for individual pixels are due to fact that human eye is most sensitive to green than red and then blue color.

Pseudo code for individual pixel processing for contrast filter:

$\text{pixel } p = \text{GetPixel}(i,j);$
 $p = p/\text{maxvalue};$
 $p -= 0.5;$
 $p *= \text{contrast};$
 $p += 0.5;$
 $p *= \text{maxvalue};$
 $\text{if}(p < 0) p = 0;$
 $\text{if}(p > \text{maxvalue}) p = \text{maxvalue};$

Note: we convert pixel into value between 0 and 1, and subtract 0.5. The resulting positive values are pixels that should be lightened and negative values are pixels that should be darkened. Then we multiply pixel value by contrast value and reverse the process. In the end we adjust pixel value to valid one.

Pseudo code for individual pixel processing for brightness filter:

$\text{pixel } p = \text{GetPixel}(i,j);$
 $p += \text{brightnessLvl};$
 $\text{if}(p < 0) p = 0;$
 $\text{if}(p > \text{maxvalue}) p = \text{maxvalue};$
 Note: brightness level can be positive or negative.

IV. MAPPING OF ALGORITHMS ON PARALLEL ARCHITECTURE

As we already said in parts II and III of this paper GPU is basically a SIMD machine and per pixel algorithms have no data dependency between individual pixels so in order to map the algorithms we only have to make simple modifications according to parallel processing principles.

In sequential processing per pixel algorithms are consisted of two loops that iterate through each pixel of image and in each iteration we process current individual pixel.

In parallel processing instead of loops we will have image height times image width number of threads that execute appropriate kernel in parallel. Also we have to create input and output buffers for image data and to transfer them to and from parallel processing device.

So the pseudocode for parallel execution will be:

```

InputBuffer = CreateBuffer(Image.Size,Device);
OutputBuffer = CreateBuffer(Image.Size,Device);
ImageKernel = LoadKernel(KernelName);
ImageKernel.SetArg(InputBuffer,OutputBuffer);
ParallelEx.LoadKernel(ImageKernel);
ParallelEx.WriteBuff(InputBuffer,Image);
ParallelEx.CreateThrds(Image.Height*Image.Width);
ParallelEx.Execute(Device);
ParallelEx.ReadBuff(OutputBuffer,NewImage);
  
```

Note: this is very oversimplified pseudocode. Aim of this pseudocode is to illustrate main principles.

V. EXPERIMENTS

In the end we performed experiments in order to determine are there any speedups between parallel and sequential implementation on CPU and GPU.

We performed tests on the following machines:

TABLE I
TEST MACHINES

Test Machine	I	II
CPU	AMD Phenom II 955 4.1Ghz	Intel Pentium B940 2.0Ghz
CPU Cores	4	2
GPU	ATI Radeon HD 6790 975Mhz	-
GPU Cores	800	-
RAM	8GB	4GB
GPU RAM	1GB	-
GPU Drivers	Catalyst 11.9	-
Windows	7 x64	7 x64
OpenCL	AMD APP SDK v2.5	Intel OCL SDK v1.5

GPU data for machine II is not shown because it cannot perform OpenCL computations. We would like to emphasize that CPU and GPU of machine I belong to same price and performance range (middle range, ~100EUR price), while CPU of machine II belongs to low range.

Test environment was constructed using Visual Studio 2010 and C# programming language. We have written two programs, one for OpenCL computations and one for “classic” single threaded computations. We have not implemented any CPU, GPU or any other optimizations (OpenCL vector data structures for example) because we wanted to test “worst case” scenario where we just port “classic” code to OpenCL kernel code almost 1:1.

For single threaded scenario execution times were measured from start until the end of the image processing loop. For the parallel OpenCL scenario execution times were measured from moment we schedule execution on OpenCL device until the execution completes. We also included transfer times from main memory(RAM) to GPU memory when using GPU as OpenCL device. We would also like to emphasize that memory transfer is one of major bottlenecks in GPU processing. Just to illustrate this problem: PCI Express 2.0 x16 bus that is used for data transfer between CPU and GPU has only 8GB/s, while AMD Phenom II CPU has maximum data transfer to/from RAM when using DDR3 memory of 21GB/s, and ATI Radeon HD6790 GPU has maximum memory transfer to/from GPU memory of 134GB/s.

As test data we used random image resized from 0.3 Mpix (megapixels – 1.000.000 pixels) to 64 Mpix. We used

1:1 image aspect ratio. Shown result times are in milliseconds and are average over ten tests executions.

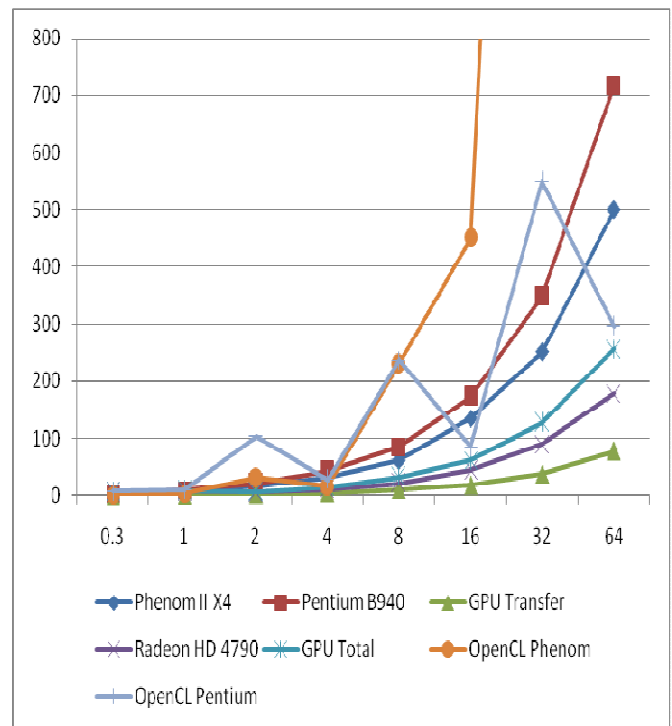


Figure 2. Invert image filter test results. X-axis image size (Mpix), Y-axis time (ms).

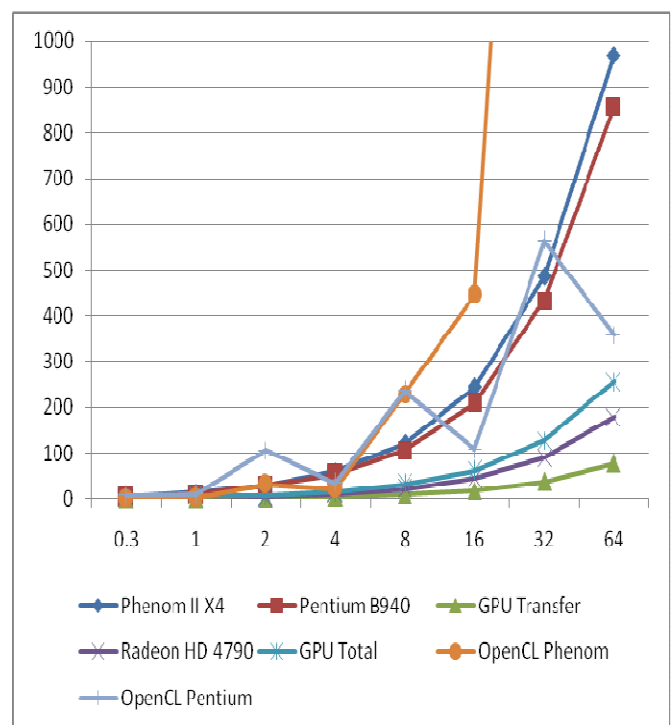


Figure 3. Grayscale image filter test results. X-axis image size (Mpix), Y-axis time (ms).

VI. CONCLUSION

Test results are as expected. Speedups when using parallel GPU processing range from 2X for the most simple Invert filter to 23X for the most complex contrast filter when comparing Radeon GPU and Phenom CPU. For small images (to 1Mpx size) there are no speedups, but for larger images speedups are significant. Also we would like to note that there is no differences between GPU execution times for simple and complex filter kernels. When executing different filters on CPU there are significant performance drops when introducing more complex filter algorithms.

We would also like to note that Intel CPU architecture is superior to AMD because for 2x larger processor clock (4.1Ghz compared to 2Ghz) there is only 1.5x speedup or in case of grayscale filter AMD even performs approximately 10% slower.

Also Intel has much more superior OpenCL CPU implementation compared to AMD, despite the fact that Intel Pentium processor has only half number of cores (2 compared to 4) and half of the processor clock AMD Phenom has OpenCL execution times on Intel processor are better up to 5X.

There is one more interesting thing in Intel OpenCL implementation: when data is a "round" number (16Mpx image - 4000x4000 - for example) processing is much faster than when is not (8Mpx image - 2830x2830 - for example) despite the fact that data set is 2X larger.

Test results are shown at the end of this paper in Appendix A. You can download test programs from: <http://zeljkoalezic.ing.in.rs/projects/opencl-performance-study>. We would also try to provide more comprehensive results including faster Intel processors and Nvidia GeForce GPUs on the above web page.

REFERENCES

- [1] OpenCL <http://www.khronos.org/opencl/>
- [2] OpenCL .NET <http://www.hoopoe-cloud.com/Solutions/OpenCL.NET/Default.aspx>
- [3] AMD OpenCL Programming Guide http://developer.amd.com/gpu_assets/ATI_Stream_SDK_OpenCL_Programming_Guide.pdf
- [4] Stream Processing http://en.wikipedia.org/wiki/Stream_processing
- [5] D. Gajic, R. Stankovic - Computing Fast Spectral Transforms on Graphics Processing Units Using OpenCL

All web references last visited on 4 November 2010.

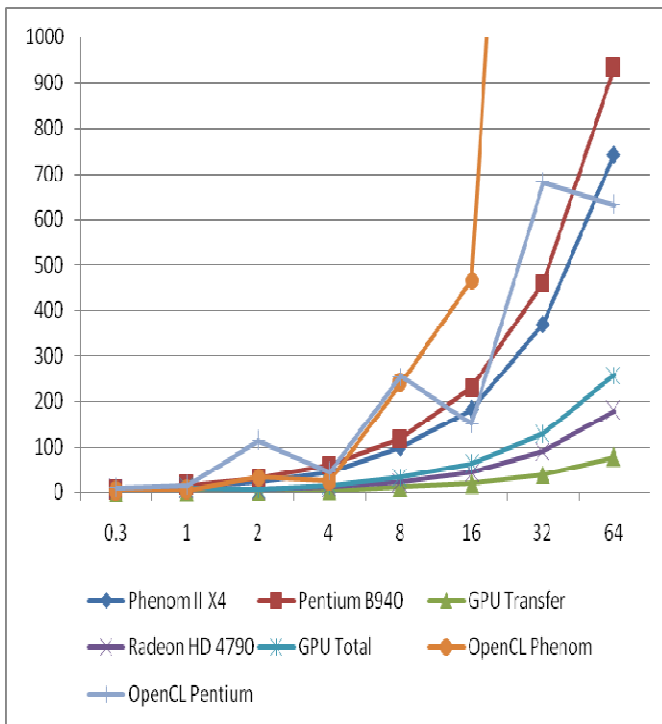


Figure 4. Brightness image filter test results. X-axis image size (Mpx), Y-axis time (ms).

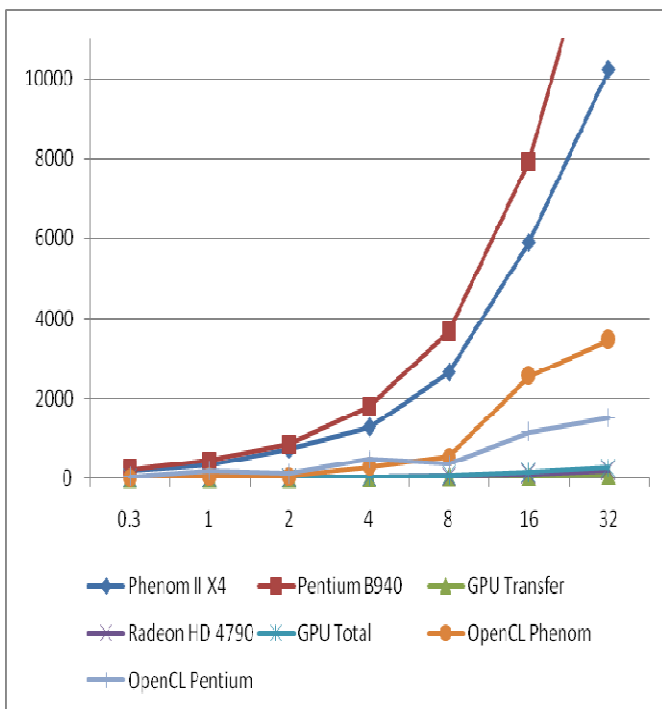


Figure 5. Contrast image filter test results. X-axis image size (Mpx), Y-axis time (ms).

Appendix A: Test Results

Image Size (Mpix)	Phenom II X4	Pentium B940	Radeon HD 4790	GPU Transfer	GPU Total	OpenCL Phenom	OpenCL Pentium
Invert							
0.3	2	3	6	0	6	1	8
1	8	10	8	1	9	3	10
2	16	22	5	2	7	31	104
4	32	43	11	4	15	16	28
8	62	86	22	10	32	230	237
16	135	173	44	18	62	450	85
32	251	349	90	38	128	2981	550
64	500	717	179	78	257	2805	297
Grayscale							
0.3	4	3	6	0	6	1	8
1	15	13	8	1	9	3	11
2	30	28	5	2	7	33	106
4	61	54	11	4	15	22	35
8	121	106	22	10	32	230	236
16	244	210	44	18	62	446	109
32	486	434	90	38	128	2813	564
64	970	858	179	78	257	3340	359
Brightness							
0.3	3	4	6	0	6	1	9
1	11	15	8	1	9	4	14
2	23	29	5	2	7	32	113
4	45	60	11	4	15	24	45
8	99	117	22	10	32	239	254
16	182	230	44	18	62	465	150
32	370	460	90	38	128	2994	681
64	742	933	179	78	257	3069	631
Contrast							
0.3	55	66	6	0	6	3	17
1	161	217	8	1	9	10	27
2	321	451	5	2	7	43	175
4	731	855	11	4	15	45	96
8	1271	1783	22	10	32	280	481
16	2645	3656	44	18	62	543	358
32	5911	7941	91	38	129	2561	1156
64	10234	15223	179	78	257	3458	1502
